

Fondamenti di Elettronica - Tutorato Dicembre 2023/Gennaio 2023

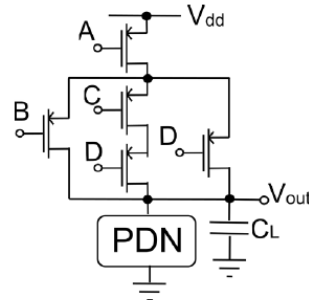
Secondo incontro - 11 Dicembre 2023 - Dr. Maurizio Ghisetti

Aula Alpha - ore 17:00

Esercizio 1

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3.

- Determinare la funzione logica svolta dalla porta in forma minima e disegnare la corrispondente porta logica complessa in tecnologia CMOS. Si giustificano le scelte effettuate.
- Determinare l'intervallo di tempo in cui, a seguito di una commutazione alto-basso dell'ingresso, la tensione di uscita ha andamento lineare nel tempo.
- Calcolare la massima potenza dissipata dal circuito
- Considerando la capacità di uscita precaricata a $V_{dd}/2$, stimare il tempo di necessario affinché V_{out} raggiunga il valore a regime quando l'ingresso è il valore logico 1111
- Determinare i fattori di forma dei transistori pMOS per eguagliare il tempo di transizione HL e LH 100 -> 000 e viceversa



$$\begin{aligned}
 V^+ &= 2.7 \text{ V} \\
 \frac{1}{2} \mu_n C_{ox} &= 100 \mu\text{A/V}^2 \\
 \frac{1}{2} \mu_p C_{ox} &= 50 \mu\text{A/V}^2 \\
 (W/L)_p &= 4 \\
 (W/L)_n &= 2 \\
 |V_{Tp}| = V_{Tn} &= 0.7 \text{ V} \\
 C_L &= 5 \text{ pF}
 \end{aligned}$$

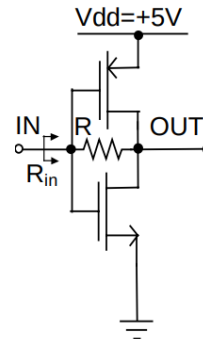
Fig. 3

$$I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

AA 2003/2004 TERZO APPELLO (15/09/2004)

Esercizio 2

- Determinare la tensione in continua al nodo IN e al nodo OUT e la corrente circolante in ognuno dei due MOSFET.
- Determinare il guadagno di piccolo segnale v_{OUT}/v_{IN} .
- Determinare il valore della resistenza di ingresso R_{in} indicata in Figura.



$$\begin{aligned}
 |V_{Tp}| = V_{Tn} &= 1 \text{ V} \\
 k_n = k_p &= 1 \text{ mA/V}^2 \\
 R &= 1 \text{ M}\Omega
 \end{aligned}$$

AA 2022/2023 APPELLO STRAORDINARIO (19/04/2023)

Esercizio 3

Si consideri il circuito a MOSFET riportato nella Fig. 2, in cui v_{in} e' un generatore di tensione di piccolo segnale

- Determinare la tensione V_B necessaria perche' la corrente nei transistori sia 1 mA . Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami) e l'intervallo di tensioni ammesse per il nodo di uscita.
- Determinare l'espressione ed il valore del guadagno di piccolo segnale v_{out}/v_{in} ad alta frequenza (tutte le capacita' circuito chiuso).
- Determinare l'espressione ed il valore del guadagno di piccolo segnale v_{out}/v_{in} ad alta frequenza (tutte le capacita' circuito chiuso), assumendo che i transistori siano caratterizzati da una resistenza di uscita $r_o = 50 \text{ k}\Omega$.
- Tracciare il diagramma di Bode del modulo del trasferimento di piccolo segnale v_{out}/v_{in} , assumendo che il solo transistore M2 sia caratterizzato da una resistenza di uscita $r_o = 50 \text{ k}\Omega$.

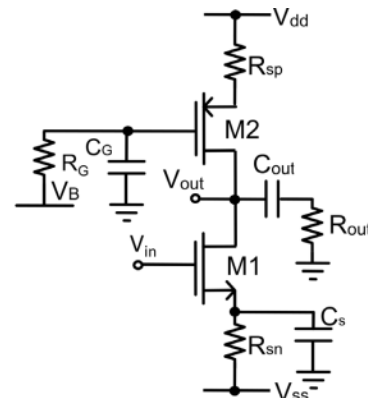


Fig. 2

$$\begin{aligned}
 k_n = \frac{1}{2} \mu_n C_{ox} (W/L) &= 1 \text{ mA/V}^2 & V_{Tn} &= 1 \text{ V} \\
 |k_p| = \frac{1}{2} \mu_p C_{ox} (W/L) &= 1 \text{ mA/V}^2 & |V_{Tp}| &= 1 \text{ V} \\
 V_{dd} = -V_{ss} &= 5 \text{ V} & R_{sp} &= 2.5 \text{ k}\Omega \\
 R_{out} &= 10 \text{ k}\Omega & R_{sn} &= 3 \text{ k}\Omega & R_G &= 100 \text{ k}\Omega \\
 C_{out} &= 47 \text{ nF} & C_{sn} &= 470 \text{ nF} & C_G &= 47 \mu\text{F}
 \end{aligned}$$