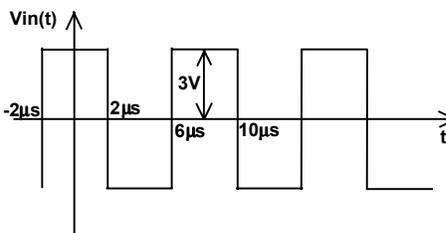
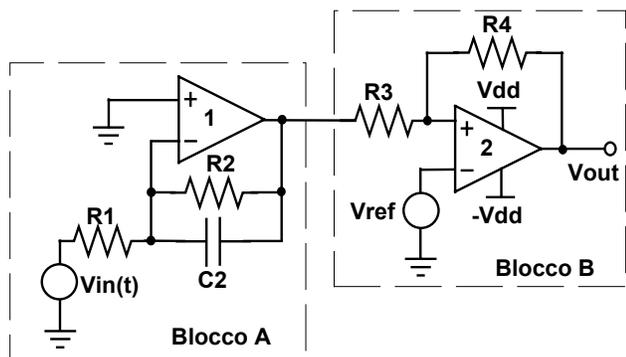


Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

Risolvere obbligatoriamente i punti in grassetto

Esercizio 1



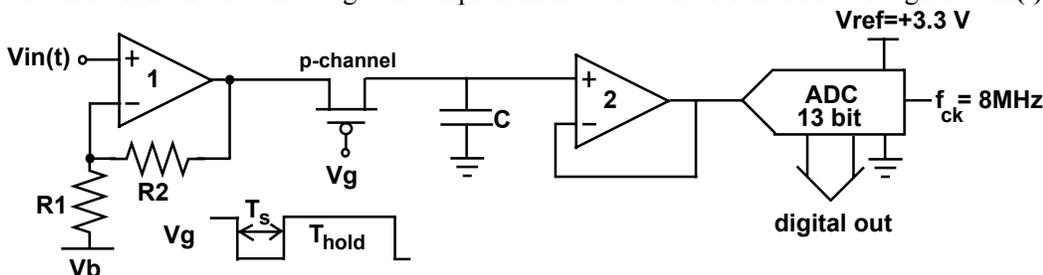
Block A
 $R_1=200k\Omega$
 $R_2=800k\Omega$
 $C_2=30pF$

Block B
 $R_3=1k\Omega$
 $R_4=5k\Omega$
 $V_{ref}=0.5V$
 $V_{dd}=5V$

- Determinare il guadagno ideale del Blocco A e disegnarne il diagramma di Bode quotato del modulo e della fase.**
- Si assuma per l'amplificatore operazionale del Blocco A una risposta in frequenza ad anello aperto $A(s)=A_0/(1+s\tau_0)$ con $A_0=100$ dB, $\tau_0=10$ ms. Determinare il margine di fase del circuito del Blocco A.**
- Determinare le soglie di scatto del circuito del Blocco B, assumendo ideale l'amplificatore operazionale e disegnare la caratteristica di trasferimento ingresso-uscita. (Si assuma che l'uscita dell'amplificatore operazionale saturi alle tensioni di alimentazione).
- Disegnare la risposta nel tempo del circuito del Blocco A ad un segnale di ingresso ad onda quadra, quale quello mostrato nella figura, quotandone i punti significativi.
- Disegnare in un diagramma temporale le forme d'onda di ingresso (v_{in}), di uscita del Blocco A e di uscita (v_{out}), quotandone i punti significativi.

Esercizio 2

Si consideri il circuito che esegue il campionamento e la conversione A/D del segnale $V_{in}(t)=150mV \cdot \sin(2\pi ft)$:



$R_1=2k\Omega$
 $C=4.7nF$
 $A_{02}=80dB$
 $|k_p|=2.5mA/V^2$
 $|V_T|=0.8V$

- Determinare il valore di R_2 e di V_b che consentano di sfruttare completamente la dinamica di ingresso dell'ADC. Con riferimento al segnale di ingresso, determinare il valore quadratico medio dell'errore di quantizzazione.**
- Calcolare i valori delle tensioni di comando di gate V_g tali da garantire una resistenza R_{dson} non superiore a 33Ω nella fase di sampling e una resistenza R_{dson} virtualmente infinita nella fase di hold.**
- Assumendo una durata del tempo di sampling pari a 450 ns, determinare l'errore commesso sulla tensione memorizzata sul condensatore C, espresso in LSB, per effetto della R_{dson} del pMOS pari a 33Ω (Si assuma la massima escursione possibile del segnale di ingresso).
- Determinare il minimo valore della resistenza di ingresso differenziale del secondo amplificatore operazionale che garantisca un errore massimo pari a $1/2$ LSB se l'ADC impiegato e' del tipo a gradinata.

Esercizio 3

Si voglia caratterizzare **sperimentalmente** (NON mediante un simulatore!) la risposta in frequenza di questo amplificatore invertente:

- Elencare la strumentazione da utilizzare e disegnare (impiegando i relativi simboli circuitali) il circuito con tutta la strumentazione connessa.
- Descrivere dettagliatamente in maniera schematica i passi fondamentali della procedura sperimentale impiegata per determinare il modulo e la fase della funzione di trasferimento in funzione della frequenza.

