

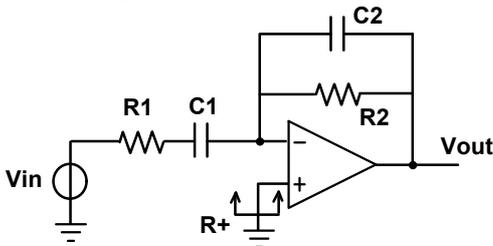
N.	COGNOME	NOME	MATRICOLA	FIRMA
----	---------	------	-----------	-------

**Fondamenti di Elettronica - AA 2001/2002**  
**2a prova in itinere - 9 febbraio 2002**

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio A3) ...

**Esercizio A**

Dato il seguente circuito:



- R1=1 kΩ
- R2=10 kΩ
- C1=100 nF
- C2=0.1 nF

- 1) Calcolare la risposta in frequenza  $V_{out}/V_{in}$  assumendo ideale l'amplificatore operazionale.
- 2) Tracciare il diagramma di Bode quotato (in modulo e fase) della risposta in frequenza  $V_{out}/V_{in}$ . Che funzione svolge il circuito? Qual e' la banda passante?
- 3) Assumendo  $V_{in}=A*\sin(\omega_{in}t)$  dove  $A=1$  V e  $\omega_{in}=100$  krad/s, calcolare la tensione di uscita  $V_{out}(t)$ .
- 4) Se l'operazionale e' caratterizzato da uno Slew Rate di 0.5 V/μs, la tensione  $V_{out}(t)$  e' ancora quella calcolata al punto 3? Perche'?
- 5) Calcolare la massima tensione di uscita dovuta alla tensione di offset e alle correnti di polarizzazione dell'operazionale ( $V_{os}=5$  mV,  $I_{b+}=I_{b-}=100$  nA).
- 6) Sia data la resistenza di ingresso differenziale ( $R_{id}=500$  kΩ) dell'operazionale. Calcolare la resistenza  $R_+$  vista dal morsetto non invertente in continua (si assuma che il guadagno dell'operazionale sia  $A_0=100$  dB).

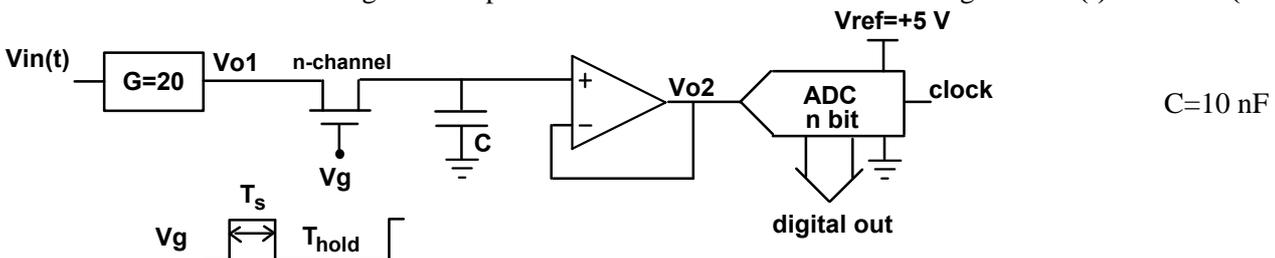
*Si modifichi ora il circuito assumendo che  $C1=\infty$ .*

*Si assuma per l'operazionale  $A(s)=A_0/(1+s/w_0)$  con  $A_0=100$  dB,  $w_0=10$  rad/s.*

- 7) Calcolare il guadagno d'anello del nuovo circuito e tracciarne il diagramma di Bode (modulo e fase). Determinare approssimativamente il margine di fase. Il circuito e' sufficientemente stabile? Motivare la risposta.
- 8) Calcolare la banda passante del circuito.

**Esercizio B**

Si consideri il circuito che esegue il campionamento e la conversione A/D del segnale  $V_{in}(t)=125mV*(1+\sin 2\pi ft)$ :



- 1) Calcolare il numero di bit  $n$  del convertitore A/D che garantisca una risoluzione del segnale di ingresso  $V_{in}(t)$  di almeno 1/1000. Determinare l'ampiezza di 1 LSB (intervallo di quantizzazione) all'ingresso del circuito.
- 2) Si assuma che la frequenza di clock del convertitore sia 1 Mhz. Calcolare il tempo di conversione per un ADC a gradinata e per un ADC ad approssimazioni successive. Se  $Thold=100$  μs quale dei 2 ADC e' adatto in questo caso?
- 3) Si assuma che l'operazionale sia caratterizzato da correnti di bias  $I_{b+}=I_{b-}=100$  nA. Determinare il massimo valore di  $Thold$  che garantisca un errore inferiore a 1 LSB.
- 4) Si assuma che la durata del tempo di sampling  $T_s$  sia pari a 1 μs. Determinare la massima resistenza di canale ( $R_{on}$ ) del MOSFET compatibile con la risoluzione di 1 LSB.
- 5) Supponendo che l'operazionale utilizzato nel circuito abbia  $A_0=100$  dB, verificare che l'errore di guadagno sia inferiore alla risoluzione dell'ADC.