

N.	COGNOME	NOME	MATRICOLA	FIRMA
----	---------	------	-----------	-------

## Fondamenti di Elettronica - AA 2001/2002

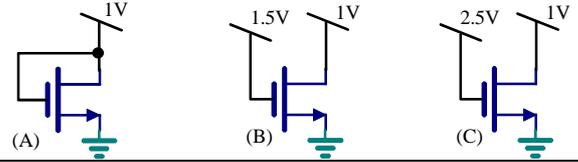
### 1a prova - RECUPERO 21 febbraio 2002

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio A3) ...

#### Es. A

I transistori MOS hanno  $V_T = 1.2V$  e  $K = 1/2 \mu C_{ox} W/L = 3mA/V^2$ .

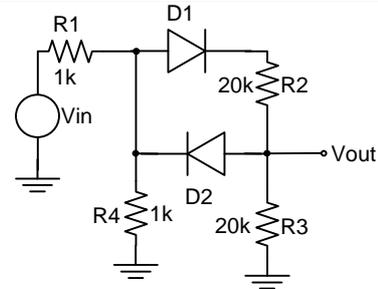
- In quale regione di funzionamento si trovano i tre MOSFET? (motivare la risposta)
- Calcolare la corrente di drain nel caso A e nel caso B.



#### Es. B

Il segnale è sinusoidale del tipo  $V_{in}(t) = 5 \sin(\omega t)$  [V]. Si modellizzino i diodi con una soglia di "accensione" di  $0.7V$ .

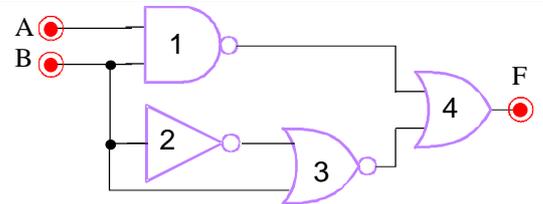
- Indicare quale diodo si accende e per quale valore di  $V_{in}$  avviene l'accensione sia nel semiperiodo positivo che negativo.
- Disegnare l'andamento di  $V_{out}(t)$  in un periodo di  $V_{in}$ .



#### Es. C

Il circuito è alimentato a 5V.

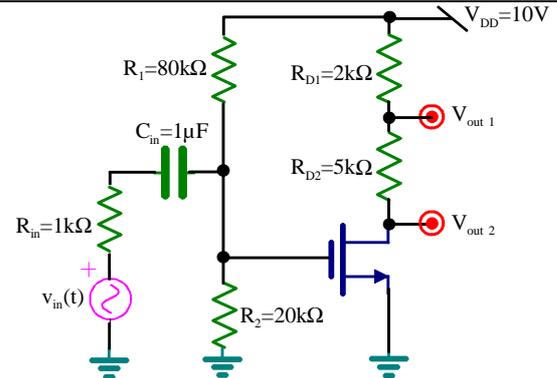
- Ricavare la tabella della verità della funzione implementata. Gli ingressi A e B sono cortocircuitati e sollecitati con un clock di frequenza pari a 1MHz:
- Calcolare il ritardo di propagazione (la singola porta ha  $t_p = 20ns$ );
- Calcolare la potenza dinamica dissipata da ciascuna porta ( $C_{in} = 2pF$ ).



#### Es. D

Nell'amplificatore in figura, il MOS e' caratterizzato da  $V_T = 1V$  e  $K = 1/2 \mu C_{ox} W/L = 1mA/V^2$ . Calcolare:

- la polarizzazione (tensioni a tutti i nodi e correnti in tutti i rami, in assenza di segnale).
- il guadagno  $v_{out 2}/v_{in}$  a media frequenza ( $C_{in}$  in "corto");
- il guadagno  $v_{out 1}/v_{in}$  a media frequenza ( $C_{in}$  in "corto");
- il polo e lo zero introdotti dalla capacità  $C_{in}$  di ingresso.
- Disegnare l'andamento qualitativo totale (segnale e polarizzazione) di  $V_{out 1}$  quando in ingresso è applicata una sinusoide di  $100mV$  di picco a media frequenza.



#### Es. E

All'istante  $t=0$  il circuito viene alimentato a 5V; sempre a  $t=0$  la rete RC assicura un istantaneo reset automatico del counter modulo-16 che conta in avanti sul falling-edge. Disegnare gli andamenti delle uscite A, B, C e D del demux e degli ingressi S0 ed S1 del demux.

