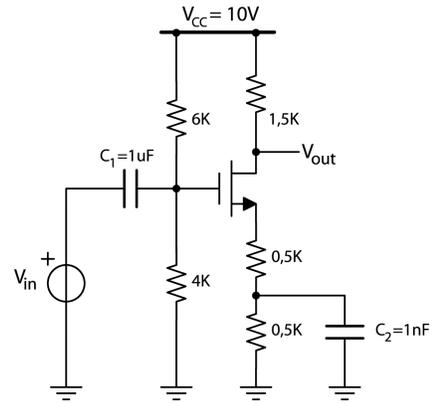


Es. A

Nell'amplificatore in figura, il MOS è caratterizzato da $V_T=0.5V$ e $K=1/2 \cdot \mu \cdot C_{ox} \cdot W/L=12mA/V^2$. Calcolare:

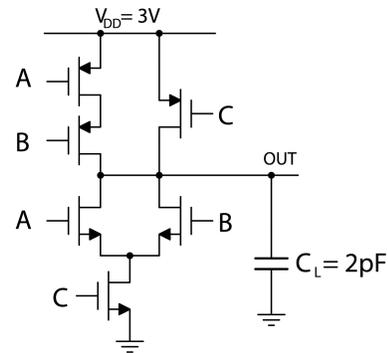
- 1) la polarizzazione (tensioni a tutti i nodi e correnti in tutti i rami, in assenza di segnale);
- 2) il guadagno v_{out}/v_{in} a media frequenza (si consideri C_1 un corto circuito e C_2 un circuito aperto);
- 3) il guadagno v_{out}/v_{in} ad alta frequenza (si considerino C_1 e C_2 un corto circuito);
- 4) la minima frequenza oltre la quale C_1 può essere considerato un corto circuito.



Es. B

Date le caratteristiche dei MOS: $|V_{Tp}|=V_{Tn}=0.6V$, $K_n=1/2 \cdot \mu \cdot C_{ox} \cdot W/L=0.15mA/V^2$, $K_p=1/2 \cdot \mu \cdot C_{ox} \cdot W/L=0.1mA/V^2$

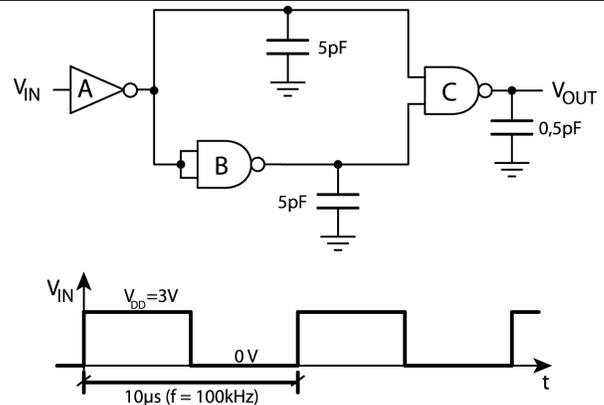
- 1) Determinare la funzione logica svolta dal circuito;
- 2) Calcolare il tempo di commutazione della transizione da ABC=111 a ABC=110.



Es. C

Le porte in figura sono CMOS. Il ritardo di propagazione della porta B è di $2.5\mu s$, quello delle porte A e C è nullo.

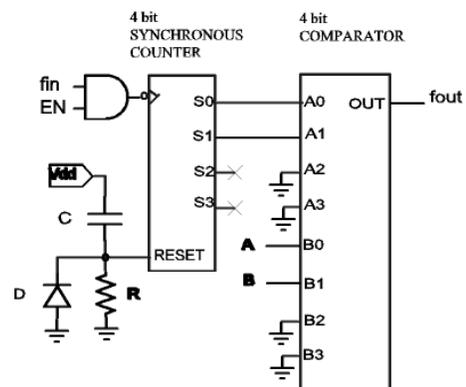
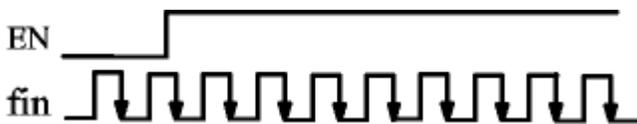
- 1) Disegnare l'andamento temporale di V_{out} ;
- 2) Calcolare la potenza dissipata a causa della presenza delle tre capacità.



Es. D

Si consideri il circuito digitale in figura. La rete costituita dai componenti R, C e D garantisce il RESET del contatore (UP counter) all'accensione del circuito. Gli ingressi applicati (f_{in} e EN) sono mostrati in figura. Si assuma A=0 e B=1.

- 1) Si traccino i diagrammi temporali dei segnali S0 e S1;
- 2) Si tracci il diagramma temporale del segnale d'uscita f_{out} .



Es. E

Si consideri una famiglia logica alimentata tra 0 e 5V, così caratterizzata per quanto riguarda i livelli di uscita:

- Minima tensione di uscita garantita allo stato alto $V_{OHmin}=2.8V$
- Massima tensione di uscita garantita allo stato basso $V_{OLmax}=0.4V$
- Minima tensione di ingresso interpretata come livello alto $V_{IHmin}=2.4V$
- Massima tensione di ingresso interpretata come livello basso $V_{ILmax}=0.8V$

- 1) Definire e calcolare i margini di rumore allo stato alto NM_H e allo stato basso NM_L per questa famiglia;
- 2) Disegnare la caratteristica di ingresso/uscita di un invertitore di questa famiglia, indicando su di essa, giustificandole, le posizioni di V_{OH} , V_{OL} , V_{IH} , V_{IL} .