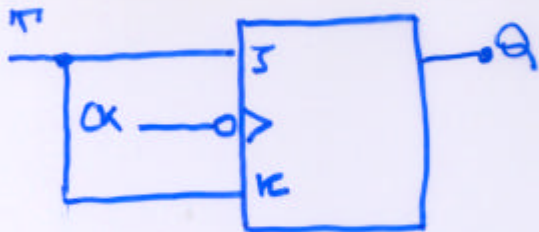


* FLIP FLOP T (TOGGLE = COMMUTATORE)

È un flip-flop J-K in cui si è posto $J=K$

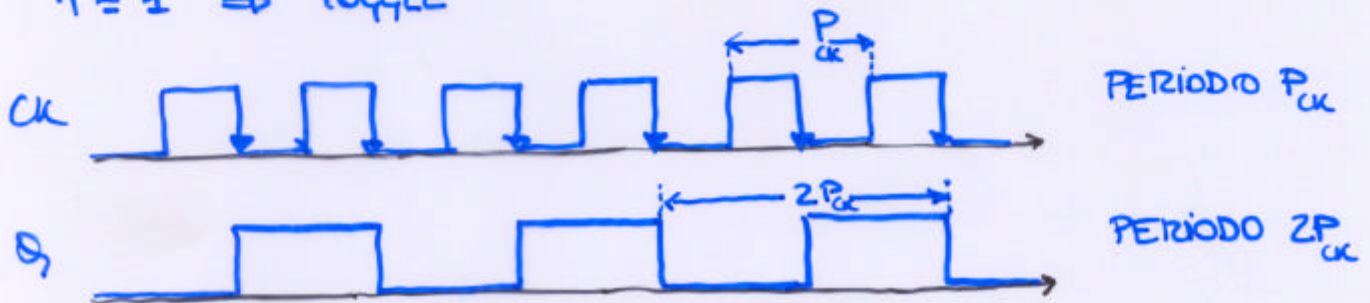
↳ ha un solo ingresso T



$T=1 \Rightarrow$ TOGGLE delle uscite ad ogni fronte di discesa del clock

$T=0 \Rightarrow$ le uscite permangono inalterate nel loro stato

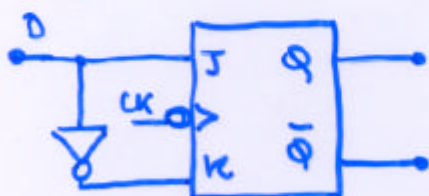
$T=1 \Rightarrow$ TOGGLE



↳ l'uscita Q ha frequenza metà della frequenza di clock \rightarrow DIVISORE DI FREQUENZA

- è l'elemento base per la realizzazione dei CONTATORI in quanto opera in modo da invertire il suo stato di uscita ad ogni impulso CK

* FLIP-FLOP D (DELAY) ottenuto con un flip flop JK



Fornisce all'uscita Q (dopo un ritardo $\Delta T'$)

la variabile logica D applicata in ingresso:

- se D è alto il flip-flop è in SET
- se D è basso il flip-flop è in RESET

Tuttavia cambia di stato solo quando il segnale CK scende a zero per la prima volta dopo l'applicazione di D.

$$0 \leq \Delta T' \leq P_{CK}$$