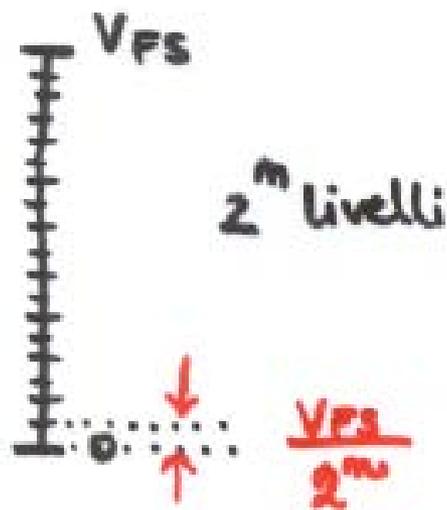


CONVERTITORE DIGITALE / ANALOGICO



TENSIONE DI FONDO SCALA (V_{FS}): massimo valore della Tensione analogica di uscita

FULL SCALE RANGE (FSR): massima dinamica del segnale analogico di uscita



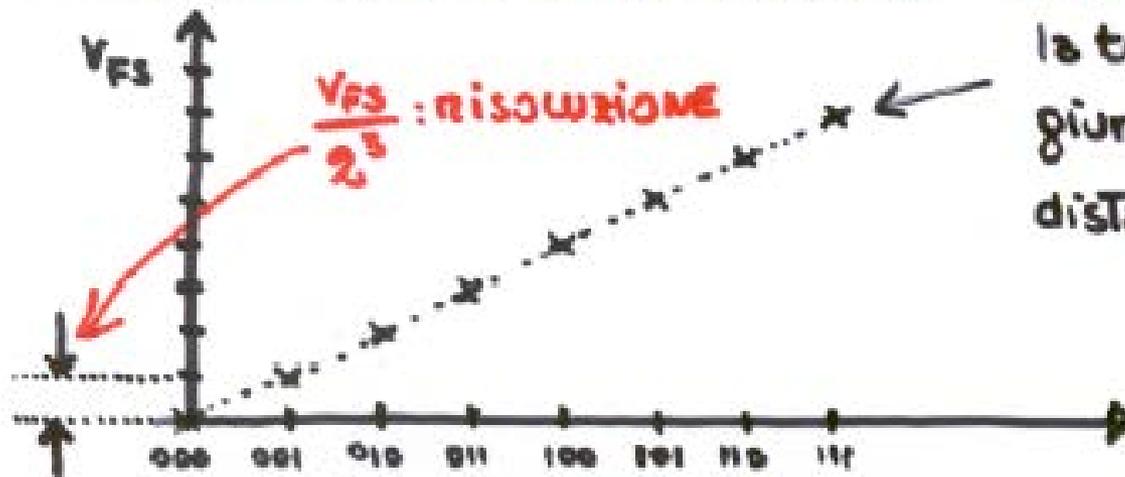
MSB \swarrow $D = D_{n-1} 2^{n-1} + D_{n-2} 2^{n-2} + \dots + D_1 2^1 + D_0 2^0$ \swarrow LSB

$$V_{out} = \frac{V_{FS}}{2^n} \cdot D =$$

$$= \frac{V_{FS}}{2^n} \left(D_{n-1} 2^{n-1} + \dots + D_1 2^1 + D_0 2^0 \right) =$$

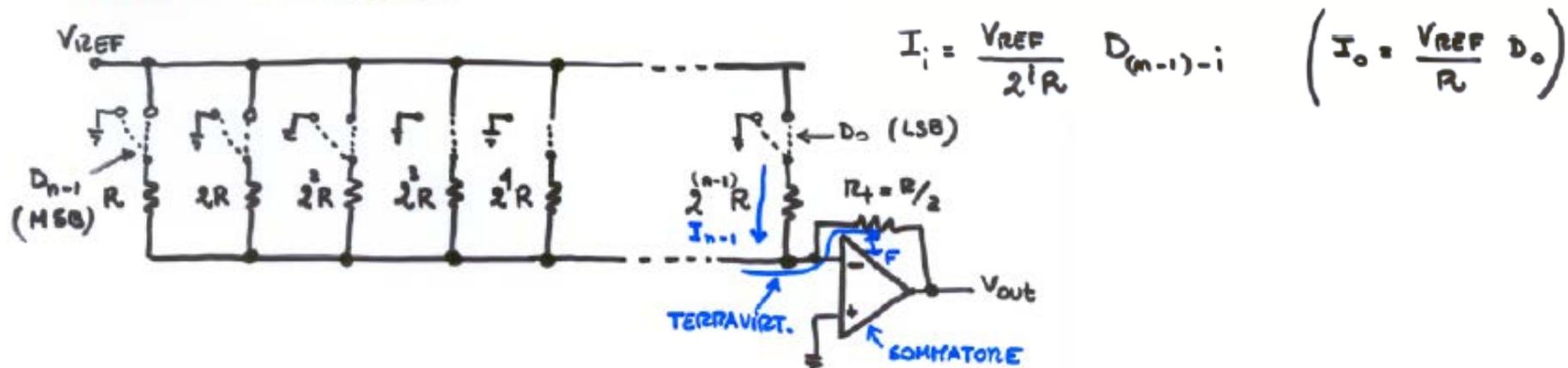
$$= V_{FS} \left[\frac{D_{n-1}}{2^1} + \frac{D_{n-2}}{2^2} + \dots + \frac{D_1}{2^{n-1}} + \frac{D_0}{2^n} \right]$$

CARATTERISTICA DI TRASFERIMENTO IDEALE



la tensione di uscita non raggiunge mai V_{FS} , ma ne rimane distanziata di un LSB

DAC A R PESATE



$$I_i = \frac{V_{REF}}{2^i R} D_{(n-1)-i} \quad \left(I_0 = \frac{V_{REF}}{R} D_0 \right)$$

$$I_F = \frac{V_{REF}}{2^0 R} D_{n-1} + \frac{V_{REF}}{2^1 R} D_{n-2} + \dots + \frac{V_{REF}}{2^{n-1} R} D_0$$

$$\downarrow$$

$$V_{out} = -I_F R_f = -\frac{V_{REF}}{R} \frac{R}{2} \left[\frac{D_{n-1}}{2^0} + \frac{D_{n-2}}{2^1} + \dots + \frac{D_0}{2^{n-1}} \right] \cdot \frac{2^{n-1}}{2^{n-1}} =$$

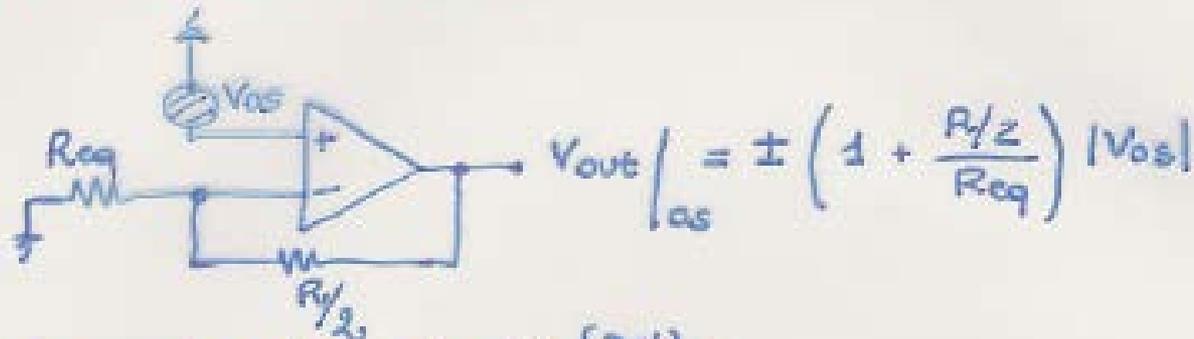
$$= -\frac{V_{REF}}{2^n} \left[2^{n-1} D_{n-1} + 2^{n-2} D_{n-2} + \dots + 2^0 D_0 \right]$$

$$= -\frac{V_{REF}}{2^n} N_D = -\frac{V_{REF}}{2} \sum_{i=0}^{n-1} \frac{D_{(n-1)-i}}{2^i}$$

\downarrow il circuito sommatore ha **convertito** la parola digitale D in una tensione proporzionale al valore decimale N_D corrispondente alla parola digitale in ingresso.

EFFETTO DELLE NON-IDEALITÀ DELL'OP-AMP E DEGLI SWITCH:

• TENSIONE DI OFFSET

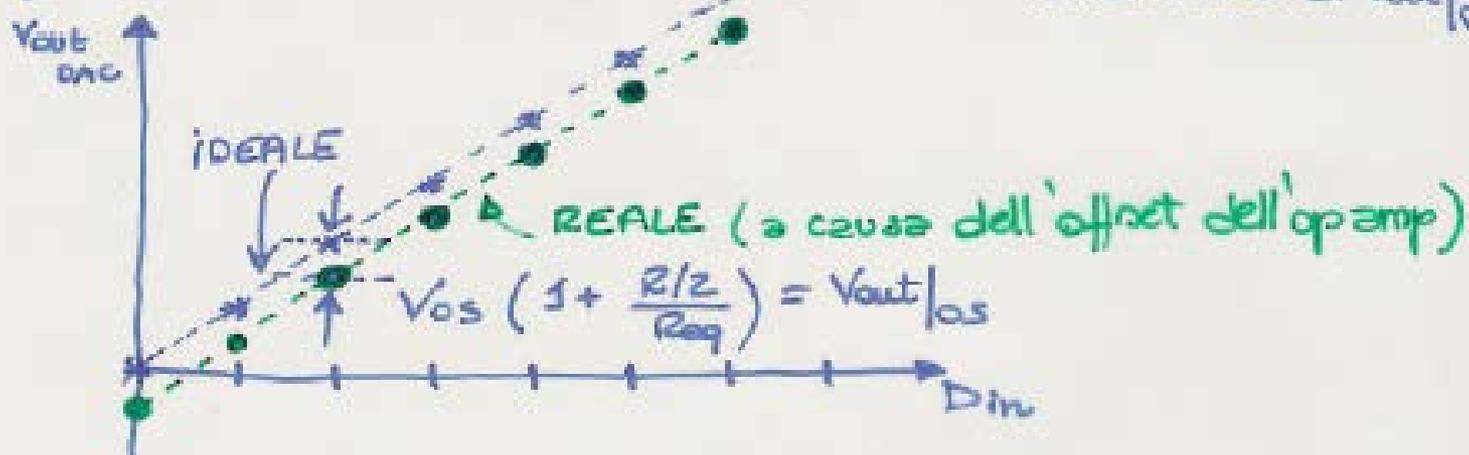


$$V_{out}|_{os} = \pm \left(1 + \frac{R_f/2}{R_{eq}} \right) |V_{os}|$$

$$R_{eq} = R_f \parallel 2R \parallel 4R \parallel \dots \parallel 2^{(n-1)} R$$

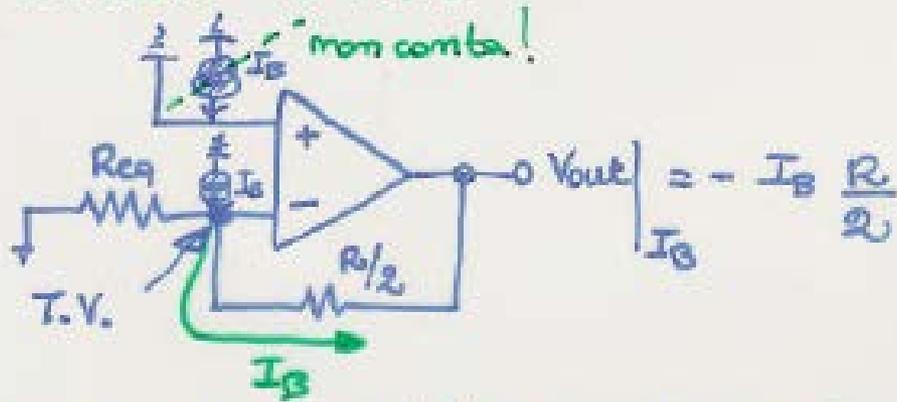
↳ maggiore è il numero di bit del DAC, maggiore è il contributo della tensione di offset alla tensione di uscita

↓
effetto sulla curva caratteristica del DAC: TRASLAZIONE di $V_{out}|_{os}$



EFFETTO DELLE NON-IDEALITÀ DELL'OP-AMP E DEGLI SWITCH:

• CORRENTI DI BIAS



↳ il contributo delle correnti di bias alla tensione di uscita è indipendente dal numero di bit del DAC

↓
effetto sulla curva caratteristica del DAC: TRASLAZIONE di $V_{out}|_{I_B}$

MA può essere compensata con una resistenza $\left[R_{eq} \parallel \frac{R}{2} \right]$

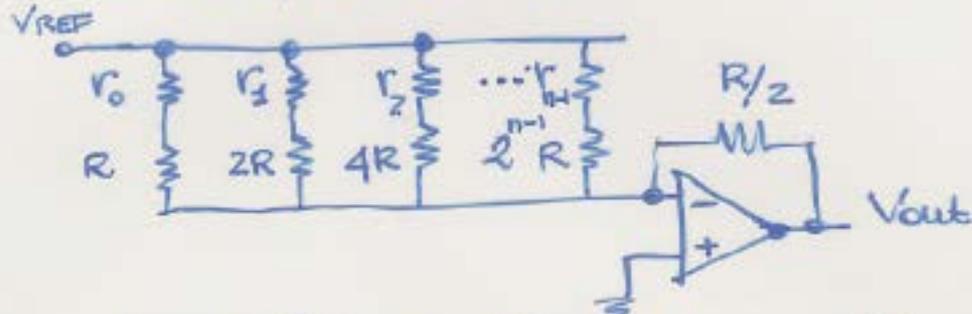
al morsetto non invertente

EFFETTO DELLE NON-IDEALITÀ DELL'OP-AMP E DEGLI SWITCH:

• DEVIATORI NON IDEALI

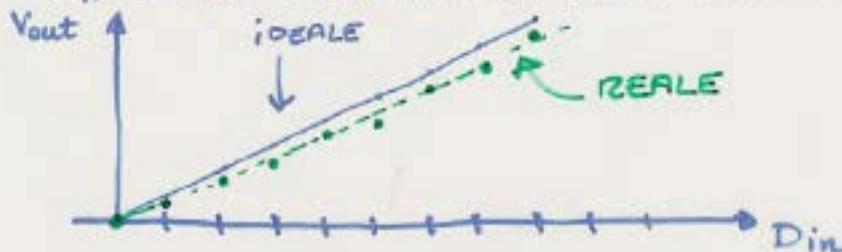
Un deviatore reale si comporta come una resistenza r_i in serie al ramo in cui è inserito

↳ cambia il peso del relativo bit



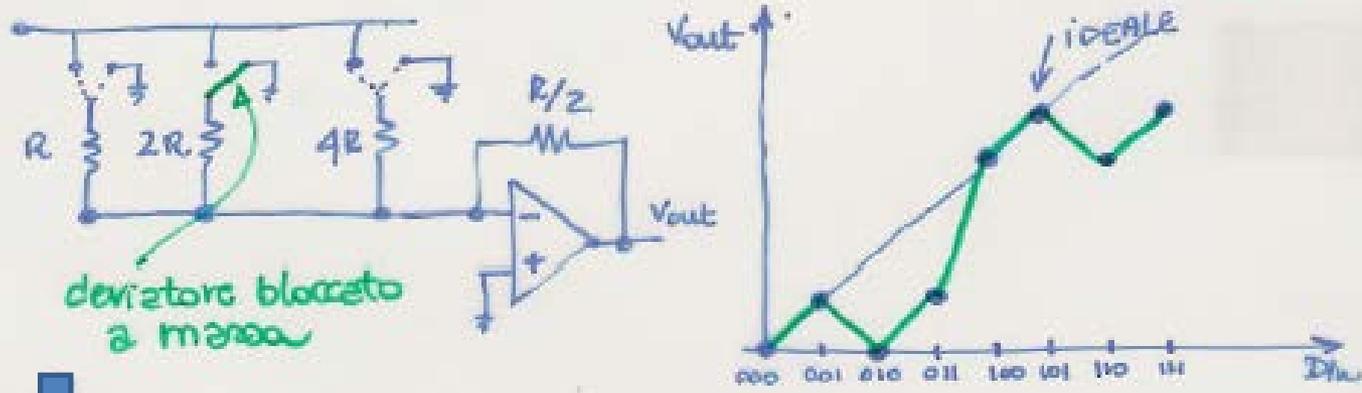
$$\begin{aligned} V_{out} &= -V_{REF} \frac{R}{2} \left[\frac{D_{m-1}}{r_0 + R} + \frac{D_{m-2}}{r_1 + 2R} + \dots + \frac{D_0}{r_{m-1} + 2^{m-1}R} \right] = \\ &= -\frac{V_{REF}}{2} \left[\frac{D_{m-1}}{1 + \frac{r}{R}} + \frac{D_{m-2}}{2 \left(1 + \frac{r}{2R}\right)} + \dots + \frac{D_0}{2^{m-1} \left(1 + \frac{r}{2^{m-1}R}\right)} \right] = \\ &= -\frac{V_{REF}}{2} \sum_{i=0}^{m-1} \frac{D_{m-1-i}}{2^i \left[1 + \frac{r}{2^i R}\right]} \quad \text{vs} \quad -\frac{V_{REF}}{2} \sum_{i=0}^{m-1} \frac{D_{m-1-i}}{2^i} \left[1 - \frac{r}{2^i R}\right] \end{aligned}$$

↓ effetto sulla caratteristica: NON-LINEARITÀ



EFFETTO DELLE NON-IDEALITÀ DELL'OP-AMP E DEGLI SWITCH:

- DEVIATORI BLOCCATI A MASSA O ALLA TENSIONE V_{REF}



Caratteristica non monotona del DAC: la tensione di uscita NON è proporzionale al valore decimale corrispondente a D_{in}

ERRORI STATICI E NON LINEARITÀ, PARAMETRI DINAMICI

→ OFFSET

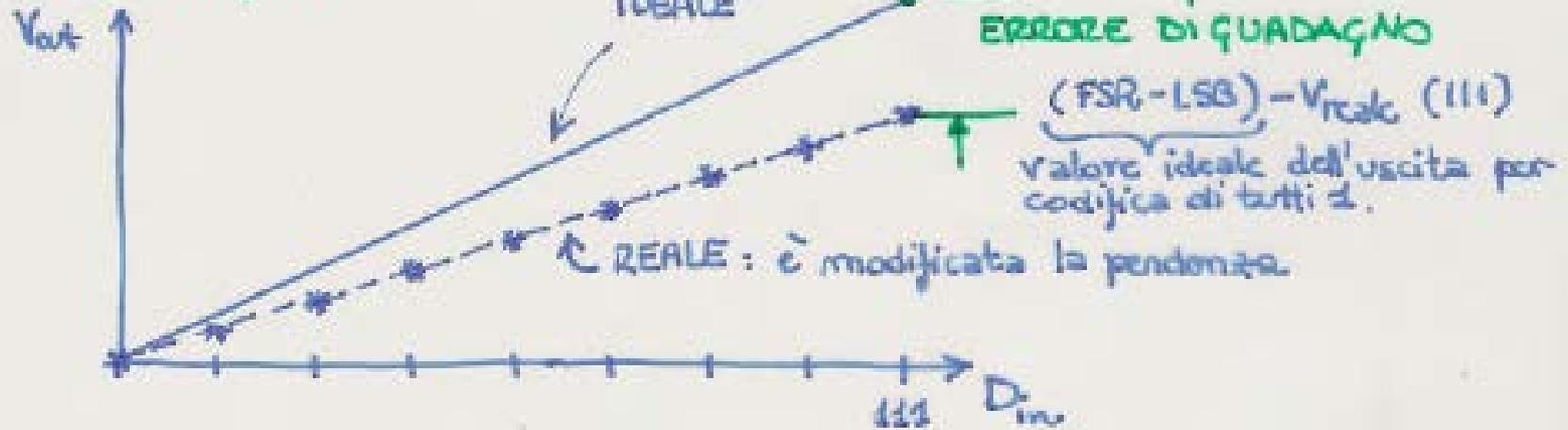


$$V_{OUT} = \frac{V_{REF}}{2} \sum_{i=0}^{n-1} \frac{D_{(n-1)-i}}{2^i} + V_{OFFSET}$$

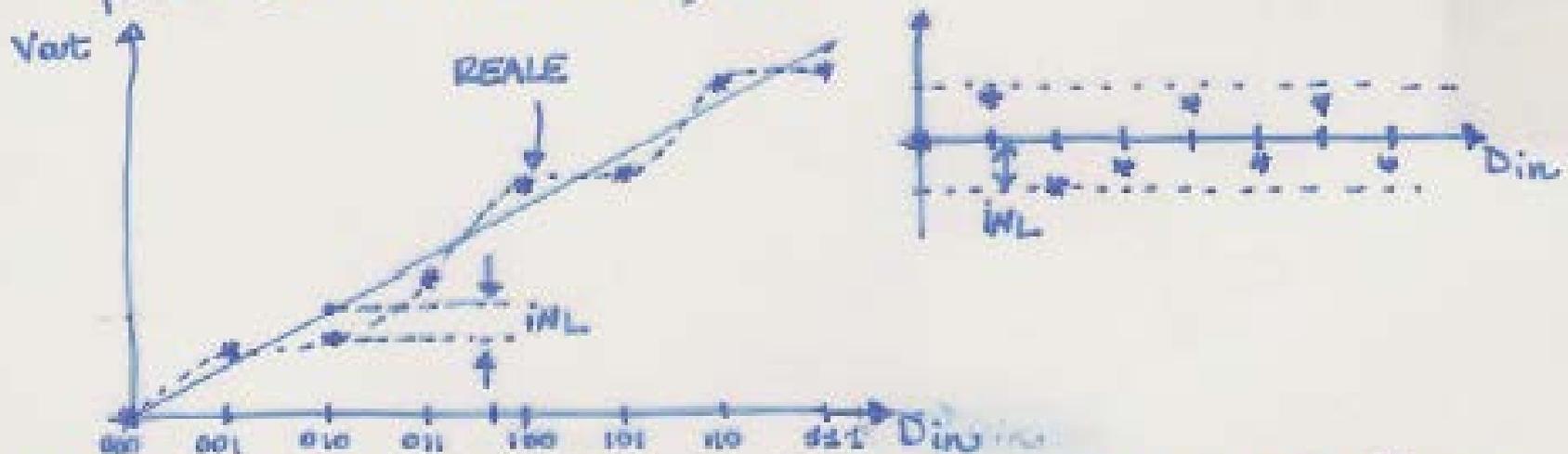
- Tipicamente $V_{OFFSET} \approx$ qualche mV
- può essere regolato a zero mediante potenziometri, ma il suo valore cambia nel tempo di funzionamento

ERRORI STATICI E NON LINEARITÀ PARAMETRI DINAMICI

→ QUADAGNO



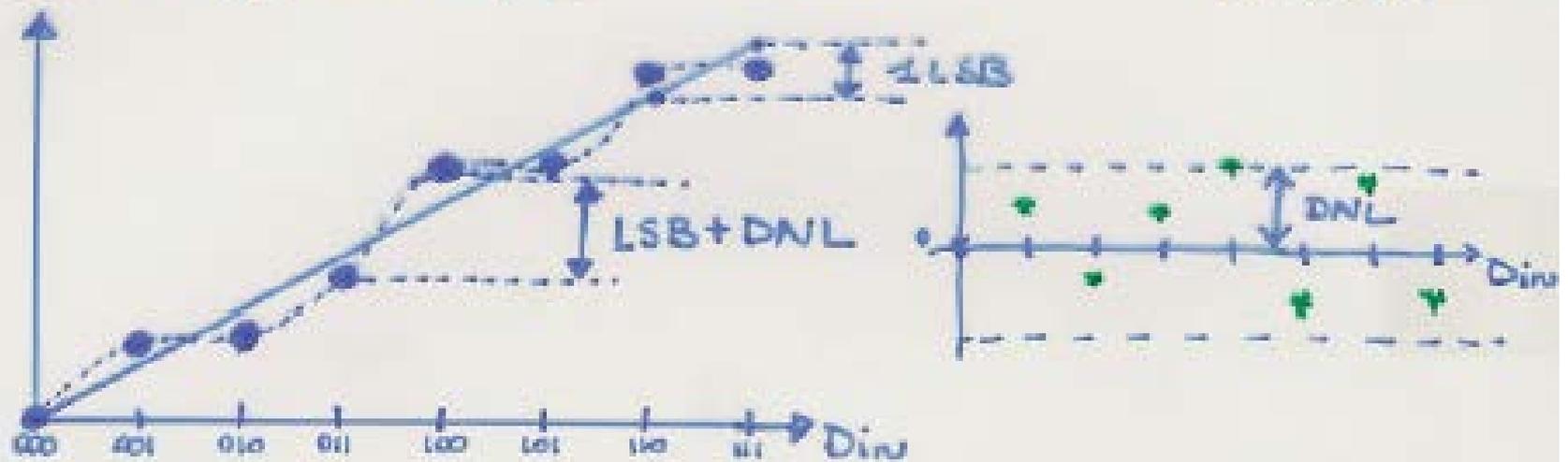
→ **NON-LINEARITÀ INTEGRALE**: massimo scostamento presente tra un punto della caratteristica reale del DAC ed il corrispondente punto sulla caratteristica ideale



• tipicamente espressa in frazioni di LSB oppure in % del FSR.

ERRORI STATICI E NON LINEARITÀ, PARAMETRI DINAMICI

→ **NON-LINEARITÀ DIFFERENZIALE**: massimo scostamento del salto di tensione tra due valori di tensione adiacenti rispetto ad $\pm 1\text{LSB}$ di uscita



- tipici valori per un buon DAC: $DNL < \pm 0.5\text{LSB}$
- se $DNL > \pm 1\text{LSB}$ ⇒ la caratteristica di trasferimento del DAC può risultare non monotona. (condizione non sufficiente!)

ERRORI STATICI E NON LINEARITÀ, PARAMETRI DINAMICI

→ IMPEDENZA DI USCITA



Esempio: DAC 3V 558 D: $R_{out} = 4 \text{ k}\Omega$, $V_{REF} = 5 \text{ V}$, 8 bits

Calcoliamo il valore minimo della resistenza che può essere connessa in uscita perché l'errore sulla tensione di uscita sia minore di $\frac{1}{2}$ LSB:

$$\text{LSB} = \frac{V_{REF}}{2^n} = \frac{5 \text{ V}}{2^8} = \frac{5 \text{ V}}{256} = 19.5 \text{ mV}$$

$$\downarrow \Delta V_{out} < \frac{19.5 \text{ mV}}{2} = 9.75 \text{ mV} \Rightarrow I_{out} < \frac{\Delta V_{out}}{R_{out}} \approx 2.5 \mu\text{A}$$

$$\downarrow R_L > \frac{V_{REF}}{I_{out \max}} = \frac{5 \text{ V}}{2.5 \mu\text{A}} = 2 \text{ M}\Omega$$

↳ condizione molto stringente, soprattutto se a valle c'è un amplificatore invertente!

ERRORI STATICI E NON LINEARITÀ, PARAMETRI DINAMICI

→ **SETTING TIME**: tempo necessario perché l'uscita analogica del DAC si assesti entro una banda di oscillazione assegnata quando l'ingresso commuta da tutti i bits pari a 0 a tutti i bits pari a 1.
La banda di oscillazione tipicamente assegnata è $\pm 0.5 \text{LSB}$ attorno al valore esintotico finale.



• parametro legato alla banda dell'op amp utilizzato

ERRORI STATICI E NON LINEARITÀ, PARAMETRI DINAMICI

→ GLITCH SUL SEGNALE DI USCITA

Fenomeno provocato dalla non istantaneità del comando degli switch

↳ sono prodotte transitoriamente tensioni di uscita differenti da quelle finali

ESEMPIO: DAC a 4 bit commutazione 0101 → 1011

↳ l'uscita dovrebbe commutare da $V_{out} = \frac{5}{16} V_{REF}$

a $V_{out} = \frac{11}{16} V_{REF}$

se il 3° bit è lento nel commutare:

0 1 0 1

$\frac{5}{16} V_{REF}$

1 1 1 1

$\frac{15}{16} V_{REF}$

GLITCH!

1 0 1 1

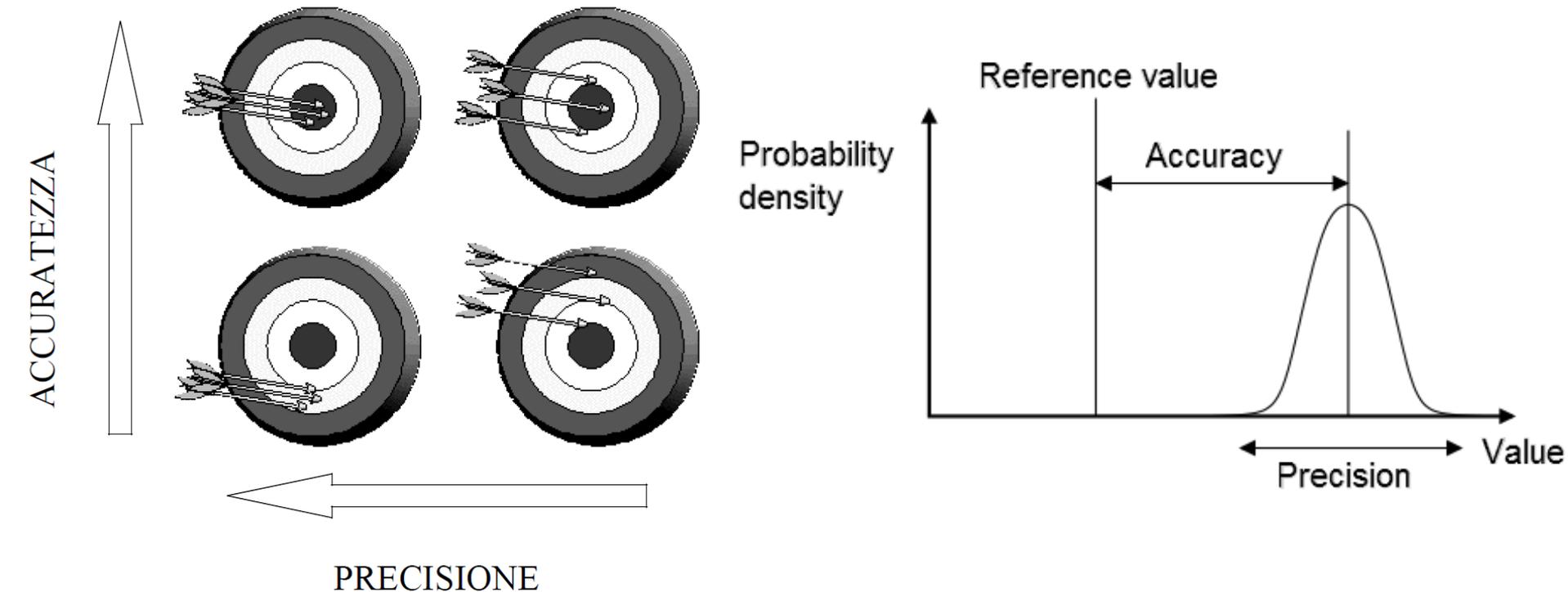
$\frac{11}{16} V_{REF}$

Altri Parametri

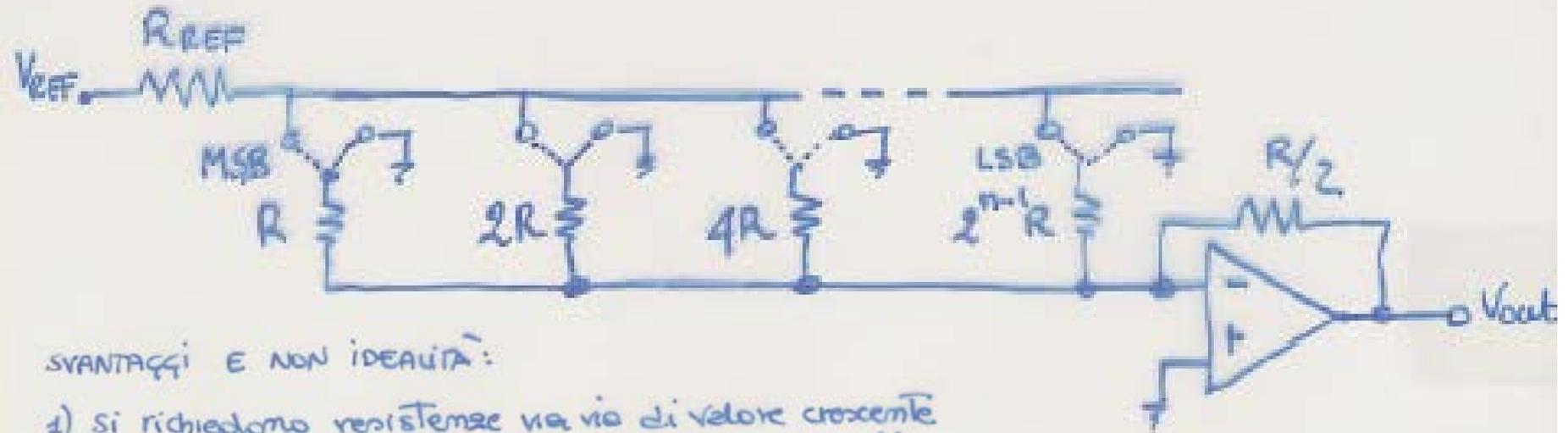
Stabilità: indice del deterioramento nel tempo delle prestazioni del DAC.

Accuratezza: massima differenza che si può presentare tra l'uscita del convertitore reale e la corrispondente uscita del DAC ideale.

Precisione: capacità del DAC di fornire il medesimo valore analogico di uscita a parità di parola digitale in ingresso.



DAC A RESISTENZE PESATE



SVANTAGGI E NON IDEALITÀ:

1) si richiedono resistenze via via di valore crescente
 $n=12$ bit $R=5k\Omega \rightarrow 2^{n-1}R = 10.24 M\Omega !!$

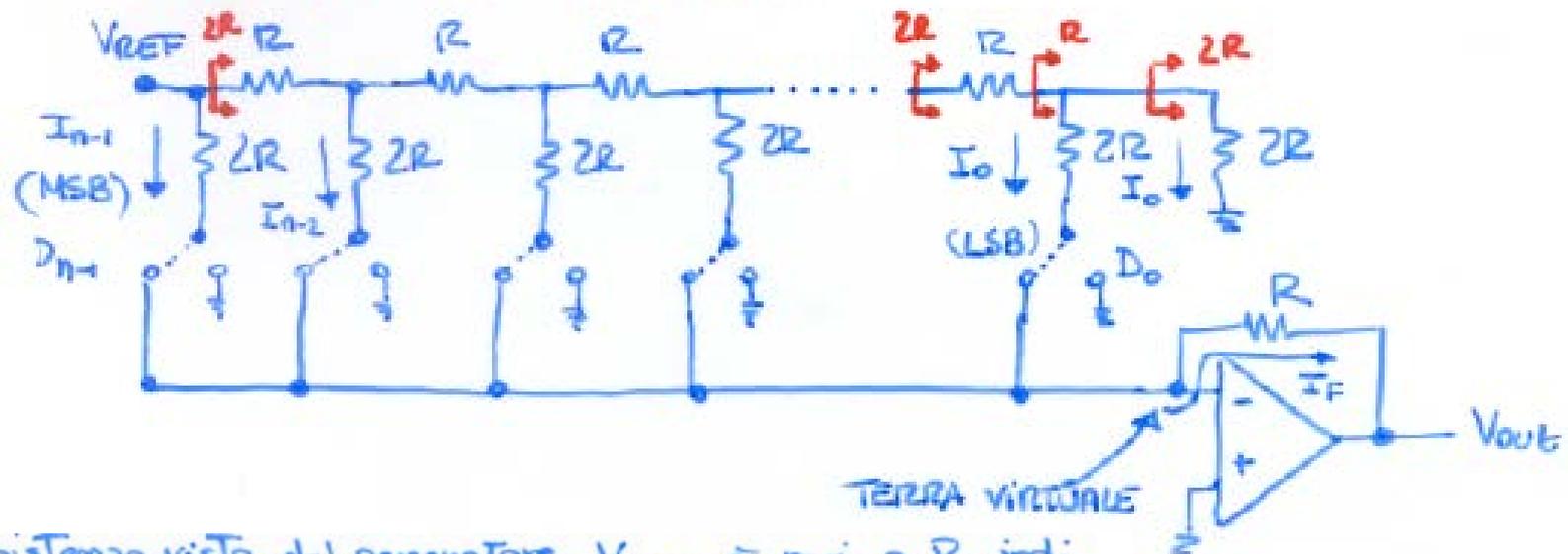
↳ architettura adatta esclusivamente per DAC a basso numero di bits ($n=6$ o 8 bits)

2) errori di INL e DNL derivanti da un non perfetto matching dei valori delle resistenze, dalle resistenze serie dei deviatori a MOSC dalla tensione residua ai capi degli interruttori

3) corrente erogata da V_{REF} dipende dalla parola digitale in ingresso, pertanto cambia la caduta sulla resistenza serie del generatore V_{REF}
↳ V_{REF} effettiva dipende dalla parola digitale

4) V_{REF} deve essere negativa per avere V_{out} positivo

CONVERTITORI A SCALA R-2R



- resistenza vista dal generatore V_{REF} è pari a R , indipendentemente dalla parola digitale in ingresso, grazie al modo di Terra virtuale \rightarrow corrente erogata da V_{REF} :

$$I_{REF} = \frac{V_{REF}}{R}$$

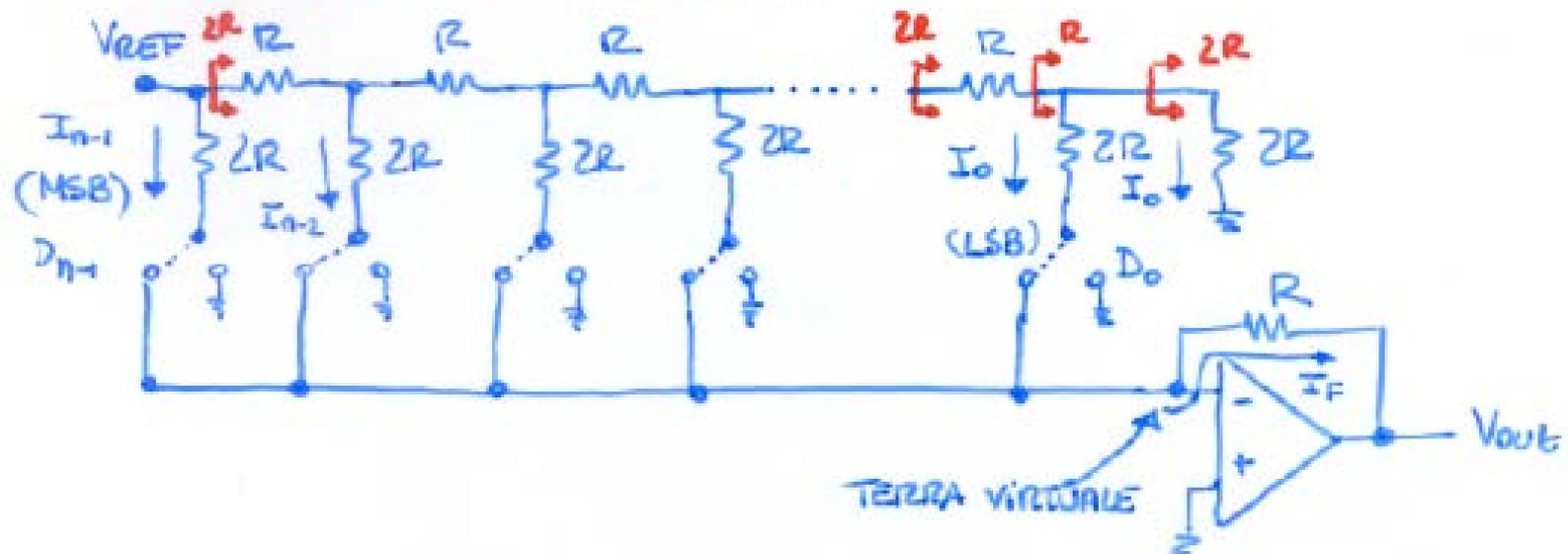
- corrente attraverso la resistenza di retroazione R :

$$I_{n-1} = \frac{V_{REF}}{2R} ; I_{n-2} = \frac{I_{n-1}}{2} ; I_{n-3} = \frac{I_{n-2}}{2} = \frac{I_{n-1}}{2^2}$$

$$I_0 = \frac{I_{n-1}}{2^{n-1}} = \frac{V_{REF}}{2^n R}$$

$$\Downarrow I_F = \frac{V_{REF}}{2R} D_{n-1} + \frac{V_{REF}}{2R} \frac{D_{n-2}}{2} + \frac{V_{REF}}{2R} \cdot \frac{D_{n-3}}{2^2} + \dots + \frac{V_{REF}}{2R} \frac{D_0}{2^{n-1}}$$

CONVERTITORI A SCALA R-2R



- Tensione analogica di uscita

$$V_{out} = -R \cdot I_F = -R \left[\frac{V_{REF}}{2R} D_{n-1} + \frac{V_{REF}}{2R} \frac{D_{n-2}}{2} + \dots + \frac{V_{REF}}{2R} \frac{D_0}{2^{n-1}} \right] =$$

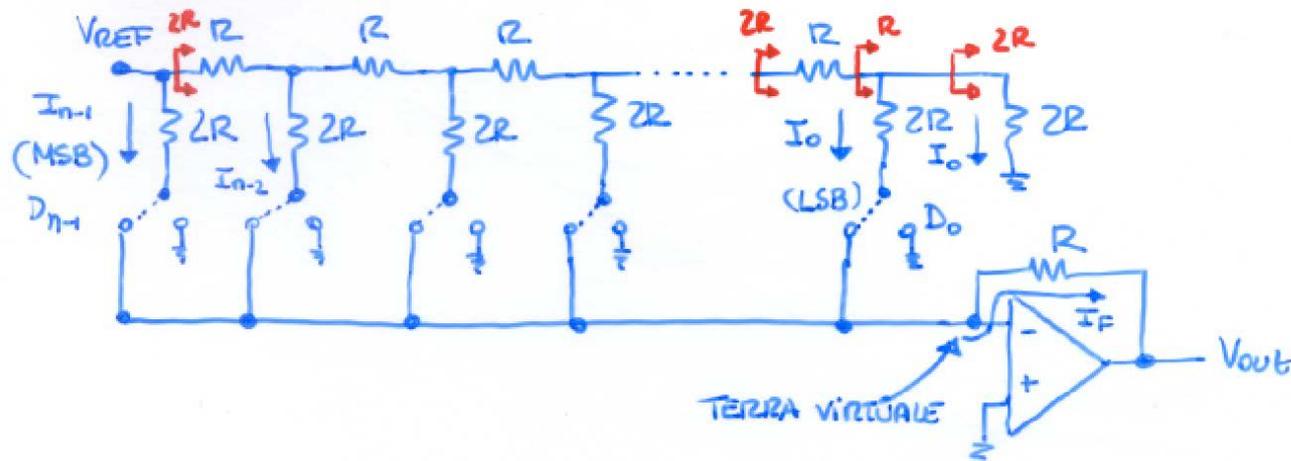
$$= - \frac{V_{REF}}{2^n} \left[2^{n-1} D_{n-1} + 2^{n-2} D_{n-2} + \dots + 2^1 D_1 + 2^0 D_0 \right] =$$

$$= - \frac{V_{REF}}{2^n} N_D$$

RESOLUZIONE

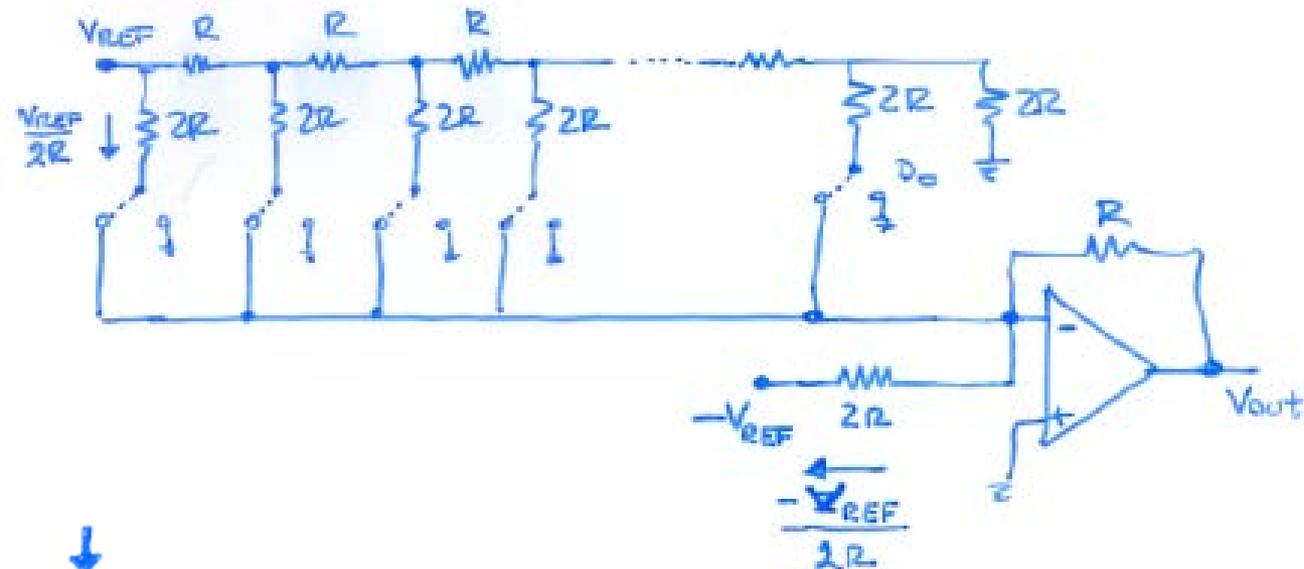
← EQUIVALENTE DECIMALE DELLA PAROLA DIGITALE IN INGRESSO

CONVERTITORI A SCALA R-2R



- ☹️ pesano le resistenze serie degli interruttori e la tensione di offset e le correnti di bias dell'opamp.
 - 😊 il massimo valore di resistenza che deve essere integrato e' pari a $2R$ indipendentemente dal numero di bit del DAC.
 - 😊 resistenza vista da V_{REF} non dipende dalla parola digitale in ingresso → la resistenza serie del generatore V_{REF} pesa come errore di guadagno (poco importante), ma non da' INL e DNL.
- Per avere tensione di fondo scala positiva e' sufficiente scegliere V_{REF} negativa

CONVERTITORI A SCALA R-2R BIPOLARE



↓
 L'uscita del DAC a scala R-2R viene portata di una quantità $+\frac{V_{REF}}{2R} \cdot R = +\frac{V_{REF}}{2}$ grazie al ramo aggiuntivo che offerisce al modo di terra virtuale

* parola digitale di Tutti 0: $V_{out} = -\left(\frac{V_{REF}}{2R}\right) \cdot R = +\frac{V_{REF}}{2}$

* parola digitale di Tutti 1 $\Rightarrow N_0 = 2^n - 1$

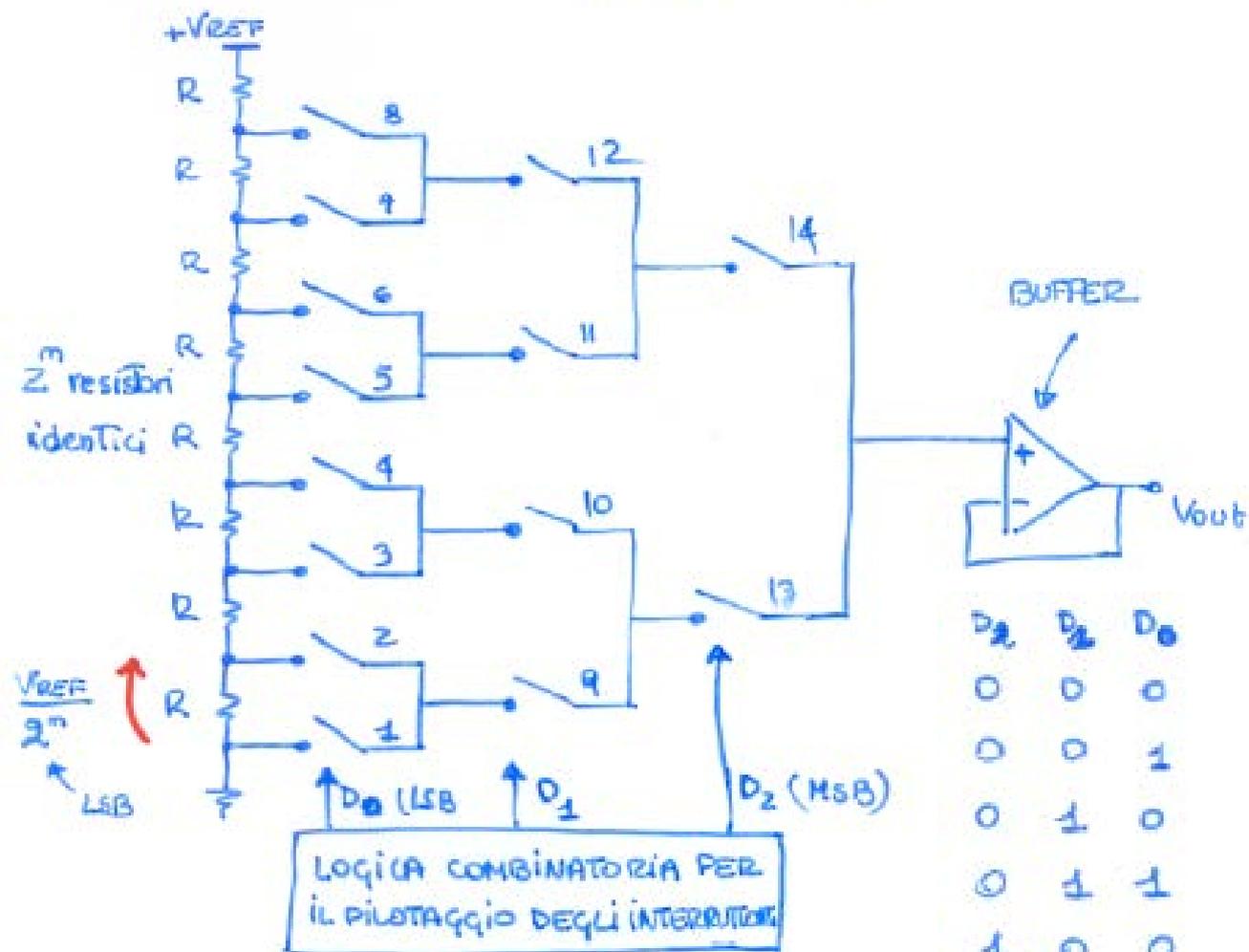
$$V_{out} = -\frac{V_{REF}}{2^n} N_0 + \frac{V_{REF}}{2} = -\frac{V_{REF}}{2^n} (2^n - 1) + \frac{V_{REF}}{2} =$$

$$= -\frac{V_{REF}}{2} + \frac{V_{REF}}{2^n}$$

↳ 1LSB sotto il massimo valore della tensione all'uscita

DAC A PARTITORE DI TENSIONE

Consideriamo ad esempio un DAC a 3 bit



D_2	D_1	D_0
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Interruttori chiusi

1, 9, 13

2, 9, 13

3, 10, 13

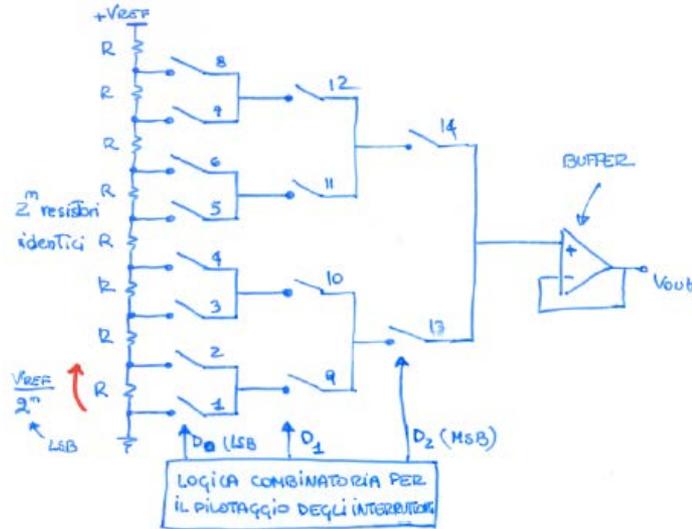
4, 10, 13

5, 11, 14

6, 11, 14

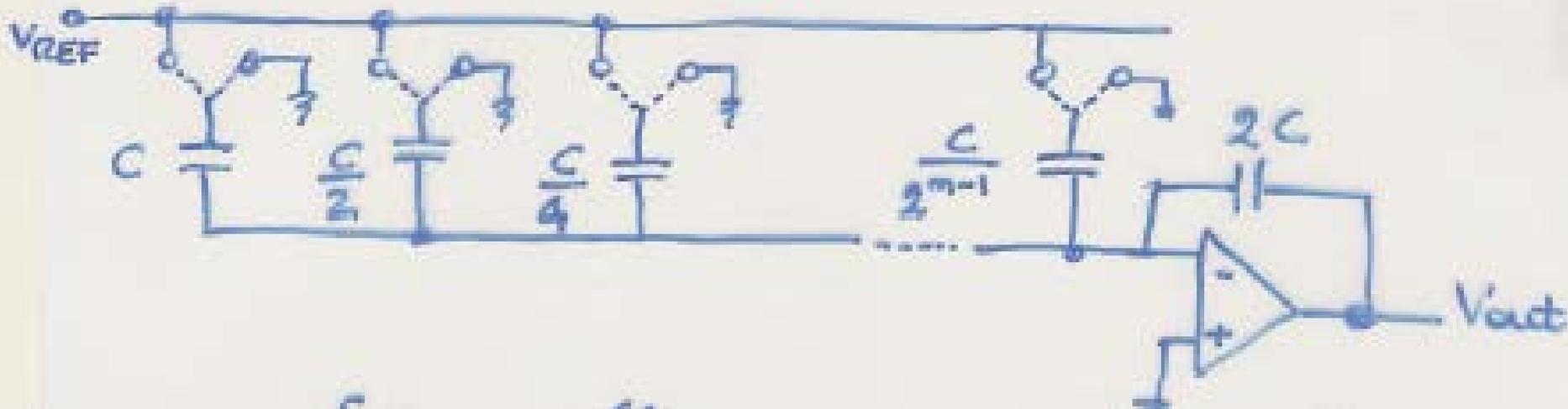
7, 12, 14

8, 12, 14



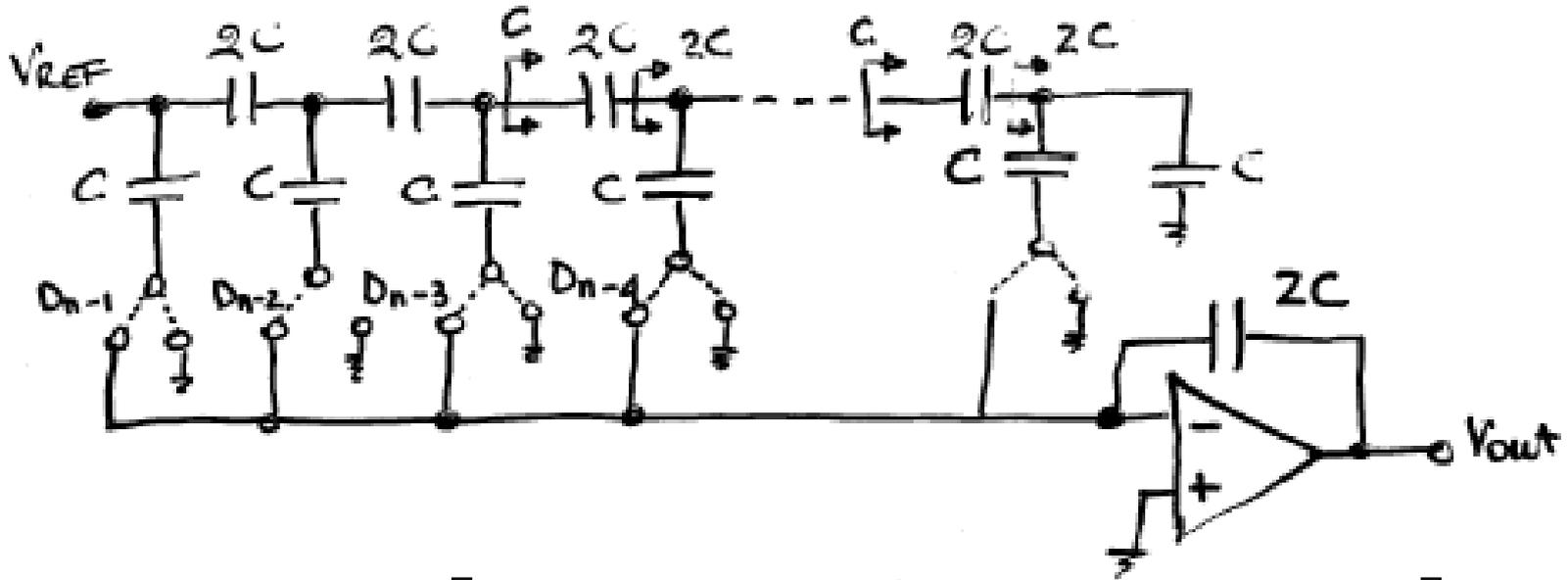
- ☹️ elevato numero di resistori richiesti → architettura idonea solo per un basso numero di bit.
- ☹️ per limitare la potenza dissipata, uso di resistenze di valore abbastanza elevato → difficoltà di integrazione
- 😊 può facilmente essere reso bipolare ponendo il partitore di tensione riferito ad una alimentazione negativa invece che a massa.
- 😊 struttura a partitore di tensione garantisce l'intrinseca monotonicità della caratteristica di questo DAC.
- 😊 non linearità derivanti da: correnti di bias dell'operazionale, correnti di perdita degli interruttori, mismatch delle resistenze del partitore.

DAC A CAPACITĂȚI PESATE



$$V_{out} = -V_{REF} \left[\frac{C}{2C} D_{n-1} + \frac{\frac{C}{2}}{2C} D_{n-2} + \dots + \frac{\frac{C}{2^{n-1}}}{2C} D_0 \right] = -V_{REF} \left[\frac{D_{n-1}}{2} + \frac{D_{n-2}}{4} + \dots \right] =$$
$$= -\frac{V_{REF}}{2^n} \left[2^{n-1} D_{n-1} + 2^{n-2} D_{n-2} + \dots + 2^0 D_0 \right] = -V_{REF} \frac{N}{2^n}$$

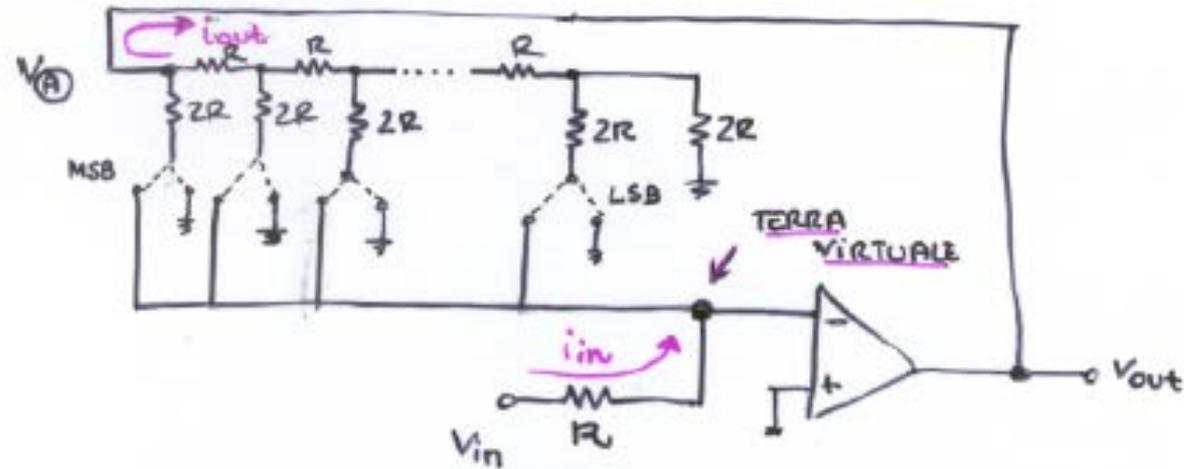
CONVERTITTORE A SCALA C-2C



$$\begin{aligned}
 V_{out} &= -\frac{V_{REF}}{2C} \left[CD_{n-1} + \frac{C}{2} D_{n-2} + \dots + \frac{C}{2^{n-2}} D_1 + \frac{C}{2^{n-1}} D_0 \right] = \\
 &= -\frac{V_{REF}}{2^n} \left[2^{n-1} D_{n-1} + 2^{n-2} D_{n-2} + \dots + 2^1 D_1 + 2^0 D_0 \right] = \\
 &= -N \frac{V_{REF}}{2^n}
 \end{aligned}$$

L'impiego delle capacità, al posto delle resistenze, rende questa topologia di DAC compatibile con l'integrazione in tecnologia VLSI MOS.

AMPLIFICATORE A GUADAGNO VARIABILE



La parola digitale \$(D_{n-1}, D_{n-2}, \dots, D_1, D_0)\$ seleziona le connessioni delle resistenze dei rami di rami a massa o alla Terra virtuale.

$$i_{in} = \frac{V_{in}}{R} \quad (\text{grazie al modo di terra virtuale})$$

$$i_{out} = -\frac{V_{\text{virtuale}}}{R} \left(\frac{D_{n-1}}{2} + \frac{D_{n-2}}{2^2} + \dots + \frac{D_1}{2^{n-1}} + \frac{D_0}{2^n} \right) =$$

$$= -\frac{V_{\text{virtuale}}}{2^n R} \left(2^{n-1} D_{n-1} + 2^{n-2} D_{n-2} + \dots + 2^1 D_1 + 2^0 D_0 \right) = -\frac{V_{\text{virtuale}}}{2^n R} N$$

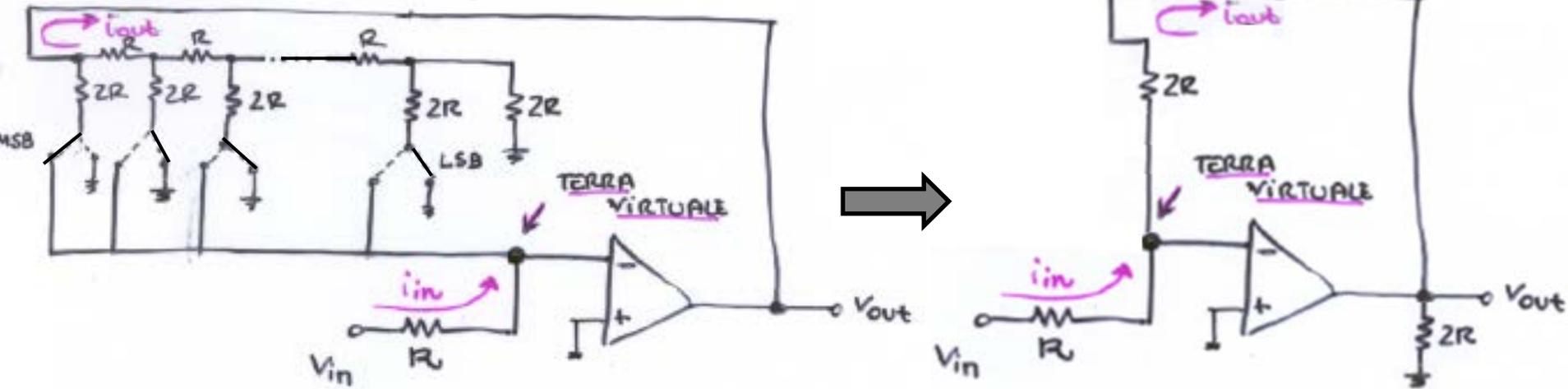
$$\text{MA } \left\{ \begin{array}{l} i_{out} = i_{in} \Rightarrow \frac{V_{in}}{R} = -\frac{V_{\text{virtuale}}}{2^n R} N \\ V_{\text{virtuale}} = V_{out} \end{array} \right.$$

$$\boxed{V_{out} = -\frac{2^n}{N} V_{in}}$$

GUADAGNO DELL'AMPLIFICATORE
VARIABILE DIGITALMENTE

↳ il circuito amplifica un segnale in ingresso da un minimo di 1 a un massimo di \$2^n\$ volte a seconda della parola digitale impiegata per pilotare i diversi deviatori.

AMPLIFICATORE A GUADAGNO VARIABILE



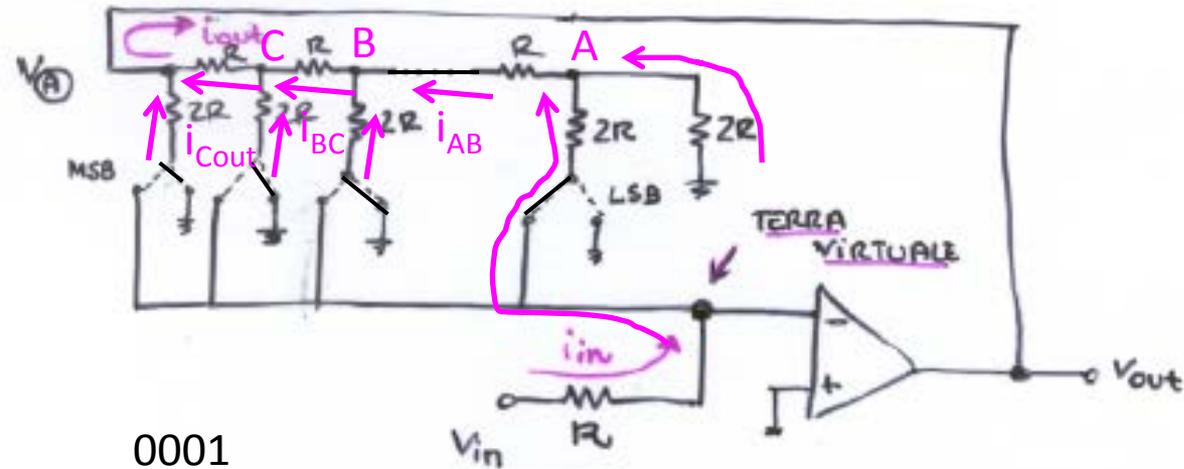
1000

$$i_{in} = v_{in} / R$$

$$i_{out} = i_{in}$$

$$V_{out} = -i_{out} 2R = -2v_{in} = -2^4 / 2^3 v_{in}$$

AMPLIFICATORE A GUADAGNO VARIABILE



0001

$$i_{in} = v_{in} / R$$

$$A. \quad v_A = -i_{in} * 2R = -2v_{in}$$

$$i_{AB} = i_{in} - v_A / 2R = 2i_{in} = 2v_{in} / R$$

$$B. \quad v_B = v_A - i_{AB} R = -2v_{in} - 2v_{in} = -4v_{in}$$

$$i_{BC} = i_{AB} - v_B / 2R = 2i_{in} + 4v_{in} / 2R = 2v_{in} / R + 2v_{in} / R = 4v_{in} / R$$

$$C. \quad v_C = v_B - i_{BC} R = -4v_{in} - 4v_{in} = -8v_{in}$$

$$i_{Cout} = i_{BC} - v_C / 2R = 4v_{in} / R + 8v_{in} / 2R = 8v_{in} / R$$

$$OUT. \quad v_{out} = v_C - i_{Cout} R = -8v_{in} - 8v_{in} = -16v_{in} = -2^4 / 1 v_{in}$$