

→ SCELTA DELLA ARCHITETTURA DI UNA ROM

- scelta della dimensione della matrice di decodifica dell'ata da:
 - numero di bit delle parole di ingresso/uscita
 - prestazioni dinamiche della ROM
 - area occupata

→ se il numero di bit degli indirizzi di ingresso non è molto diverso da quello delle parole in uscita ⇒ **MATRICE DI CODIFICA**

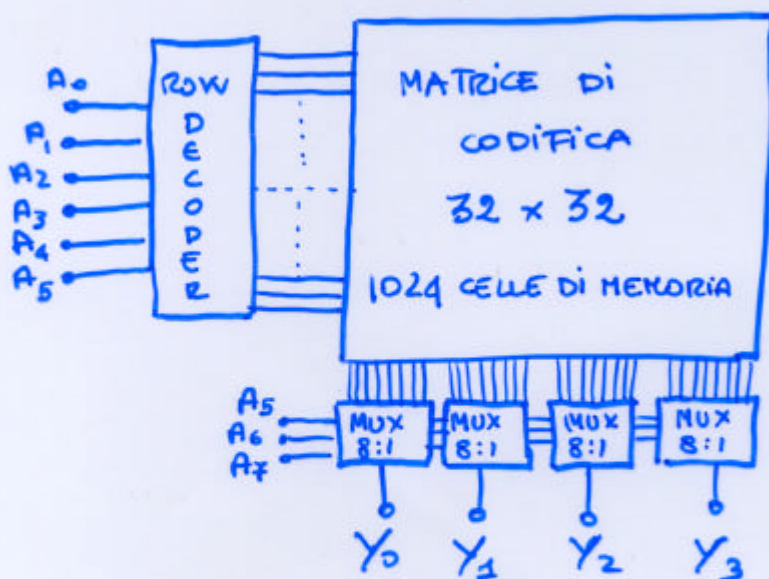
FORTEMENTE ASSIMMETRICA

- indirizzi: 8 bit ⇒ $2^8 = 256$ combinazioni
- uscite: 4 bit



256 righe x 4 colonne ⇒ **ENORME SPRECO DI AREA**
(1024 bit)

È possibile realizzare la stessa capacità di memoria in una matrice meno rettangolare utilizzando un **INDIRIZZAMENTO BIDIMENSIONALE**



- 5 bit per indirizzo di riga
↳ $2^5 = 32$ righe

- 3 bit per ognuno dei 4
MUX 8:1

↳ seleziono gli 8 ingressi
e fornisco le 4 uscite

↳ **MIGLIORE SFRUTTAMENTO DELL'AREA OCCUPATA** con una matrice quadrata

(questa struttura consente di ridurre i tempi di lettura)