



↓
 Il comando di OUTPUT ENABLE toglie l'uscita dalla condizione di HIGH-Z (USCITA TRI-STATE) ⇒ il bus dati della RAM esce dallo stato di HIGH-Z solo nel ciclo di lettura e può essere condiviso, quindi, con altre memorie o periferiche.

→ Il ciclo di lettura è più lungo del Tempo di accesso alla cella per consentire alla circuiteria interna di prepararsi al ciclo successivo:

$$f_{MAX} = \frac{1}{\text{ciclo di lettura}} < f_{TEO} = \frac{1}{t_{ACCESSO}}$$

→ Il ciclo di scrittura è analogo, ma deve essere attivato il comando di WRITE che abilita la procedura di immagazzinamento del dato.

→ Per ogni bit immagazzinato in una SRAM è necessario un flip-flop ⇒ cella a 6 transistori ⇒ elevata occupazione su Silicio.