

Circuiti di LETTURA PER MEMORIE RAM DINAMICHE

la lettura dell'informazione immagazzinata in una RAM dinamica è molto delicata:

- Ⓐ variazioni di tensione da leggere molto piccole ($\sim 100 \text{ mV}$)
- Ⓑ accoppiamento del clock di pilotaggio della porta di trasmissione crea disturbi confrontabili
- Ⓒ informazione contenuta in C_M parzialmente distrutta dalla lettura.

➔ **PRECARICA DELLA BIT-LINE**: per avere ΔV_R uguali da leggere sia nel caso in cui nella cella sia immagazzinato '1' sia '0' cioè $V_{CM} = V_{OH} = V_{DD} - V_T$ o $V_{CM} = V_{OL} = 0V$

↓ Tensione di riferimento $V_R = \frac{V_{OH} + V_{OL}}{2}$

