

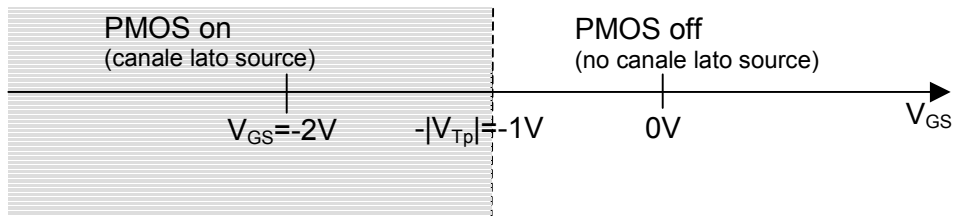
## SOLUZIONE

a) La tensione del gate e' fissata dal partitore di resistenze al valore

$$V_G = -5V + \frac{8k}{8k + 2k} * 10V = +3V$$

quindi

$$V_{GS} = +3V - 5V = -2V$$

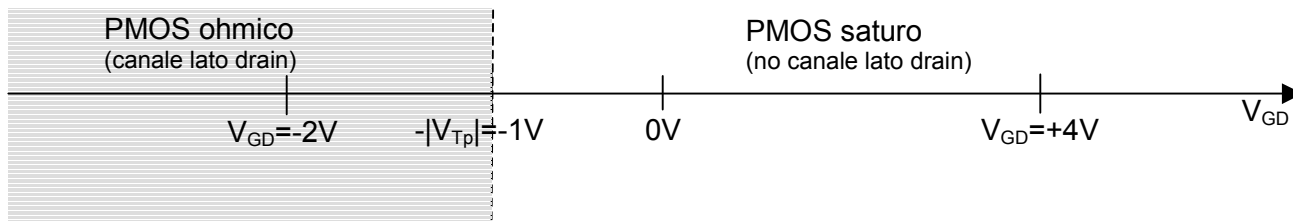


Calcolo  $I_D$  ipotizzando il PMOS in zona di saturazione:

$$I_D = k_p (V_{GS} - V_{Tp})^2 = 1mA / V^2 \cdot [2V - (-1V)]^2 = 1mA$$

$$R_D = 10k\Omega \Rightarrow V_D = -5V + I_D R_D = +5V \Rightarrow V_{GD} = -2V$$

$$R_D = 4k\Omega \Rightarrow V_D = -5V + I_D R_D = -1V \Rightarrow V_{GD} = +4V$$



$R_D = 10k\Omega \Rightarrow$  PMOSFET ohmico

$R_D = 4k\Omega \Rightarrow$  PMOSFET saturo con  $I_D = 1mA$

$$\text{Se } R_D = 10k\Omega \Rightarrow \begin{cases} I_D = k_p [2(V_{GS} - V_{Tp})V_{DS} - V_{DS}^2] \\ V_{DS} = -10V + I_D R_D \end{cases} \Rightarrow V_{DS} = \begin{cases} \frac{-21 - \sqrt{41}}{20} & \text{non accettabile} \\ \frac{-21 + \sqrt{41}}{20} = -0.73V & \text{OK pMOS ohmico} \end{cases}$$

Quindi  $I_D = 927\mu A$ .