

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2014/15

Appello Zero– 30 giugno 2015

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)

Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.

Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito mostrato in Fig. 1. Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazione.

a. **Determinare l'espressione del trasferimento ideale $V_{out,1}/V_{in}$, specificando i valori del guadagno in continua e delle singularita'.**

b. **Determinare i valori della tensione $V_{out,1}$ in grado di provocare una commutazione dell'uscita $V_{out,2}$ mostrando in dettaglio i calcoli effettuati per determinare tali valori. Determinare, inoltre, il massimo valore r.m.s. del rumore sovrapposto al segnale di ingresso V_{in} che non causi commutazioni spurie. Si assumano gli amplificatori operazionali ideali e C un circuito aperto.**

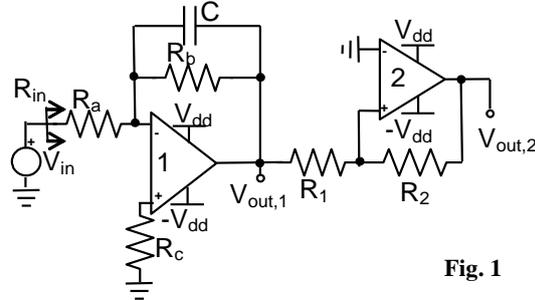


Fig. 1

$V_{dd} = 6 V$
 $R_a = 2 k\Omega$
 $R_b = 8 k\Omega$
 $R_c = 1.6 k\Omega$
 $C = 4 pF$
 $R_1 = 2 k\Omega$
 $R_2 = 16 k\Omega$

c. Calcolare l'espressione ed il valore della resistenza R_{in} se l'amplificatore operazionale 1 e' caratterizzato da un guadagno ad anello aperto $A_0 = 100 dB$ e da una resistenza di ingresso differenziale $R_{id} = 40 M\Omega$.

d. Determinare il margine di fase del circuito contenente l'amplificatore operazionale 1, se l'amplificatore operazionale 1 e' caratterizzato da un prodotto guadagno larghezza di banda $GBWP = 90 MHz$.

Esercizio 2

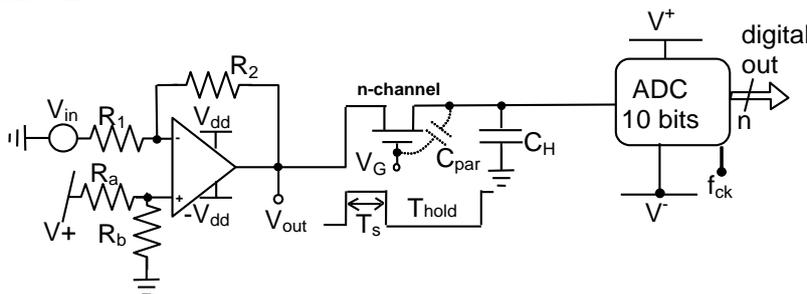


Fig.2

$V^+ = -V^- = 1.5 V$
 $V_{dd} = 5 V$
 $\frac{1}{2}\mu_n C_{ox} = 0.15 mA/V^2$
 $V_{Tn} = 0.7 V$
 $C_H = 22 nF$
 $R_1 = 1 k\Omega$
 $R_2 = 10 k\Omega$
 $R_a = 124 k\Omega$
 $R_b = 2 k\Omega$

Si consideri la catena di acquisizione mostrata nella Fig. 2. Si assuma che l'amplificatore operazionale saturi alle tensioni di alimentazione.

a) **Assumendo che il transistore del circuito di Sample & Hold sia caratterizzato da una capacita' parassita (C_{par} mostrata in Fig. 2) pari a $900 fF$ e di lavorare con segnali che coprono l'intera dinamica dell'ADC, se la tensione V_G in fase di sample e' pari a $5 V$, determinare la piu' piccola tensione di comando in fase di Hold che garantisca un errore per iniezione di carica non superiore a $0.2 LSB$.**

b) Determinare il minimo W/L che deve possedere il transistore MOS del circuito di Sample & Hold per garantire un tempo di Sample (T_{sample}) non superiore a $1 \mu s$ nel caso di segnali che coprono l'intera dinamica dell'ADC se l'errore massimo concesso e' di $0.2 LSB$. Si assuma V_G pari a $5 V$ in fase di Sample.

c) Nelle ipotesi che l'ADC sia basato su una logica ad approssimazioni successive (SAR), determinare la minima frequenza di clock richiesta per il suo corretto funzionamento, assumendo un tempo di Hold pari a $20 \mu s$.

Esercizio 3

Si consideri il circuito amplificatore mostrato in Fig. 3, in cui v_{in} e' un generatore di piccolo segnale. Si assuma per i diodi $D1$ e $D2$ una tensione di accensione pari a $0.7V$.

a. **Calcolare la polarizzazione del circuito (correnti in tutti i rami e tensioni a tutti i nodi), indicando esplicitamente l'intervallo di valori ammesso per la tensione V_{out} .**

b. **Nelle ipotesi che il transistore M1 sia caratterizzato da una resistenza di uscita $r_0 = 70 k\Omega$, determinare il trasferimento di piccolo segnale v_{out}/v_{in} a bassa frequenza (C_s circuito aperto, C circuito chiuso).**

c. Tracciare, quotandone tutti i punti significativi, l'andamento del diagramma di Bode del modulo della funzione di trasferimento $V_{out}(s)/V_{in}(s)$, nelle ipotesi che il transistore M1 sia caratterizzato da una resistenza di uscita $r_0 = 70 k\Omega$.

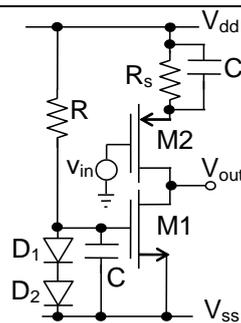


Fig. 3

$R = 47 k\Omega$
 $R_s = 2 k\Omega$
 $C_s = 22 nF$
 $C = 2.2 \mu F$
 $V_{dd} = 3.02 V$
 $V_{ss} = -4 V$
 $k_n = \frac{1}{2}\mu_n C_{ox}(W/L)_n = 1 mA/V^2$
 $|k_p| = \frac{1}{2}\mu_p C_{ox}(W/L)_p = 1 mA/V^2$
 $V_{Tn} = |V_{Tp}| = 0.5 V$