

**Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2010/11**  
**2<sup>a</sup> prova in itinere – 28 giugno 2011**  
**Traccia di soluzione**

**Esercizio 1**

**a) guadagno ideale ( $V_{out,2}/V_{out,1}$ ) a bassa frequenza**

Si tratta di un amplificatore in configurazione invertente. A bassa frequenza la capacità  $C_2$  e' un circuito aperto. La retroazione tende a tenere fissa la tensione al morsetto meno dell'amplificatore operazionale 2 che risulta un nodo di terra virtuale. Il guadagno ideale risulta pari a:

$$\frac{V_{out,2}}{V_{out,1}} \Big|_{id,LF} = -\frac{R_2}{R_1} = -2$$

**b,c) frequenza del segnale  $V_{out,1}$  e diagrammi temporali di  $V_{out,1}$ ,  $V_{out,2}$  e  $V_1^-$**

Siamo in presenza di un circuito retroazionato positivamente, il multivibratore astabile. La tensione di uscita oscillerà tra i livelli di tensione  $V_{dd,1}$  e  $-V_{dd,1}$ . Calcoliamo i possibili valori della tensione al morsetto + dell'amplificatore operazionale 1.

$$V_1^+ = \frac{R_a}{R_a + R_b} V_{out,1} = \pm 1V$$

Quando la tensione di uscita si trova al valore  $V_{dd,1}$ , attraverso la resistenza  $R$ , la capacità  $C$  si carica (con costante di tempo  $\tau=RC=300\mu s$ ), tentando di raggiungere il valore asintotico pari a  $V_{dd,1}$ . Tuttavia, quando la tensione al morsetto meno dell'amplificatore operazionale 1 raggiunge la tensione a cui si trova il morsetto piu' ( $+1V$ ), l'uscita commuta al valore  $-V_{dd,1}$  e la capacità tenderà a scaricarsi attraverso la resistenza  $R$  (sempre con costante di tempo  $\tau=RC=300\mu s$ ), senza raggiungere il valore asintotico di  $-V_{dd,1}$ , poiché' quando la tensione al morsetto meno dell'amplificatore operazionale 1 raggiunge la tensione a cui si trova il morsetto piu' ( $-1V$ ), l'uscita commuta al valore  $V_{dd,1}$  ed ha inizio un nuovo periodo.

L'espressione della tensione al morsetto – nella prima metà' del periodo ( $T_1$ ) – e' pari a:

$$V_1^-(t) = -[5V - (-1V)] \exp\left(-\frac{t}{\tau}\right) + 5V$$

dove  $\tau = RC = 300\mu s$ .

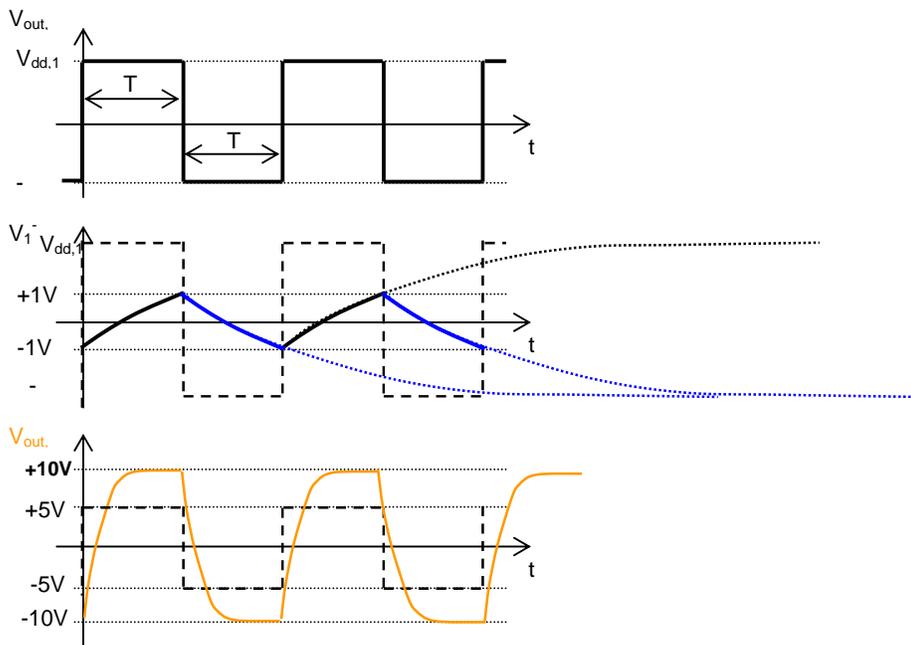
Analogamente nel secondo semiperiodo ( $T_2$ ) e'

$$V_1^-(t) = [1V - (-5V)] \exp\left(-\frac{t}{\tau}\right) - 5V$$

da cui possiamo ricavare la durata delle frazioni  $T_1$  e  $T_2$ , imponendo che  $V_1^-(T_1) = 1V$  e  $V_1^-(T_2) = -1V$ ,

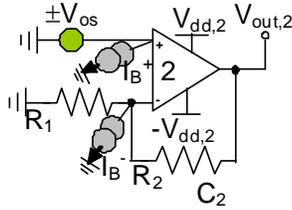
$T_1 = T_2 = \tau \ln\left(\frac{3}{2}\right) = 121.6\mu s$ , da cui risulta una frequenza dell'onda quadra di uscita pari a  $f = \frac{1}{T_1 + T_2} = 4.1kHz$ .

I diagrammi temporali sono i seguenti, poiché' il blocco 2 e' un filtro passa-basso invertente con  $\tau = R_2 C_2 = 600ns$ :



#### d) effetto offset e correnti di bias

Stiamo considerando non idealita' in continua. Il circuito su cui ragionare e' il seguente:



Grazie alla linearita' del circuito (vera, se trascuriamo la saturazione dell'uscita dell'amplificatore operazionale), applichiamo il principio di sovrapposizione degli effetti:

$$V_{out,2} = \pm V_{os} \left( 1 + \frac{R_2}{R_1} \right) + I_B^- R_2$$

da cui

$$V_{out,2,max} = +15mV + 60\mu V = 15.06mV$$

#### e) minimo valore Slew-Rate

Secondo quanto calcolato al punto c), la massima pendenza del segnale in uscita dal secondo amplificatore operazionale e' la pendenza dell'esponenziale per  $t=0^+$ :

$$\left. \frac{dV_{out,2}}{dt} \right|_{max} = \frac{\Delta V}{\tau_2} = 33.3 \frac{V}{\mu s}$$

Pertanto si dovra' garantire che lo Slew-Rate sia maggiore o, al piu', uguale a tale pendenza:

$$SR \geq \left. \frac{dV_{out,2}}{dt} \right|_{max} = 33.3 \frac{V}{\mu s}$$

#### f) massimo valore C2

Per garantire che il circuito possa andare a regime entro ogni semiperiodo si deve soddisfare la seguente relazione:

$$5\tau \leq \frac{T}{2}$$

da cui si ricava che t deve soddisfare la relazione:

$$\tau \leq \frac{T}{10} = 24.3\mu s$$

il che richiede che

$$C_{2,max} = \frac{\tau}{R_2} = 4.05nF$$

### Esercizio 2

#### a) diagramma di Bode $v_{out}/v_{in}$

Si tratta di un amplificatore in configurazione non invertente. A bassa frequenza le capacita' sono un circuito aperto. La retroazione riporta la tensione di ingresso, presente al morsetto piu', al morsetto meno dell'amplificatore operazionale. Il guadagno ideale a bassa frequenza risulta, pertanto, unitario, poiche' in  $R_3$  non puo' scorrere corrente.

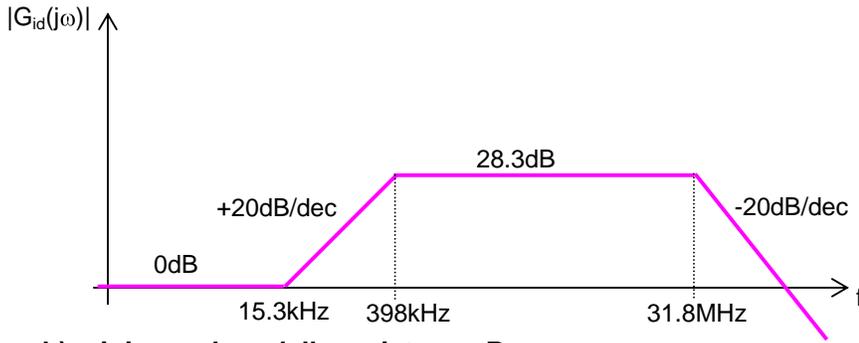
Calcoliamo le singularita' introdotte dalle 2 capacita' che sono indipendenti:

$$C_1 : \begin{cases} \text{polo} : \tau_{p1} = C_1 R_1 = 5ns \\ \text{no zeri al finito} \end{cases}$$
$$C_2 : \begin{cases} \text{polo} : \tau_{p2} = C_2 R_2 = 400ns \\ \text{zero quando } Z_{eq}(s) = R_2 + R_3 + \frac{1}{sC_2} = 0 \Rightarrow \tau_{z2} = c_2(R_2 + R_3) = 10.4\mu s \end{cases}$$

Il guadagno a media frequenza ( $C_1$  aperta e  $C_2$  chiusa) e':

$$G|_{id,MF} = 1 + \frac{R_3}{R_2} = 26$$

Il diagramma di Bode del modulo e' rappresentato nel seguente grafico:



**b) minimo valore della resistenza  $R_{ds,off}$**

L'LSB dell'ADC risulta

$$1LSB = \frac{V_{ref} - (-V_{ref})}{2^n} = 3.22mV$$

Per effetto della  $R_{ds,off}$  del transistore la capacita' tendera' a scaricarsi durante la fase di *Hold*. Il tempo di *Hold* minimo e' quello imposto dal tempo di conversione massimo dell'ADC. Poiche' per un doppia rampa il tempo di conversione massimo e' pari a

$$T_{conv,max} = 2 \frac{2^n}{f_{ck}} = 819.2\mu s$$

Approssimando la scarica esponenziale con un andamento lineare, poiche' supponiamo che la  $\tau = R_{ds,off} C_H$  di scarica sia molto maggiore del tempo di *Hold* minimo, con pendenza pari a  $\frac{\Delta V}{\tau}$ .

Pertanto possiamo scrivere

$$\frac{\Delta V}{\tau} T_{hold,min} = \frac{1}{2} LSB$$

da cui ricaviamo che la resistenza  $R_{ds,off}$  deve valere almeno 336M $\Omega$ .

**c) minimo valore del guadagno ad anello aperto  $A_0$**

L'errore statico di guadagno deve essere al massimo pari a  $2 \times 10^{-5}$ . L'errore statico di guadagno e' definito come

$$\varepsilon = \frac{1}{|G_{loop}(0)|}$$

$$G_{loop}(0) = -A_0$$

$$\rightarrow A_0 = \frac{1}{2 \cdot 10^{-5}} = 5 \cdot 10^4 = 94dB$$

**d) valori della tensione di comando  $V_G$  del gate del transistore**

Con un segnale in continua in ingresso pari a 300 mV, la tensione di uscita dal primo stadio e' uguale a quella in ingresso.

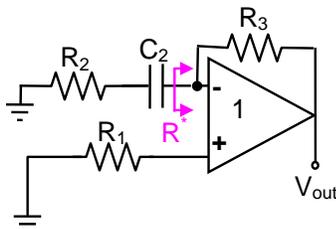
La richiesta che il transistore sia acceso in fase di *sample* e spento in fase di *hold* si traduce nelle seguenti condizioni sulle tensioni di comando di *gate*.

Fase di *sample*:  $V_{GS} > V_{Tn} \Rightarrow V_G > V_{Tn} + V_{out} = 1V$

Fase di *hold*:

**e) costante di tempo del polo ad anello chiuso introdotto dalla capacita'  $C_2$  nel guadagno reale**

Per calcolare agevolmente il polo ad anello chiuso introdotto dalla capacita'  $C_2$  nel guadagno reale, e' sufficiente calcolare il valore della resistenza  $R^*$ , indicata in figura.



La costante di tempo del polo sara', allora:

$$\tau_{C_2} = C_2 (R_2 + R^*)$$

Idealmente la resistenza  $R^*$  sarebbe nulla, pertanto l'effetto della retroazione e' quello di abbassare la resistenza vista da quel nodo:

$$R^* = \frac{R^*}{1 - G_{loop}^*(0)}$$

$$\begin{cases} R_0^* = R_3 \\ G_{loop}^*(0) = -A_0 \end{cases} \Rightarrow R^* = 5\Omega$$

$$\tau_{C_2} = 401ns$$

**f) margine di fase del primo circuito amplificatore e commentare la stabilita' del circuito**

Per calcolare il margine di fase occorre calcolare il guadagno d'anello:

$$G_{loop}(s) = G_{loop}(0) \frac{1 + s\tau_z}{1 + s\tau_p} \frac{1}{1 + s\tau_0}$$

$$G_{loop}(0) = -A_0 = -3162$$

$$\tau_p = C_2(R_2 + R_3) = 10.4\mu s \rightarrow f_p = 15.3kHz$$

$$\tau_z = C_2R_2 = 400ns \rightarrow f_z = 398kHz$$

Tracciando il diagramma di Bode del modulo del guadagno d'anello ci rendiamo conto che taglia l'asse  $0dB$  con pendenza  $-40 dB/dec$ . Il criterio di Bode per la stabilita', pertanto, non ci dice nulla e, quindi, occorre calcolare analiticamente il margine di fase. Calcoliamo la frequenza alla quale il modulo del guadagno d'anello taglia l'asse  $0dB$ :

$$26dB = 40 \log \frac{f_{0dB}}{f_p}$$

$$f_{0dB} = 68kHz$$

Il margine di fase risulta, quindi:

$$\phi_M = -180^\circ - \underbrace{\text{artg} \frac{f_{0dB}}{f_0}}_{90^\circ} - \underbrace{\text{artg} \frac{f_{0dB}}{f_p}}_{77^\circ} + \underbrace{\text{artg} \frac{f_{0dB}}{f_z}}_{9^\circ} - (-360^\circ) = 23^\circ$$

Pur mostrando un margine di fase positivo e, quindi, essendo nominalmente stabile, nella pratica questo circuito non puo' essere considerato stabile poiche' il margine di fase non e' di almeno  $45^\circ$ .