Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2010/11
Terzo appello – 27 gennaio 2012
Traccia di soluzione

Esercizio 1

a) valore della resistenza R_s per garantire una corrente *I=1mA*

Poiche' il MOS e' percorso da una corrente di 1mA, il drain si trova a

$$V_D = I \cdot R_D = +0.5V$$

Il gate si trova a +2V, poiche' non scorre corrente in R_G; si verifica, quindi, che essendo V_{GD}=+1.5V, il pMOS opera effettivamente in saturazione.

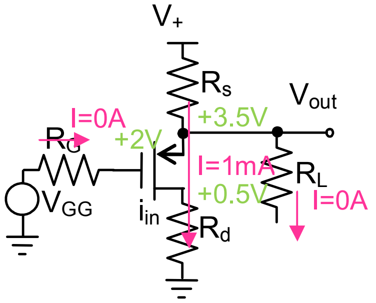
C_L e' un circuito aperto e i_{in} e' spento, pertanto abbiamo

$$V_{GS} = -\sqrt{\frac{I}{|k_p|}} + V_{Tp} = -1.5V$$

da cui si ricava $V_S=V_{GG}-V_{GS}$=+3.5V e, pertanto:

$$R_S = \frac{V^+ - V_S}{I} = 2.5k\Omega$$

La completa polarizzazione del circuito e' indicata in figura.



Nella soluzione del tema d'esame non sarebbe accettabile indicare i soli valori di polarizzazione sul circuito senza specificare i calcoli eseguiti per giungere a tali valori.

La transconduttanza vale

$$g_{m_p} = 2k_p\left(V_{GS_p} - V_{Tp}\right) = 2mA/V$$

b) espressione e valore del trasferimento V_{out}/I_{in} a bassa frequenza

A bassa frequenza C_L e' un circuito aperto.

$$v_{out} = \frac{R_s}{\frac{1}{g_{m_p}} + R_s}\left(-R_G i_{in}\right)$$

Pertanto il trasferimento V_{out}/I_{in} a bassa frequenza risultera' pari a

$$\frac{v_{out}}{i_{in}} = -\frac{R_G R_s}{\frac{1}{g_{m_p}} + R_s} = -8.3k\Omega$$

c) diagramma di Bode del modulo del trasferimento V_{out}/I_{in}

La capacita' C_L introduce un polo nel circuito con costante di tempo pari a

$$\tau_p = C_L\left(R_L + R_S // \frac{1}{g_{m_p}}\right) = 10.42\mu s \rightarrow f_p = 15.3kHz$$

La capacita' C_L introduce anche uno zero nel circuito, poiche' alla pulsazione complessa s che soddisfa la seguente relazione

$$Z_{eq}(s) = R_L + \frac{1}{sC_L}$$

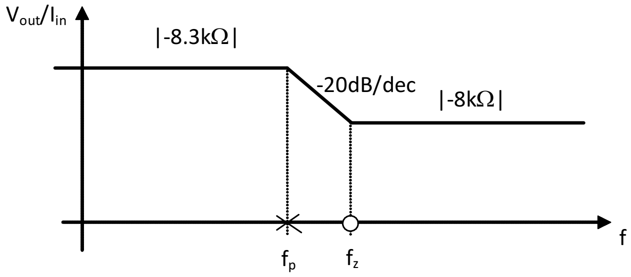
l'uscita si trova direttamente cortocircuitata a massa:

$$\tau_z = C_L R_L = 10\mu s \rightarrow f_p = 15.9kHz$$

Il trasferimento ad alta frequenza, quando la capacita' C_L si comporta come un cortocircuito, e' dato da

$$\frac{v_{out}}{i_{in}} = -\frac{R_G\left(R_s // R_L\right)}{\frac{1}{g_{m_p}} + \left(R_s // R_L\right)} = -8k\Omega$$

Il diagramma di Bode del modulo del trasferimento sara' quello mostrato in figura:



d) massima ampiezza di i_{in}, sinusoidale, per essere definito "piccolo segnale"

La condizione di piccolo segnale richiede che

$$v_{gs} << 2\left|V_{GS_p} - V_{Tp}\right|$$

A 1kHz la capacita' e' assimilabile ad un circuito aperto, pertanto

$$v_{gs} = -i_{in} R_G \frac{\frac{1}{g_{m_p}}}{\frac{1}{g_{m_p}} + R_s}$$

Pertanto la condizione limite sull'ampiezza della corrente di ingresso diviene

$$i_{in} << 1.2mA$$

Tuttavia con tale corrente, prendendo il valore limite, si avrebbe una tensione di gate tale da spegnere il MOSFET o da farlo uscire dalla zona di saturazione. Per garantire l'accensione del MSOFET, occorre che la tensione complessiva al gate (somma di segnale e polarizzazione) non superi i +5.5V. Questo fa si' che il vincolo sull'ampiezza della corrente in ingresso, considerando la semionda negativa del segnale, sia di 350 μA. La richiesta che il transistore non esca dalla zona di saturazione impone che

$$V_{gd} \geq V_{Tp}$$

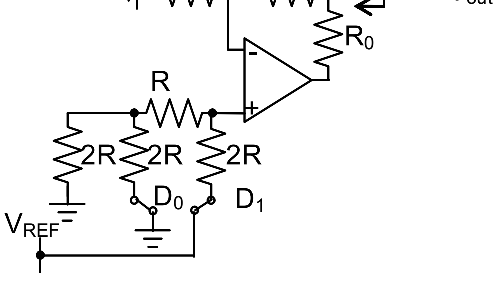
Poiche', tenendo conto di polarizzazione e segnale ed usando l'approssimazione di piccolo segnale, si ha:

$$V_{gd} = V_{GG} - i_{in} R_G - \left[IR_d - \frac{g_m R_d}{1 + g_m R_s}\left(-i_{in} R_G\right)\right],$$

la limitazione sull'ampiezza della corrente in ingresso (considerando la semionda positiva) e' a 171 μA. Pertanto la massima ampiezza sara' al di sotto di 171 μA cosi' da soddisfare sia laccensione e la saturazione del transistore, che la condizione di piccolo segnale.

Esercizio 2

a) V_{out} quando $D=D_1D_0=10$, nelle ipotesi di amplificatore operazionale ideale.



Con un semplice partitore resistivo possiamo calcolare la tensione al morsetto non invertente che risulta

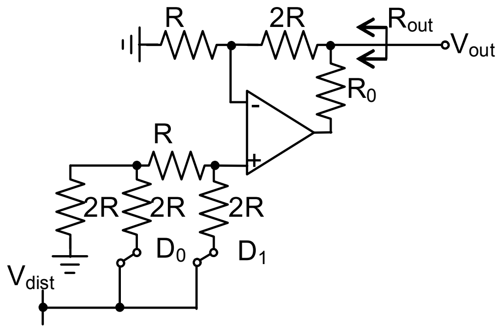
$$v^+ = \frac{2R}{2R + 2R} V_{REF} = \frac{1}{4} V$$

La tensione di uscita vale, quindi:

$$V_{out} = v^{+}\left(1+\frac{2R}{R}\right) = \frac{3}{4}V$$

b) massima ampiezza del disturbo in uscita, nelle ipotesi di amplificatore operazionale ideale.

La condizione piu' gravosa si ha quando la parola digitale in ingresso e' *D*=11.



Poiche' il circuito e' lineare, applichiamo il principio di sovrapposizione degli effetti:

$$v_{out,dist} = v_{dist}\left\{\left(\frac{3R//2R}{2R+3R//2R}\frac{2R}{3R}\right)+\left(\frac{2R}{2R+2R}\right)\right\}\left(1+\frac{2R}{R}\right) = \frac{3}{4}v_{dist} + \frac{3}{2}v_{dist} = 112.5mV_{pp}$$

c) espressione e valore della resistenza di uscita R_{out}

Il circuito e' retroazionato negativamente. La retroazione idealmente tende ad annullare la resistenza R_{out}. Infatti se, spenti i generatori forzanti (indipendentemente dalla parola digitale applicata in ingresso), applichiamo in uscita un generatore di prova di corrente – per non ostacolare l'effetto della retroazione –, la corrente iniettata si suddividerebbe, in assenza di retroazione tra la resistenza R_0 ed il ramo di retroazione, causando un innalzamento della tensione del nodo di uscita. La frazione di corrente iniettata nel ramo di retroazione provocherebbe un innalzamento della tensione del morsetto meno dell'amplificatore operazionale, che a sua volta provocherebbe un abbassamento della tensione del nodo di uscita dell'amplificatore operazionale, tendendo, quindi, a stabilizzare la tensione del nodo di uscita e, quindi, ad abbassare l'impedenza vista al nodo, rispetto a quella vista in assenza di retroazione.

$$R_{out} = \frac{R_{out}^{0}}{1-G_{loop}^{*}(0)}$$

$$R_{out}^{0} = R_0 //(R+2R) \cong R_0$$

$$G_{loop}^{*}(0) = -\frac{R}{R+2R+R_0}A_0 = -3279$$

$$R_{out} = 30m\Omega$$

d) tempo necessario perche' la tensione di uscita raggiunga il valore a regime, a meno dell'1%

Nella transizione della parola digitale in ingresso da *D=00* a *D=11*, la tensione di uscita transisce da 0 a $\frac{9}{4}V_{REF} = \frac{9}{8}V$.

Assumiamo un comportamento a singolo polo. Dobbiamo calcolare la posizione del polo ad anello chiuso e poi determinare la relazione tra la costante di tempo di tale polo ed il tempo necessario perche' la tensione di uscita raggiunga il valore a regime, a meno dell'1%.

Imponendo

$$0.99 = 1 - \exp(-t/\tau)$$

$$t = 4.6\tau$$

Per il calcolo del polo ad anello chiuso procediamo graficamente:

$$G_{loop}(s) = -\frac{R}{3R+R_0}\frac{A_0}{1+s\tau_0}$$

da cui

$$G_{and}(s) = -G_{id}G_{loop}(s) = \left(1+\frac{2R}{R}\right)\frac{R}{3R+R_0}\frac{A_0}{1+s\tau_0} \cong \frac{A_0}{1+s\tau_0}$$

Pur non conoscendo il valore di A_0 e τ_0 separatamente, possiamo ricavare che il modulo del guadagno d'andata incrocia il modulo del guadagno ideale alla frequenza

$$\left|G_{and}(j\omega)\right| = \left|G_{id}(j\omega)\right| = 3 \Leftrightarrow f = \frac{1}{3}\frac{A_o}{f_o} = 33MHz$$

Tale frequenza corrisponde alla frequenza del polo ad anello chiuso del circuito e la costante di tempo risulta pari a

$\tau = 4.8ns$

da cui ricaviamo che il tempo necessario perche' la tensione di uscita raggiunga il valore a regime, a meno dell'1% e' pari a *22.1 ns*.

e) margine di fase

Per calcolare il margine di fase occorre calcolare il guadagno d'anello:

$$G_{loop}(s) = G_{loop}(0)\frac{1}{1+s\tau_p}\frac{1}{1+s\tau_0}$$

$$G_{loop}(0) = -\frac{R}{3R+R_0}A_0 = -3279$$

$$\tau_p = C_x\left(R//(2R++R_0)\right) = 1.3ns \to f_p = 122.5MHz$$

Tracciando il diagramma di Bode del modulo del guadagno d'anello ci rendiamo conto che esso taglia l'asse *0dB* a 32.8MHz con pendenza -20 dB/dec. Il criterio di Bode per la stabilita', pertanto, ci garantisce la stabilita'. Per determinare il margine di fase procediamo analiticamente:

$$\phi_M = -180° - \underbrace{artg\frac{f_{0dB}}{f_0}}_{90°} - \underbrace{artg\frac{f_{0dB}}{f_p}}_{15°} - (-360°) = 75°$$

Esercizio 3

a) V_{out} in assenza del diodo

In assenza del diodo si tratta di un semplice circuito *CR*. La costante di tempo del circuito è pari a

$\tau = C \cdot R = 10ms << T$

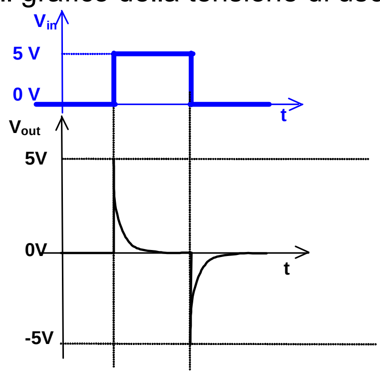
per cui la forma d'onda di uscita va a regime entro la durata del rettangolo. Per determinare l'andamento completo della tensione di uscita calcoliamo il valore dell'uscita a regime e sul fronte. Il valore di tensione cui va a regime la tensione di uscita si ottiene considerando la capacita' un circuito aperto, pertanto si avra' una tensione nulla.

Sul fronte la capacita' non puo' variare istantaneamente la tensione ai suoi capi, percio' la tensione di uscita sul fronte risulta

$\Delta V_{out}\big|_{fronte} = \Delta V_{in,\,fronte} = 5V$

Ovviamente, per la linearita' del circuito, il comportamento sull'altro fronte sara' uguale e opposto.

Il grafico della tensione di uscita risulta, quindi, il seguente:



b) V_{out} in presenza del diodo

In presenza del diodo, sul fronte positivo non cambia nulla perche' il diodo rimane spento. Sul fronte negativo, invece, il diodo si accende e limita l'escursione della tensione negativa a -0.7V.