

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)

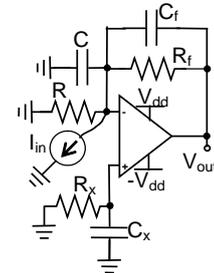
Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.

Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito mostrato nella Fig. 1, in cui I_{in} e' un generatore di corrente di segnale.

- Determinare il valore che deve assumere la resistenza R_x per compensare le correnti di bias dell'amplificatore operazionale, supposte entranti e di valore medio pari a $4 \mu A$ e offset pari a $20 nA$. Determinarne, quindi, l'effetto residuo sulla tensione di uscita.**
- Determinare l'espressione completa della funzione di trasferimento V_{out}/I_{in} nelle ipotesi di amplificatore operazionale ideale, calcolando esplicitamente tutti i valori numerici in essa contenuti. Si impieghi il valore di R_x trovato in a.**
- Se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno larghezza di banda pari a $GBWP = 50 MHz$, determinare il margine di fase del circuito. Commentare il risultato.



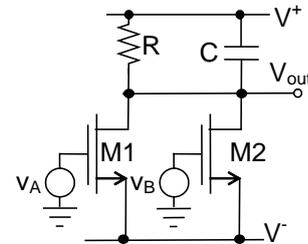
$$\begin{aligned} V_{dd} &= 2.5 V \\ C &= 2 pF \\ R &= 100 k\Omega \\ C_f &= 4 pF \\ R_f &= 4 M\Omega \\ C_x &= 4 pF \end{aligned}$$

Fig. 1

Esercizio 2

Si consideri il circuito a transistori mostrato nella Fig. 2a, in cui v_A e v_B sono due generatori di tensione di segnale.

- Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- Determinare il trasferimento di piccolo segnale v_{out}/v_A a bassa frequenza, assumendo $v_B = 0 V$ e che entrambi i transistori siano caratterizzati da una resistenza di uscita $r_o = 30 k\Omega$.**
- Determinare il valore analogico della tensione V_{out} quando le tensioni v_A e v_B sono fisse alla tensione V e quando sono fisse alla tensione V^+ . Si facciano le dovute approssimazioni e si giustifichi la risposta.
- Tracciare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione al nodo V_{out} rispetto a massa, assumendo che ai due ingressi, tra loro cortocircuitati, v_A e v_B sia applicato il segnale (non periodico) di Fig. 2b. Si assuma per entrambi i transistori una resistenza di uscita $r_o = \infty$ e si facciano le dovute approssimazioni.



$$\begin{aligned} V &= -1.7 V \\ V^+ &= 3.4 V \\ k_n &= \frac{1}{2} \mu_n C_{ox} (W/L)_n = 1 mA/V^2 \\ V_{Tn} &= 0.7 V \\ R &= 1.7 k\Omega \\ C &= 4.7 pF \end{aligned}$$

Fig. 2a

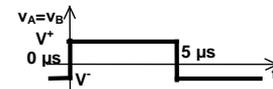


Fig. 2b

Esercizio 3

Si consideri la catena di acquisizione mostrata nella Fig. 3, in cui V_{in} e' un generatore di tensione di segnale. I segnali di ingresso sono sinusoidali di ampiezza massima $200 mV$ e minima $50 mV$ e frequenza compresa nell'intervallo $100 Hz - 20 kHz$.

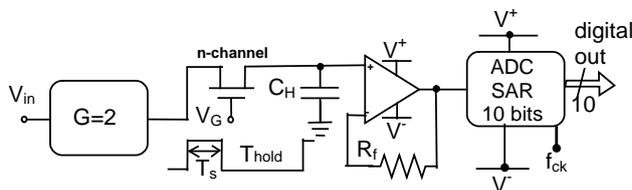


Fig. 3

$$\begin{aligned} V^+ &= -V^- = 3 V \\ k_n &= \frac{1}{2} \mu_n C_{ox} W/L = 4 mA/V^2 \\ V_{Tn} &= 1 V \\ C_H &= 1 nF \\ f_{ck} &= 44 MHz \\ R_f &= 100 k\Omega \end{aligned}$$

- Dimensionare il guadagno del blocco G per garantire una risoluzione pari ad almeno l'1% dell'ampiezza del segnale in ingresso. Determinare quindi il valore di 1 LSB riferito all'ingresso.**
- Determinare il minimo *slew-rate* che deve possedere l'amplificatore operazionale se la tensione di comando applicata al gate del transistore del circuito di Sample & Hold in fase di Sample e' pari a $10 V$. Si assuma $G = 10$ ed una durata del tempo di Sample che garantisca un errore massimo ammissibile di $LSB/4$.
- Assumendo che l'amplificatore operazionale sia caratterizzato da una resistenza di ingresso differenziale, $R_{diff} = 80 M\Omega$, calcolare l'errore commesso, assumendo il minimo tempo di Hold. Si assuma $G = 10$ ed un guadagno ad anello aperto dell'amplificatore operazionale pari a $A_0 = 80 dB$.

Formule Utili:

MOS in Saturazione:	$I_D = k (V_{GS} - V_T)^2$
MOS in Zona Ohmica:	$I_D = k [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$