

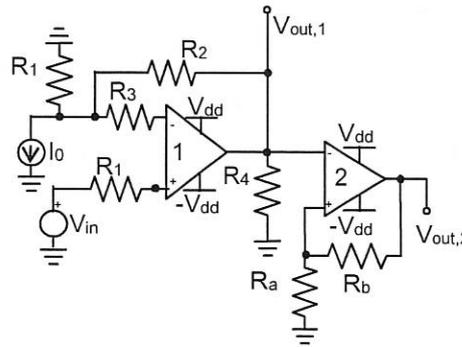
Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2017/18
2^a prova in itinere – giugno 2018

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, “2^a prova in itinere”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome e numero di matricola.
3. Scrivere con grafia leggibile e con la penna.
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito mostrato in Fig. 1. 1. Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazione.

a. **Determinare l'espressione della tensione di uscita $V_{out,1}$ in funzione di V_{in} e di I_0 , nelle ipotesi che l'amplificatore operazionale sia caratterizzato da un guadagno ad anello aperto in continua pari a $A_0 = 70 \text{ dB}$.**



- $V_{dd} = 5 \text{ V}$
- $I_0 = 5 \mu\text{A}$
- $R_1 = 10 \text{ k}\Omega$
- $R_2 = 90 \text{ k}\Omega$
- $R_3 = 1 \text{ k}\Omega$
- $R_4 = 5 \text{ k}\Omega$
- $R_a = 15 \text{ k}\Omega$
- $R_b = 25 \text{ k}\Omega$

Fig.1

- b. **Determinare le soglie di scatto relativamente al circuito comparatore, mostrando in dettaglio i calcoli effettuati per determinare tali valori. Determinare, inoltre, il massimo valore r.m.s. del rumore sovrapposto al segnale di ingresso V_{in} che non causi commutazioni spurie. Si assumano gli amplificatori operazionali ideali e si facciano le eventuali approssimazioni necessarie, motivandole.**
- c. Se i due amplificatori operazionali sono caratterizzati da un valor medio della corrente di bias $I_{bias} = 800 \text{ nA}$ (uscite dai morsetti dell'operazionale), e da un offset delle correnti di bias pari a 6 nA , determinarne l'effetto sulla tensione di uscita $V_{out,1}$, sull'ampiezza del ciclo di isteresi e sul valor medio delle soglie di scatto.
- d. Con riferimento all'amplificatore operazionale 1, determinare la larghezza di banda ad anello chiuso se l'amplificatore operazionale 1 e' caratterizzato da un prodotto guadagno larghezza di banda $GBWP = 60 \text{ MHz}$.
- e. Nelle ipotesi di un gradino in ingresso positivo e di ampiezza massima, determinare il ritardo nella commutazione della tensione $V_{out,2}$ se l'amplificatore operazionale 1 e' caratterizzato da uno *slew-rate* $SR = 10 \text{ V}/\mu\text{s}$.

Esercizio 2

Si consideri la catena di acquisizione mostrata nella Fig. 2, in cui V_{in} e' un generatore di segnali ad onda quadra quali quelli di Fig. 2° con ampiezza A compresa tra 100 mV e 1 V . Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazione. Si voglia misurare il livello basso dell'onda quadra con una risoluzione del 5%.

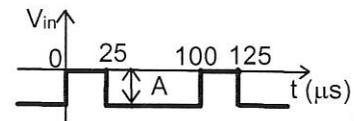
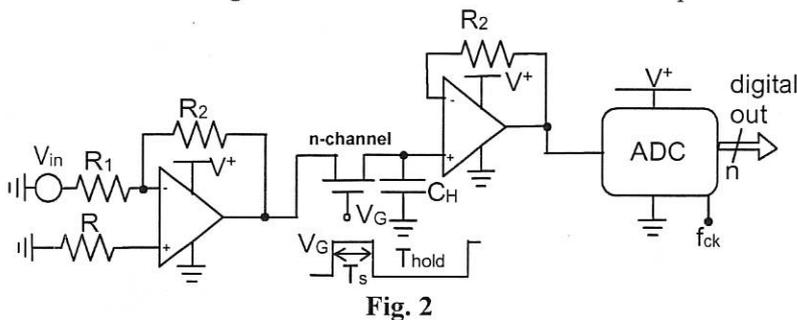


Fig. 2a

- $V^+ = 2.5 \text{ V}$
- $R = 0.6 \text{ k}\Omega$
- $R_1 = 1 \text{ k}\Omega$
- $R_2 = 2 \text{ k}\Omega$
- $\frac{1}{2}\mu_n C_{ox} W/L = 5 \text{ mA}/\text{V}^2$
- $V_{Tn} = 0.75 \text{ V}$
- $C_H = 1 \text{ nF}$
- $f_{ck} = 30 \text{ MHz}$

- a. **Determinare le tensioni di comando da applicare al gate del transistor del circuito di Sample & Hold che garantiscano lo spegnimento del transistor con 2 V di margine nella fase di Hold e una resistenza massima di 50Ω nella fase di Sample.**
- b. **Determinare il numero di bit minimo che l'ADC deve possedere per garantire la risoluzione richiesta. Determinare quindi il valore di 1 LSB riferito all'ingresso.**
- c. **Determinare il massimo valore che puo' assumere la capacita' parassita C_{inj} , per garantire un errore non superiore a quanto richiesto.**
- d. **Determinare il minimo valore che puo' assumere la resistenza di ingresso differenziale del secondo amplificatore operazionale per soddisfare la risoluzione richiesta nelle ipotesi che l'ADC sia ad approssimazioni successive con 14 bits e che il guadagno ad anello aperto del secondo amplificatore operazionale sia $A_0 = 10^4$.**
- e. Nelle ipotesi di trascurare la resistenza R_{dson} del MOSFET, determinare la minima corrente di uscita del primo operazionale che consenta di soddisfare le specifiche richieste, se si assume un tempo di sample massimo pari a 100 ns .