

Fondamenti di Elettronica - Ingegneria Elettronica -2008/09

1^a prova in itinere – 21 novembre 2008

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

ESERCIZIO 0 - DA RISOLVERE OBBLIGATORIAMENTE

(pena la non correzione dei restanti esercizi)

Si consideri il circuito riportato nella Fig. 1a.

Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione $V_{out}(t)$ quando in ingresso e' applicato il segnale mostrato in Fig. 1b.

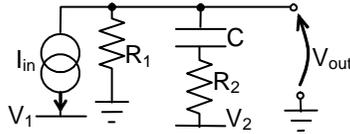


Fig. 1a

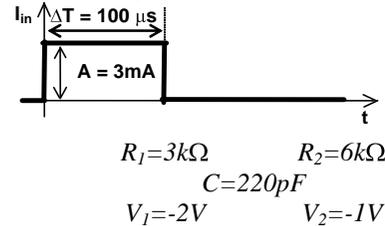


Fig. 1b

$R_1 = 3k\Omega$ $R_2 = 6k\Omega$
 $C = 220pF$
 $V_1 = -2V$ $V_2 = -1V$

Esercizio 1

Sempre con riferimento al circuito riportato nella Fig. 1a.

- Determinare la carica immagazzinata nella capacita' C a regime a seguito dell'applicazione del segnale rappresentato in Fig. 1b, giustificando la risposta.**
- Come cambierebbe il valore della carica immagazzinata nella capacita' C a regime a seguito dell'applicazione del segnale rappresentato in Fig. 1b – gia' calcolata al punto a) – se la durata dell'impulso fosse pari a $1\mu s$. Giustificare la risposta.

Esercizio 2

Si consideri il circuito a MOSFET riportato nella Fig. 2, nel quale I e' un generatore di corrente di polarizzazione.

- Determinare le tensioni a tutti i nodi e le correnti in tutti i rami.**
- Determinare il guadagno di piccolo segnale v_{out}/v_{in} a bassa frequenza (C circuito aperto).**
- Dimensionare il valore della capacita' C necessaria perche' il circuito amplifichi correttamente segnali nella banda di frequenze [100 Hz, 1.5 MHz].
- Come varierebbero la polarizzazione del circuito calcolata al punto a) ed il guadagno di piccolo segnale calcolato al punto b) se il generatore di corrente I fosse un generatore di corrente reale con una resistenza di uscita pari a $120 k\Omega$.

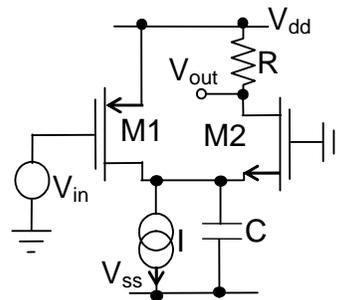


Fig. 2

$\frac{1}{2}\mu_p C_{ox} = 20 \mu A/V^2$
 $(W/L)_p = 1$
 $\frac{1}{2}\mu_n C_{ox} = 50 \mu A/V^2$
 $(W/L)_n = 2$
 $V_{Tn} = |V_{Tp}| = 0.5V$
 $R = 20k\Omega$
 $I = 0.2mA$
 $V_{dd} = +3V$
 $V_{ss} = -3V$

Esercizio 3

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3, che svolge la funzione logica $Y = \overline{(A \cdot B \cdot C)} + \overline{A} + \overline{D}$.

- Disegnare la rete di pull-up e la rete di pull-down, giustificando le scelte effettuate.**

Si supponga ora di cortocircuitare tutti gli ingressi tra loro e si consideri l'inverter equivalente.

- Determinare l'intervallo di tensioni analogiche del nodo di uscita Y che garantiscono che il $pMOSFET$ equivalente operi in zona di saturazione.
- Calcolare il tempo necessario perche' il $pMOSFET$ equivalente esca dalla zona di saturazione a seguito di una commutazione dell'ingresso.

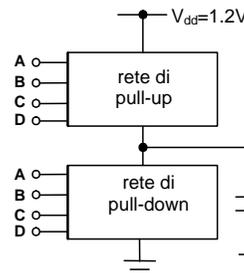


Fig. 3

$\frac{1}{2}\mu_n C_{ox} = 50 \mu A/V^2$
 $\frac{1}{2}\mu_p C_{ox} = 20 \mu A/V^2$
 $|V_{Tp}| = V_{Tn} = 0.45V$
 $(W/L)_n = 5$
 $(W/L)_p = 5$
 $C_L = 1.6 pF$

Esercizio 4

Si consideri il circuito riportato nella Fig. 4. I diodi D_1 e D_2 conducono quando sono polarizzati in diretta con una tensione ai loro capi pari a $0.7 V$. La corrente I_{in} ha un andamento sinusoidale con frequenza pari a $f = 2 kHz$ e ampiezza pari a $A = 1 mA$.

Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della potenza dissipata dal diodo D_2 .

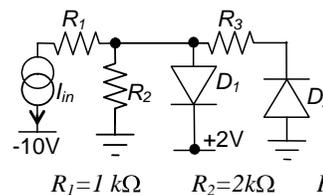


Fig. 4a

$R_1 = 1 k\Omega$ $R_2 = 2k\Omega$ $R_3 = 3k\Omega$

This document was created with Win2PDF available at <http://www.win2pdf.com>.
The unregistered version of Win2PDF is for evaluation or non-commercial use only.