

# Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2013/14

## Quinto Appello – 20 febbraio 2015

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ....  
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.  
 Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

### Esercizio 1

Si consideri il circuito amplificatore a MOSFET mostrato in Fig. 1, in cui  $v_{in}$  e' un generatore di tensione di piccolo segnale.

- a. **Determinare il fattore di forma del transistore nMOS che garantisca una corrente di 0.5 mA in tale transistore. Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b. **Determinare il trasferimento di piccolo segnale  $v_{out}/v_{in}$  a media frequenza ( $C_{out}$  circuito chiuso,  $C_s$  circuito aperto) assumendo che i transistori siano caratterizzati da una resistenza di uscita  $r_o = \infty$ .**
- c. Tracciare il diagramma di Bode del trasferimento di piccolo segnale  $v_{out}/v_{in}$  assumendo che i transistori siano caratterizzati da una resistenza di uscita  $r_o = \infty$ .
- d. Determinare la massima ampiezza di un segnale sinusoidale in ingresso di frequenza 5 kHz che faccia si' che questo possa essere considerato un piccolo segnale. Si assuma che i transistori siano caratterizzati da una resistenza di uscita  $r_o = \infty$ .

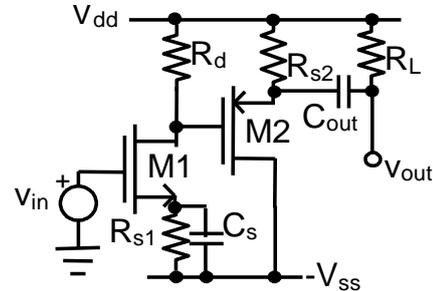


Fig. 1

$$\begin{aligned}
 C_s &= 1 \mu F & C_{out} &= 2.2 \mu F \\
 R_{s1} &= 4.6 k\Omega & R_{s2} &= 2.3 k\Omega \\
 R_d &= 8 k\Omega & R_L &= 5 k\Omega \\
 V_{dd} = V_{ss} &= +4 V & V_{Tn} = |V_{Tp}| &= 0.7 V \\
 \frac{1}{2} \mu_n C_{ox} &= 0.1 mA/V^2 & & \\
 \frac{1}{2} \mu_p C_{ox} &= 0.04 mA/V^2 & & \\
 (W/L)_p &= 25 & &
 \end{aligned}$$

### Esercizio 2

Si consideri una porta NAND CMOS a due ingressi, realizzata in una tecnologia CMOS con tensione di alimentazione  $V_{dd} = 1.7 V$ , che piloti una capacita' di carico pari a  $1.2 pF$ . La tecnologia e' caratterizzata da una tensione di soglia pari a  $V_{tn} = |V_{tp}| = 0.65 V$  e da un prodotto mobilita' per capacita' di ossido pari a  $\mu_n C_{ox} = 70 \mu A/V^2$  per gli nMOS e pari a  $\mu_p C_{ox} = 30 \mu A/V^2$  per i pMOS. Gli nMOS sono caratterizzati da un fattore di forma pari a  $(W/L)_n = 7$ .

- a. **Disegnare lo schema elettrico del circuito logico e determinare il fattore di forma dei transistori pMOS che garantisca che il tempo di propagazione basso-alto sia sempre piu' breve di quello alto-basso.**
- b. Calcolare la potenza totale dissipata dal circuito logico disegnato al punto a), quando uno dei due ingressi e' cortocircuitato a massa e l'altro e' pilotato da un'onda quadra con frequenza 50 MHz.

### Esercizio 3

Si consideri la catena di acquisizione, mostrata in Fig. 2. Si supponga che l'amplificatore operazionale saturi alle tensioni di alimentazione. L'ADC e' del tipo a doppia rampa con una risoluzione pari a  $n = 12 bits$ .

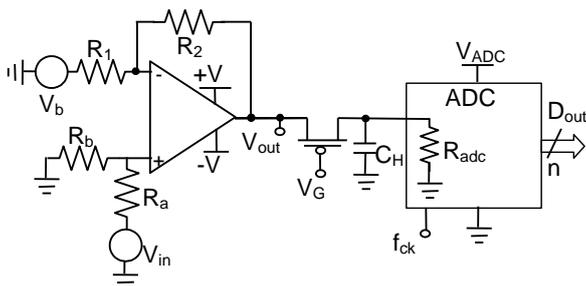


Fig. 2

- a. **Determinare il minimo fattore di forma che deve possedere il transistore del circuito di Sample&Hold per garantire un tempo di Sample pari ad 1/50 del tempo di conversione con un errore massimo di 0.5 LSB nel caso di segnali di massima dinamica per l'ADC.**
- b. **Determinare il massimo tempo di Hold che garantisca un errore massimo di 0.25 LSB, nel caso di segnali di massima dinamica per l'ADC. Tale tempo di Hold sarebbe compatibile con l'ADC a doppia rampa presente nella catena?**
- c. Determinare l'intervallo di valori della resistenza  $R_2$  che garantisca che segnali di ingresso sinusoidali di ampiezza 100 mV risultino compatibili con il FSR dell'ADC. Si assuma l'amplificatore operazionale ideale. Quale sarebbe la risoluzione migliore ottenibile in ingresso?
- d. Determinare il prodotto guadagno-larghezza di banda GBWP necessario per garantire che il tempo di salita 10-90% del segnale di uscita in risposta ad un gradino in ingresso sia minore di 100 ns. Si assuma  $R_2 = 12 k\Omega$ .

$$\begin{aligned}
 V &= +6 V & V_b &= -0.2 V \\
 R_a = R_b &= 50 \Omega & R_f &= 2 k\Omega \\
 V_{ADC} &= +5 V & C_H &= 22 nF \\
 R_{adc} &= 100 M\Omega & f_{ck} &= 10 MHz \\
 \mu_p C_{ox} &= 40 \mu A/V^2 & V_{ip} &= -1 V \\
 V_{Gmin} &= -10 V & V_{Gmax} &= +10 V
 \end{aligned}$$