

N.	COGNOME	NOME	MATRICOLA	FIRMA
----	---------	------	-----------	-------

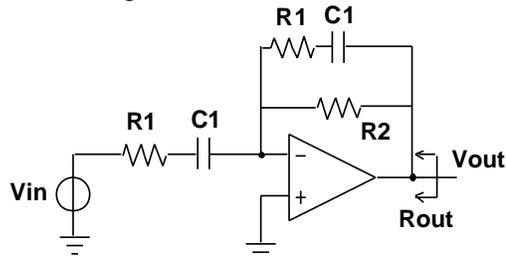
## Fondamenti di Elettronica - AA 2001/2002

### 2<sup>a</sup> prova - Recupero 7 settembre 2002

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio A3) ...

#### Esercizio A

Dato il seguente circuito:



R1=1 k?  
R2=10 k?  
C1=100 nF

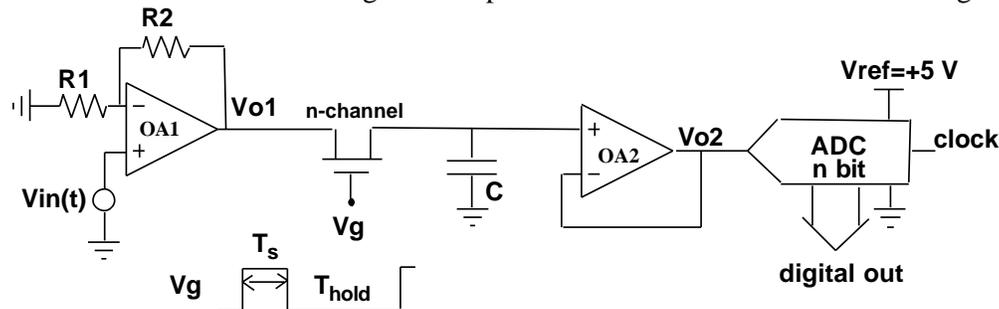
- 1) Calcolare il guadagno ad alta frequenza assumendo ideale l'amplificatore operazionale.
- 2) Calcolare la risposta in frequenza  $V_{out}/V_{in}$  assumendo ideale l'amplificatore operazionale.
- 3) Tracciare il diagramma di Bode quotato (in modulo e fase) della risposta in frequenza  $V_{out}/V_{in}$ . Che funzione svolge il circuito?

Si assuma per l'operazionale  $A(s)=A_o/(1+s/\omega_o)$  con  $A_o=100$  dB,  $\omega_o=10$  rad/s.

- 4) Calcolare il guadagno d'anello del nuovo circuito e tracciarne il diagramma di Bode (modulo e fase). Determinare approssimativamente il margine di fase. Il circuito e' sufficientemente stabile? Motivare la risposta.
- 5) Sia data la resistenza di uscita ( $R_o=100 \Omega$ ) dell'operazionale. Calcolare la resistenza  $R_{out}$  vista dal morsetto di uscita in continua ( $A_o=100$  dB).

#### Esercizio B

Si consideri il circuito che esegue il campionamento e la conversione A/D del segnale  $V_{in}(t)=ABS(250mV \cdot \sin 2\pi \cdot ft)$ :



$k_n=2mA/V^2$   
 $V_{Tn}=1V$   
 $C=100$  nF

- 1) Calcolare il guadagno dell'amplificatore di ingresso in modo tale da sfruttare pienamente la dinamica di ingresso dell'ADC (5V).
- 2) Calcolare il numero di bit  $n$  del convertitore A/D che garantisca una risoluzione del segnale di ingresso  $V_{in}(t)$  di almeno 1/1000. Con riferimento al segnale di ingresso, quanto vale l'ampiezza di 1 LSB (intervallo di quantizzazione)?
- 3) Calcolare i valori delle tensioni di comando di gate  $V_g$  tali da garantire una resistenza  $R_{dson}$  non superiore a  $50 \Omega$  nella fase di sampling e una resistenza  $R_{dson}$  virtualmente infinita nella fase di hold.
- 4) L'OpAmp2 ha una corrente di bias di  $1 \mu A$ . Nell'ipotesi di trascurare la corrente di leakage del MOS calcolare la massima durata del tempo di hold affinché il "droop" del segnale di uscita sia inferiore allo 0.1% della massima dinamica.
- 5) Determinare il minimo valore del guadagno in continua dell'OpAmp 2 che garantisca che la tensione di uscita differisca dalla tensione ai capi della capacità  $C$  di non più dell'1%.
- 6) Si assuma che la frequenza di clock del convertitore sia 1 Mhz e che  $T_{hold}=100 \mu s$ . Qual e' il tipo di convertitore A/D più adatto per questa applicazione? Disegnare lo schema a blocchi del convertitore proposto.