

Fondamenti di Elettronica - Ingegneria Elettronica - a.a. 2004/05

Appello 19 luglio 2005

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)
 Risolvere obbligatoriamente i punti in grassetto

Esercizio 1

Si consideri il circuito amplificatore riportato nella Fig. 1a.

- a) **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b) **Determinare l'espressione ed il valore del guadagno V_{out}/V_{in} a media frequenza (C_{in} circuito chiuso e C_{out} circuito aperto).**
- c) Disegnare il diagramma di Bode del modulo e della fase del guadagno V_{out}/V_{in} , quotandone tutti i punti significativi.

Si consideri ora il circuito di Fig. 1b. La corrente che fluisce nei due MOSFET e' identica a quella che fluisce nel MOSFET di Fig. 1a

- d) **Disegnare il diagramma di Bode del modulo e della fase del guadagno V_{out}/V_{in} , quotandone tutti i punti significativi e commentando le differenze rispetto al punto precedente.**

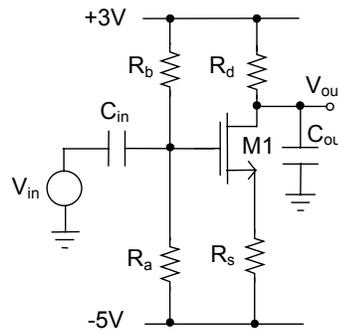


Fig. 1a

$R_s = 2 \text{ k}\Omega$
 $R_b = 55 \text{ k}\Omega$
 $V_{Tn} = 0.5 \text{ V}$

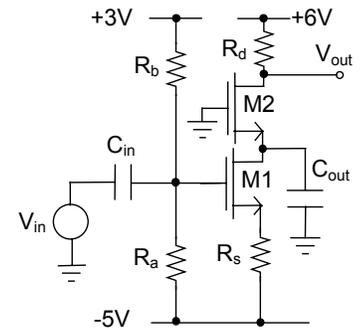


Fig. 1b

$R_d = 9 \text{ k}\Omega$
 $C_{in} = 2 \text{ }\mu\text{F}$
 $k_n = \frac{1}{2} \mu_n C_{ox} (W/L) = 0.5 \text{ mA/V}^2$
 $R_a = 25 \text{ k}\Omega$
 $C_{out} = 10 \text{ nF}$

Esercizio 2

Si consideri il circuito logico mostrato nella in Fig. 2, che realizza la funzione logica $Y = \overline{(A \cdot B + C)}$:

- a) **Determinare il valore logico assunto dall'uscita Y, a regime, per ogni possibile combinazione degli ingressi A, B e C e disegnare il circuito che realizza la rete di pull-up e di pull-down.**

Si assuma ora che l'ingresso A sia tenuto costante a +1.8V, l'ingresso C a 0V e che all'ingresso B sia applicata un'onda quadra di ampiezza 1.8V e frequenza 100kHz.

- b) Disegnare l'andamento temporale dell'uscita Y e V_{out} , quotandone i punti significativi e assumendo la porta logica ideale.
- c) Determinare la potenza media dissipata, assumendo la porta logica ideale.

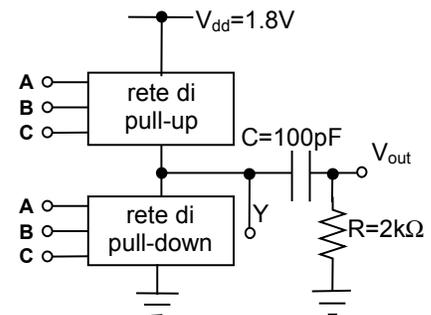


Fig. 2

Esercizio 3

Si consideri il circuito riportato in Fig. 3.

- a) **Si determini l'espressione ed il valore del guadagno ideale a bassa frequenza (C_1 e C_x entrambe circuito aperto).**
- b) **Si disegni il diagramma di Bode del modulo del guadagno ideale, quotandone tutti i punti significativi.**
- c) **Determinare l'effetto sulla tensione di uscita V_{out} della corrente di bias dell'operazionale pari a 10nA.**
- d) Assumendo C_1 un cortocircuito, determinare il massimo valore che puo' assumere la capacita' C_x per garantire un margine di fase di almeno 60° assumendo per l'amplificatore operazionale un prodotto guadagno-banda $GBWP = 200 \text{ MHz}$ e $A_0 = 100 \text{ dB}$.

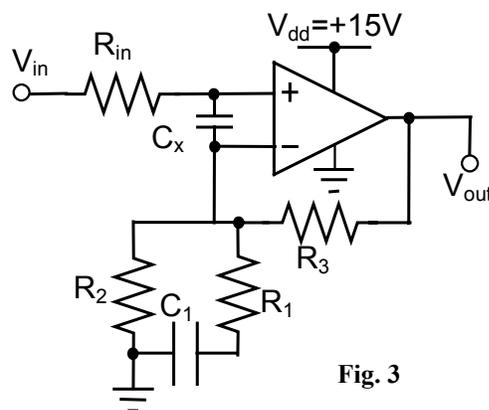


Fig. 3

$R_{in} = 5 \text{ k}\Omega$
 $R_1 = 3 \text{ k}\Omega$
 $R_2 = 1 \text{ k}\Omega$
 $R_3 = 22 \text{ k}\Omega$
 $C_1 = 320 \text{ nF}$

Esercizio 4

Si consideri il circuito riportato nella Fig. 4a e si assuma per i diodi una tensione di accensione pari a 0.7V.

- a) **Disegnare in un diagramma quotato l'andamento temporale della tensione V_{out} quando in ingresso e' applicato il segnale mostrato in Fig. 4b.**
- b) Se il diodo D_2 e' caratterizzato da una tensione di break-down $V_{BD} = -3 \text{ V}$, disegnare in un diagramma temporale quotato l'andamento temporale della tensione V_{out} quando in ingresso e' applicato il segnale mostrato in Fig. 4b.

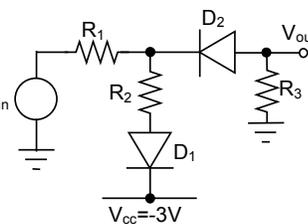


Fig. 4a

$R_1 = 2 \text{ k}\Omega$

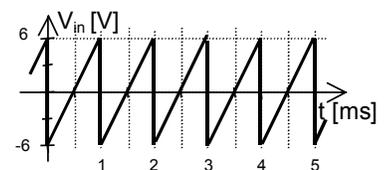


Fig. 4b

$R_2 = 1 \text{ k}\Omega$

$R_3 = 3 \text{ k}\Omega$