Fondamenti di Elettronica – Ingegneria Elettronica – A.A. 2003/2004
Soluzione appello 17 febbraio 2004

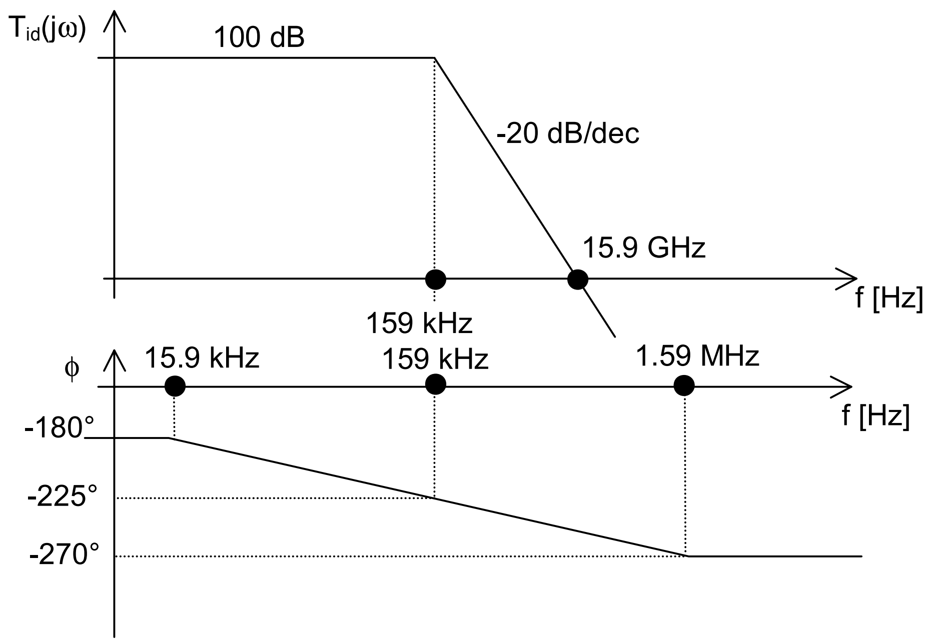
Esercizio 1

a)
Grazie alla retroazione il morsetto invertente e' un nodo di terra virtuale, quindi tutta la corrente fluisce attraverso il parallelo di R_f e C_f e, nel caso ideale nessuna corrente entrera' nella capacita' C.

$$V_{out}(s) = -I_{in}(s)\frac{R_f}{1+sC_fR_f}$$

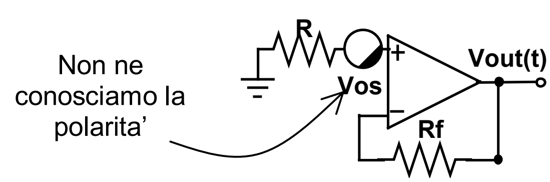
$$T_{ideale}(s) = \frac{V_{out}}{I_{in}} = -\frac{R_f 1}{1+sC_fR_f}$$

Quindi la funzione di trasferimento ideale ha un polo con costante di tempo $\tau_p = C_f R_f = 1\mu s$ ed un trasferimento in continua $T_{ideale}(0) = -R_f = -100k\Omega$.

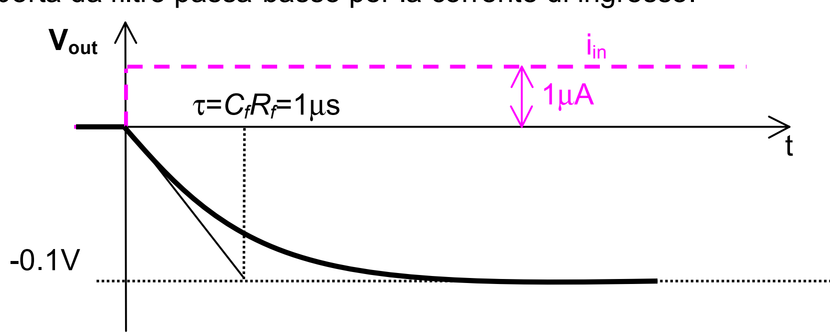


b)
L'offset e' una tensione continua, quindi le due capacita' sono circuiti aperti ed il circuito e' un buffer.

$$V_{out}\big|_{Vos} = \pm V_{os} = \pm 10mV$$



c)
Come analizzato al punto a), il circuito, considerando l'amplificatore operazionale ideale, si comporta da filtro passa-basso per la corrente di ingresso.



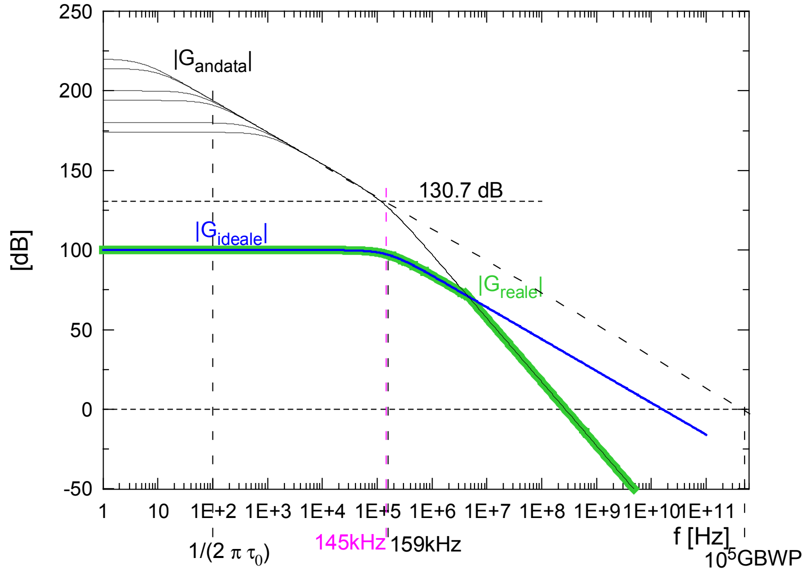
d)

Per calcolare il guadagno reale, procediamo per via grafica. Calcoliamo il guadagno d'anello ed il guadagno d'andata.

$$G_{loop}(s) = -\frac{A_0}{1+s\tau_0}\frac{1+sC_fR_f}{1+s(C+C_f)R_f}$$

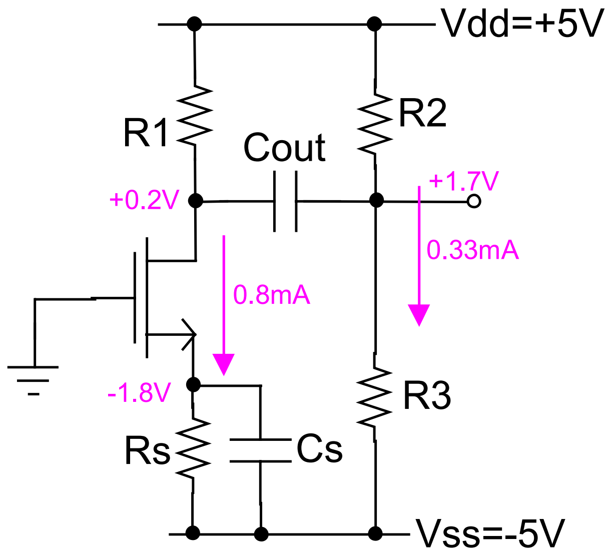
$$G_{andata}(s) = -G_{id}(s)\cdot G_{loop}(s) = -\frac{A_0}{1+s\tau_0}\frac{R_f}{1+s(C+C_f)R_f}$$

Non conosciamo il valore di A_0 e τ_0 separatamente, ma solo il prodotto guadagno-banda.



Esercizio 2

a)



Il MOS opera in zona di saturazione e g_m=1.6mA/V.

b)

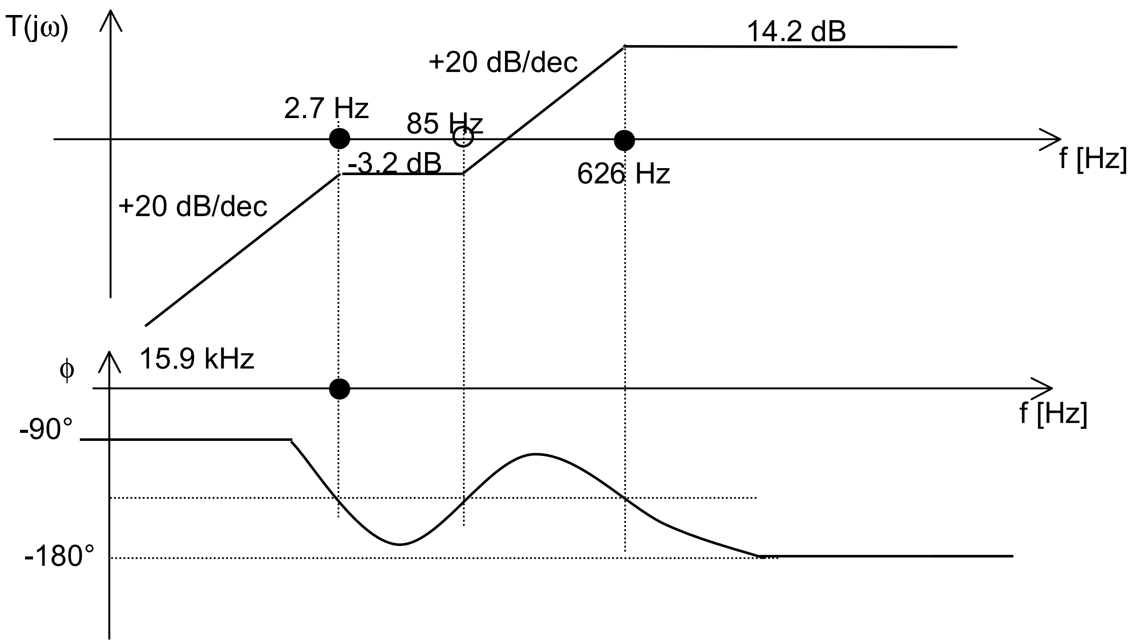
$$\left.\frac{V_{out}}{V_{in}}\right|_{LF}(s) = -\frac{g_m(R_1 /\!/ R_2 /\!/ R_3)}{1+g_mR_s} = -0.69$$

c)

$$\left.\frac{V_{out}}{V_{in}}\right|_{LF}(s) = -g_m\left(R_1 // R_2 // R_3\right) = -5.12$$

d)

$$\begin{aligned}
&C_s: \quad polo \quad \tau_{ps} = C_s\left(R_s // 1/g_m\right) = 254\mu s \rightarrow f_{ps} = 626Hz \\
&\qquad zero \quad \tau_{zs} = C_s R_s = 1.88ms \rightarrow f_{zs} = 85Hz \\
&C_{out}: \quad polo \quad \tau_{pout} = C_{out}\left(R_1 + R_2 // R_3\right) = 59.7ms \rightarrow f_{pout} = 2.7Hz \\
&\qquad zero\ nell'origine
\end{aligned}$$



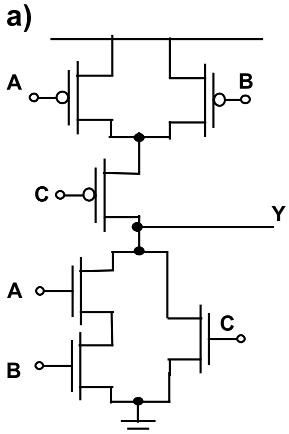
e)

A 100 Hz l'impedenza del condensatore C_{out} e' trascurabile rispetto alla resistenza R_1:

$$v_{out} = \frac{R_3}{R_3 + R_1 // R_2}\Delta V = 84.2mV$$

Esercizio 3

a)



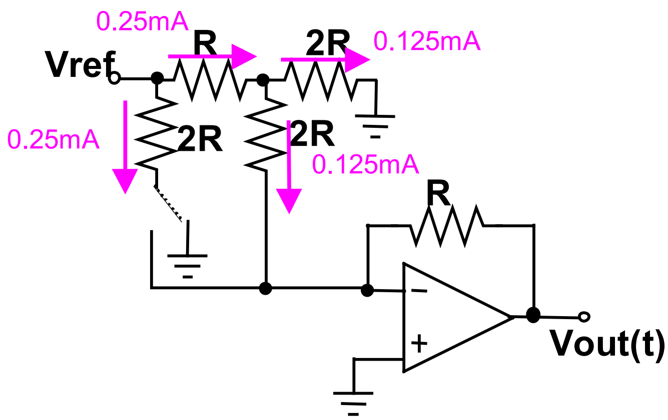
$$Y = \underbrace{\overline{(A \cdot B) + C}}_{rete\ di\ pull-down} = \overline{(A \cdot B)} \cdot \overline{C} = \underbrace{\left(\overline{A} + \overline{B}\right) \cdot \overline{C}}_{rete\ di\ pull-up}$$

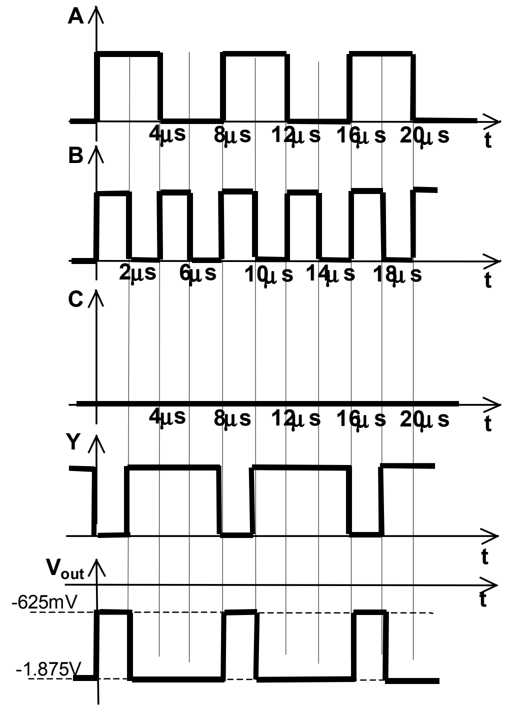
b)

Grazie alla retroazione che fa si' che il morsetto invertente sia un nodo di terra virtuale, la resistenza vista dall'alimentatore e' pari a

$$R_{eq} = \left[(2R // 2R) + R\right] // 2R = R \quad \Rightarrow \quad V_{ref} = I \cdot R_{eq} = I \cdot R = 2.5V$$

c)





Quando il deviatore e' chiuso a massa (cioe' Y=0):

$V_{out} = -R \cdot (125\mu A) = -625mV$

Quando il deviatore e' chiuso sul morsetto invertente (cioe' Y=1)

$V_{out} = -R \cdot (250\mu A + 125\mu A) = -1.875V$

d)

Occorre calcolare il tempo di commutazione relativo alla transizione

A 0→1
B 0→1
C 0→0

In questa transizione l'uscita Y della porta logica transisce al livello logico basso e la capacita' e' scaricata attraverso la serie degli NMOS A e B.

Approssimazione ohmica

$$R_{DS_{on}} = \frac{1}{2\frac{1}{2}\mu_n C_{ox}\frac{W}{L}(V_{GS} - V_T)} = 100\Omega$$

La capacita' si scarica attraverso la serie di due R_{Dson}.

$$t_p = \ln 2 C_L \left(R_{DS_{on}} + R_{DS_{on}}\right) = 1.39ns$$

Approssimazione satura

$$I_{sat} = \frac{1}{2}\mu_n C_{ox}\frac{W}{2L}(V_{GS} - V_T)^2 = 6.25mA$$

La capacita' si scarica a corrente costante:

$$t_p = \frac{C_L \frac{V_{DD}}{2}}{I_{sat}} = 2.64ns$$