

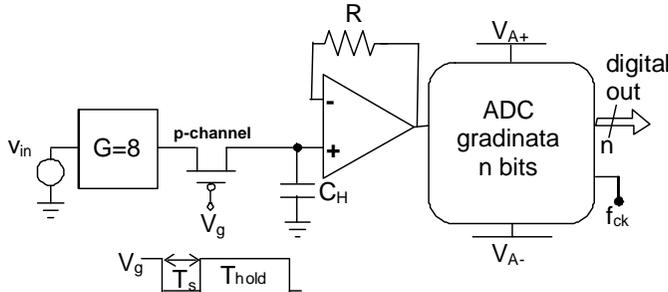
Fondamenti di Elettronica - Ingegneria Elettronica -2009/10

Secondo Appello – 13 settembre 2010

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito per l'amplificazione e la conversione di un segnale mostrato in Fig. 1, in cui l'ADC e' del tipo a gradinata ed e' caratterizzato da un numero di *bits* pari a *n*.



$$\begin{aligned}
 R &= 10 \text{ k}\Omega \\
 |V_{Tp}| &= 0.8 \text{ V} \\
 |k_p| &= \frac{1}{2} \mu_p C_{ox} (W/L) = 20 \text{ mA/V}^2 \\
 V_{A+} &= |V_{A-}| = 2.5 \text{ V} \\
 f_{ck} &= 30 \text{ MHz}
 \end{aligned}$$

Fig. 1

- Determinare il massimo numero di bits che puo' possedere l'ADC perche' un segnale v_{in} sinusoidale di frequenza $f = 15 \text{ kHz}$ sia correttamente campionato e convertito, se si assume il minimo tempo di *sample*, pari cioe' a $1/f_{ck}$. Quanto vale la migliore risoluzione ottenibile in ingresso?**
- Determinare la tensione V_G da applicare al comando dell'interruttore MOSFET per garantire una resistenza virtualmente infinita con 3 V di margine nella fase di *Hold* ed una resistenza al piu' di 25Ω nella fase di *Sample*, se il segnale di ingresso e' una sinusoide di ampiezza 300 mV.**
- Nelle ipotesi che l'amplificatore operazionale sia caratterizzato da uno *Slew-Rate* $SR = 8 \text{ V}/\mu\text{s}$ e l'ADC sia caratterizzato da un numero di *bits*, *n*, pari a 11, determinare la massima frequenza di campionamento che garantisca un errore nella conversione inferiore a 1 *LSB*, se si assumono segnali di massima dinamica.
- Se l'amplificatore operazionale e' caratterizzato da una resistenza di ingresso differenziale $R_{id} = 50 \text{ M}\Omega$ e da un guadagno ad anello aperto in continua $A_0 = 80 \text{ dB}$, determinare il minimo valore che deve assumere la capacita' C_H perche' il *droop rate* sia inferiore a 0.5 mV/ms .

Esercizio 2

Si consideri il circuito mostrato in Fig. 2. Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazioni.

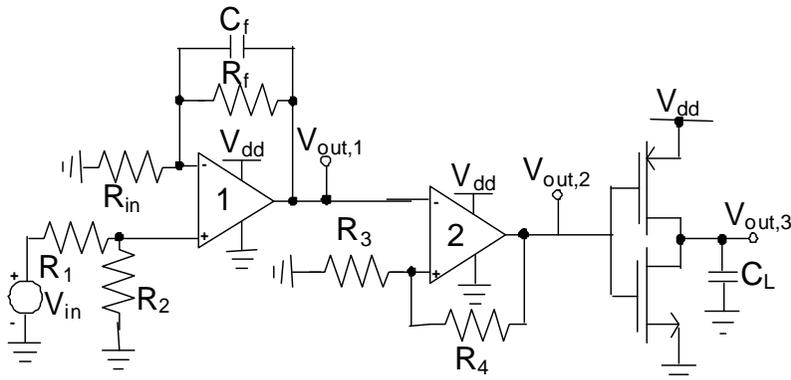


Fig. 2

$$\begin{aligned}
 V_{dd} &= 3.3 \text{ V} \\
 R_{in} &= 4 \text{ k}\Omega \\
 R_f &= 40 \text{ k}\Omega \\
 C_f &= 2 \text{ pF} \\
 R_1 &= 1 \text{ k}\Omega \\
 R_2 &= 2 \text{ k}\Omega \\
 R_3 &= 0.5 \text{ k}\Omega \\
 R_4 &= 5 \text{ k}\Omega \\
 C_L &= 4 \text{ pF} \\
 V_{Tn} &= |V_{Tp}| = 0.7 \text{ V} \\
 \frac{1}{2} \mu_p C_{ox} &= 30 \mu\text{A/V}^2 \\
 (W/L)_p &= 20 \\
 \frac{1}{2} \mu_n C_{ox} &= 75 \mu\text{A/V}^2 \\
 (W/L)_n &= 8
 \end{aligned}$$

- Disegnare il diagramma di Bode del modulo del trasferimento $v_{out,1}/v_{in}$ nel caso di amplificatore operazionale ideale, quotandone tutti i punti significativi.**
- Disegnare la caratteristica di trasferimento $v_{out,2}/v_{out,1}$, quotandone tutti i punti significativi.**
- Se il segnale in uscita dal secondo amplificatore operazionale, $v_{out,2}$, e' un'onda quadra di frequenza $f = 10 \text{ MHz}$, disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento nel tempo del segnale $v_{out,3}$, tenendo in considerazione i tempi di propagazione dell'inverter.**
- Se il primo amplificatore operazionale e' caratterizzato da un guadagno ad anello aperto $A(s) = A_0/(1+s\tau_0)$, dove $A_0 = 80 \text{ dB}$ e $\tau_0 = 15 \text{ ms}$, determinare il margine di fase dell'amplificatore.
- Determinare la minima ampiezza del segnale v_{in} in grado di far commutare l'uscita $v_{out,3}$ e la massima corrente che scorre da V_{dd} a massa attraverso i transistori durante la commutazione.