

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2014/15

Secondo Appello– 12 settembre 2016

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.
 Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito mostrato in Fig. 1. Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazione.

- a. Determinare il trasferimento $V_{out,1} / V_{in}$, a bassa frequenza, nelle ipotesi che l'amplificatore operazionale sia caratterizzato da un guadagno ad anello aperto in continua pari a $A_0 = 68 \text{ dB}$.**
- b. Determinare il valore che deve possedere la resistenza R_3 , per discriminare tensioni di ingresso V_{in} positive o negative, in presenza di disturbi al nodo $V_{out,1}$ di valore r.m.s. pari a 100 mV . Motivare la risposta.**
- c. Se l'amplificatore operazionale 1 e' caratterizzato da un rapporto di reiezione dei disturbi sull'alimentazione $PSRR = 42 \text{ dB}$, determinare l'ampiezza del disturbo sull'alimentazione che determini un effetto sull'uscita $V_{out,1}$, corrispondente ad un segnale di ingresso, V_{in} , di 1 mV . Si assuma per il resto l'amplificatore operazionale ideale.
- d. Determinare la soglia logica dell'inverter CMOS di Fig. 1.
- e. Calcolare il margine di fase del circuito amplificatore responsabile del trasferimento da V_{in} a $V_{out,1}$, nelle ipotesi che l'amplificatore operazionale 1 abbia un prodotto guadagno-larghezza di banda $GBWP = 200 \text{ MHz}$.

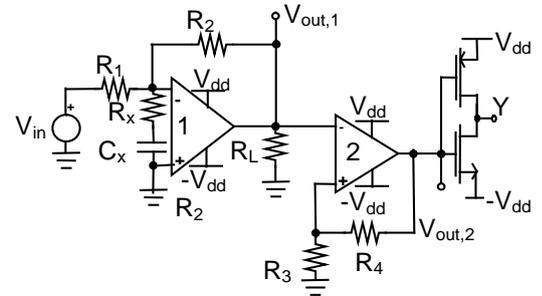


Fig.1

$$\begin{aligned}
 R_1 &= 3 \text{ k}\Omega & R_2 &= 12 \text{ k}\Omega \\
 R_4 &= 8 \text{ k}\Omega & R_L &= 10 \text{ k}\Omega \\
 C_x &= 2 \text{ pF} & R_x &= 200 \Omega \\
 \frac{1}{2}\mu_p C_{ox} &= 52 \mu\text{A/V}^2 & \frac{1}{2}\mu_n C_{ox} &= 150 \mu\text{A/V}^2 \\
 (W/L)_p &= (W/L)_n = 4 \\
 V_{dd} &= 5 \text{ V} & V_{Tn} = |V_{Tp}| &= 0.7 \text{ V}
 \end{aligned}$$

Esercizio 2

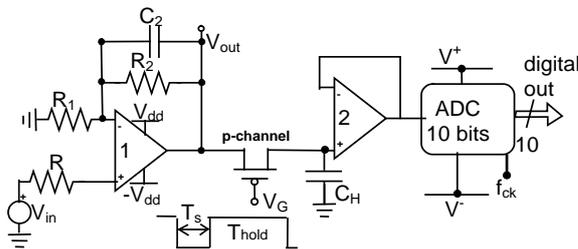


Fig.2

$$\begin{aligned}
 V^+ = -V &= 5 \text{ V} \\
 V_{dd} &= +6 \text{ V} \\
 C_H &= 5 \text{ nF} \\
 C_2 &= 2 \text{ pF} \\
 R_1 &= 1 \text{ k}\Omega \\
 R_2 &= 10 \text{ k}\Omega \\
 R &= 50 \Omega \\
 |k_p| &= \frac{1}{2}\mu_p C_{ox} (W/L)_p = 2 \text{ mA/V}^2 \\
 V_{Tp} &= -1 \text{ V}
 \end{aligned}$$

Si consideri la catena di acquisizione mostrata in Fig. 2. Si assuma che gli amplificatori operazionali saturino alle tensioni di alimentazione.

- a. Determinare il massimo valore della tensione di offset dei due amplificatori operazionali, supposti uguali, che dia un contributo all'ingresso dell'ADC non superiore a $LSB/3$.**
- b. Se l'amplificatore operazionale 2 e' caratterizzato da uno *slew-rate* $SR = 10 \text{ V}/\mu\text{s}$, determinare quale debba essere il minimo valore della massima corrente di uscita che deve possedere l'amplificatore operazionale 1 per non essere limitante. Determinare, altresì, con tale limitazione, la minima durata del tempo di *sample* per avere errori inferiori ad 1 LSB , nel caso di segnali di massima dinamica dell'ADC.

Esercizio 3

Si consideri il circuito a transistori mostrato in Fig. 3, in cui i_{in} e' un generatore di corrente di piccolo segnale.

- a. Determinare il valore della tensione di polarizzazione V_G che consenta di avere una resistenza $1/g_m$ pari a 100Ω . Determinare, quindi, la polarizzazione del circuito.**
- b. Determinare il trasferimento V_{out}/i_{in} , nelle ipotesi che il transistore sia caratterizzato da una resistenza di uscita $r_0 = \infty$.**
- c. Determinare il massimo guadagno ottenibile nel caso di un segnale di corrente di ingresso $i_{in} = 10 \mu\text{A}$, supponendo di poter variare la sola resistenza R_L . Si assuma $1/g_m$ pari a 100Ω e $r_0 = \infty$.

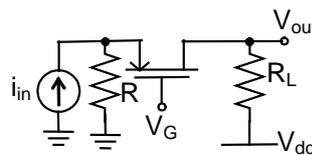


Fig. 3

$$\begin{aligned}
 R &= 1 \text{ k}\Omega \\
 V_{dd} &= -20 \text{ V} \\
 |k_p| &= \frac{1}{2}\mu_p C_{ox} (W/L)_p = 5 \text{ mA/V}^2 \\
 |V_{Tp}| &= 1 \text{ V} \\
 R_L &= 2 \text{ k}\Omega
 \end{aligned}$$