Fondamenti di Elettronica - Ingegneria Elettronica - a.a. 2007/08
Seconda prova in itinere – 12 febbraio 2008– Traccia di soluzione

Esercizio 1

a) Valore R_b e caratteristica di trasferimento

Calcoliamo l'espressione delle soglie di scatto del trigger di Schmitt ed impostiamo che il loro valore medio sia pari a 1V. Da tale equazione ricaviamo il valore della resistenza R_b. La soglia di scatto e' quel valore di V_{in} tale che $V^+=V^-$.
Calcoliamo la tensione al morsetto + dell'amplificatore operazionale, ricorrendo al principio di sovrapposizione degli effetti.

$$v^+ = V_{in}\frac{R_2}{R_2+R_1} + V_{out}\frac{R_1}{R_1+R_2}$$

e la tensione al morsetto –

$$v^- = V_{dd}\frac{R_b}{R_b+R_a}$$

Poiche' la tensione di uscita satura alle tensioni di alimentazione possiamo calcolare le soglie di scatto del Trigger di Schmitt non invertente determinando i valori di V_{in} per cui $V^-=V^+$:

$$V_{TH}^+ = \frac{R_b}{R_a+R_b}V_{dd}\left(1+\frac{R_1}{R_2}\right)$$

$$V_{TH}^- = \frac{R_b}{R_a+R_b}V_{dd}\left(1+\frac{R_1}{R_2}\right) - V_{dd}\frac{R_1}{R_2}$$

Quindi il valor medio delle tensioni di soglia e' dato da:

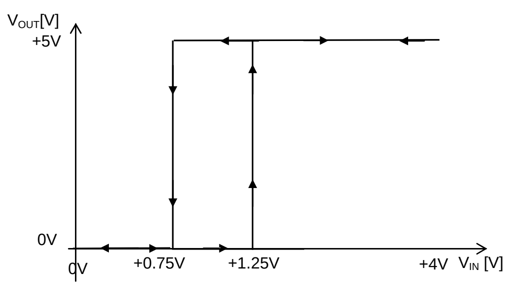
$$\frac{V_{TH}^- + V_{TH}^+}{2} = \frac{V_{dd}}{2}\left\{2\frac{R_b}{R_a+R_b}\left(1+\frac{R_1}{R_2}\right) - \frac{R_1}{R_2}\right\}$$

da cui, imponendo che $\frac{V_{TH}^- + V_{TH}^+}{2} = 1V$, si ha $R_b = 11.76k\Omega$.

Le due soglie di commutazione risultano, quindi, pari a

$$V_{TH}^+ = \frac{R_b}{R_a+R_b}V_{dd}\left(1+\frac{R_1}{R_2}\right) = 1.25V$$

$$V_{TH}^- = \frac{R_b}{R_a+R_b}V_{dd}\left(1+\frac{R_1}{R_2}\right) - V_{dd}\frac{R_1}{R_2} = 0.75V$$



b) Traslazione delle soglie di commutazione

Tenendo conto della tensione di offset (che per comodita' poniamo in serie al morsetto – dell'amplificatore operazionale), lo scatto della tensione di uscita dell'amplificatore operazionale avviene quando

$$V^+ = \pm V_{os} + V_{dd}\frac{R_b}{R_a+R_b}$$

da cui ricaviamo per le nuove soglie di scatto

$$V_{TH,new}^{+} = \pm\frac{R_2+R_1}{R_2}V_{os} + \underbrace{\left(1+\frac{R_1}{R_2}\right)V_{dd}\frac{R_b}{R_a+R_b}}_{V_{TH}^{+}} = V_{TH}^{+} \pm 8.8mV$$

$$V_{TH,new}^{-} = \pm\frac{R_2+R_1}{R_2}V_{os} + \underbrace{\left(1+\frac{R_1}{R_2}\right)V_{dd}\frac{R_b}{R_a+R_b} - V_{dd}\frac{R_1}{R_2}}_{V_{TH}^{-}} = V_{TH}^{-} \pm 8.8mV$$

Pertanto la massima variazione delle soglie di scatto risultera' pari a
$|\Delta V_{TH}| = \pm 8.8mV$

c) massima ampiezza del rumore

Assumendo che, per non avere commutazioni spurie, l'ampiezza dell'isteresi debba essere maggiore di 4 σ_{noise}, dove σ_{noise} e' il valore r.m.s. del rumore (tale scelta e' arbitraria, avrei potuto chiedere 6 σ_{noise} per maggiore immunita' al rumore) si ha:

$$\Delta V_{TH} = V_{TH}^{+} - V_{TH}^{-} = V_{DD}\frac{R_1}{R_2} = 500mV$$

$$\Downarrow$$

$$\sigma_{noise}\big|_{\max} = \frac{\Delta V_{TH}}{4} = 125mV\ r.m.s.$$

Esercizio 2

a) Valore di V^+ e trasferimento V_{out}/I_{in}

In continua siamo in assenza di segnale, pertanto la tensione di uscita, per il principio di sovrapposizione degli effetti vale:

$$V_{out,DC} = V^{+}\left(1+\frac{R_f}{R_{bias}}\right) + V_{bias}\left(-\frac{R_f}{R_{bias}}\right)$$

Quindi, perche' $V_{out,DC} = 0V$ si deve avere

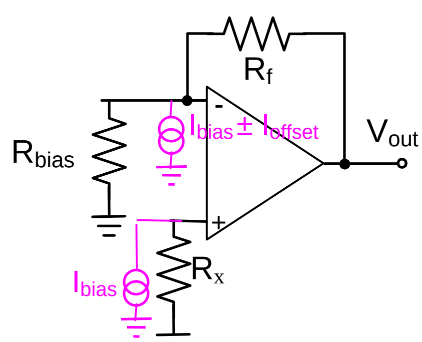
$$V^{+} = V_{bias}\left(\frac{R_f}{R_f+R_{bias}}\right) = 2V$$

Su segnale, poiche' l'amplificatore operazionale e' ideale, la retroazione tende a fissare a terra la tensione del morsetto invertente, che risulta, quindi, un nodo di terra virtuale. Essendo a bassa frequenza le capacita' sono assimilabili a circuiti aperti. La corrente I_{in} scorre, quindi, tutta in R_f e la tensione di uscita risulta $|V_{out}| = I_{in}R_f$.

Il trasferimento V_{out}/I_{in} nel caso di amplificatore operazionale ideale risulta

$$\frac{V_{out}}{I_{in}} = R_f = 2M\Omega$$

b) R_x per la minimizzazione delle correnti di bias



Le correnti di bias sono correnti continue, quindi le capacita' sono un circuito aperto.
Per minimizzare le correnti di bias occorre far si' che la resistenza vista dal morsetto + dell'operazionale sia uguale alla resistenza vista dal morsetto -. Pertanto la resistenza R_x deve essere tale che:

$$R_x = R_f // R_{bias} = 4M\Omega$$

Tale valore della resistenza R_x non e' pero' in grado di agire, ovviamente, sull'offset delle correnti di bias, il cui effetto sull'uscita e' pari a

$$V_{out} = \pm I_{offset}R_f = \pm 400mV$$

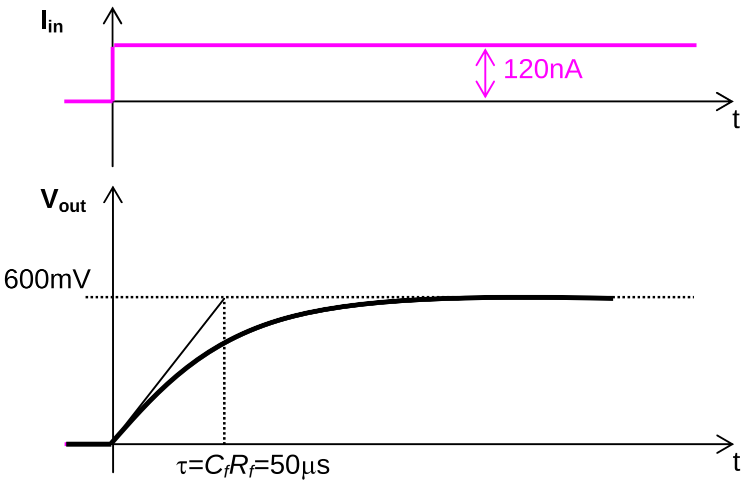
c) Risposta al gradino di corrente

Nel caso di amplificatore operazionale ideale, le due capacita' *C* non influenzano in alcun modo il trasferimento del segnale. L'unica capacita' che introduce una singolarita' (polo) e' la capacita' C_f.

La costante di tempo del polo introdotto nel trasferimento ideale ad anello chiuso e' pari a

$\tau_p = C_f R_f = 50\mu s$

Il circuito, considerando l'amplificatore operazionale ideale, si comporta, pertanto, da filtro passa-basso per la corrente di ingresso (notare che il polo del guadagno ideale coincide correttamente con lo zero del guadagno d'anello che calcoleremo al punto successivo).
Il segnale di tensione di uscita avra' andamento esponenziale con costante di tempo $\tau_p = 50\mu s$ e andra' a regime al valore $R_f * I_{in}$=600mV. Pertanto l'andamento nel tempo della corrente di ingresso e della tensione di uscita sono i seguenti:



d) Guadagno d'anello

Calcoliamo il guadagno d'anello del circuito, spegnendo i generatori forzanti e tagliando, al solito, l'anello immediatamente a valle del generatore pilotato che modellizza l'amplificatore operazionale. In tal caso non e' rilevante il valore, ricostruito a valle del taglio, di impedenza vista a monte.
Procediamo per ispezione.

$$G_{loop}(s) = G_{loop}(0)\frac{(1+s\tau_z)}{(1+s\tau_p)(1+s\tau_0)}$$

In continua i condensatori sono un circuito aperto, quindi:

$$G_{loop}(0) = -\frac{R_{bias}}{R_{bias}+R_f}A_0 = -14226 \to 83dB$$

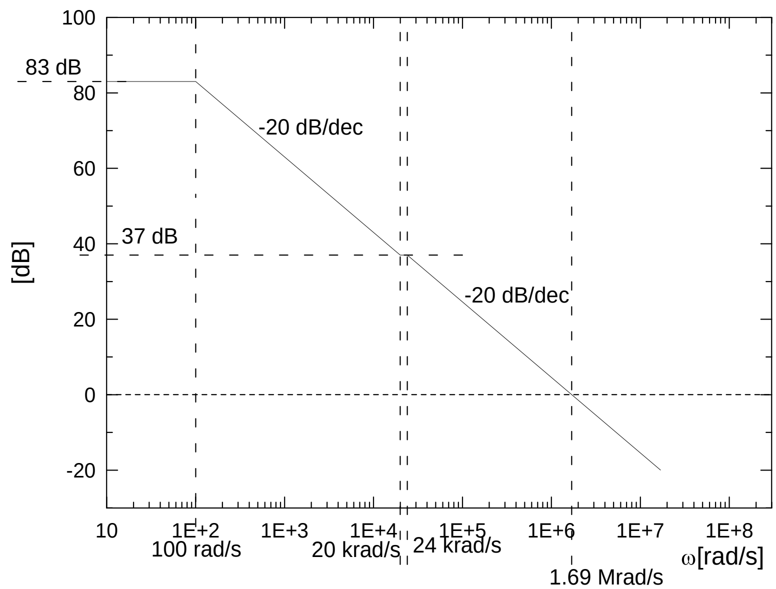
(C_f//C) introduce un polo nel guadagno d'anello, la cui costante di tempo e'

$$\tau_p = (C_f + C)(R_{bias} // R_{bias}) = 42\mu s \to \omega_p = \frac{1}{\tau_p} = 24krad/s$$

Dalla costante di tempo possiamo ricavare la pulsazione del polo dell'operazionale ad anello aperto:

$$\omega_o = \frac{1}{\tau_o} = 100 rad/s$$

Il diagramma di Bode del modulo del guadagno d'anello e' il seguente:



Il modulo del guadagno d'anello taglia l'asse 0dB con pendenza -20dB/dec alla pulsazione di 1.69 Mrad/s, ben oltre una decade dopo l'ultima singolarita', come si puo' facilmente calcolare imponendo $|G_{loop}(s)|=1$. Il margine di fase del circuito e', pertanto, pari a 90°.

Esercizio 3

a) numero di bit

Il FSR dell'ADC e' pari a

$$FSR_{ADC} = 3.3V$$

Poiche' la dinamica del segnale in ingresso e' pari a 600mV, con il guadagno assegnato i segnali di ingresso non coprono l'intera dinamica dell'ADC ma hanno una dinamica all'ingresso dell'ADC di 3V. La risoluzione richiesta in ingresso e' data da:

$$Ris_{ingresso} = \frac{2}{1000} dinamica_{ingresso} = 1.2mV$$

La risoluzione dell'ADC, espressa in LSB, e' data da:

$$1LSB = \frac{FSR_{ADC}}{2^n}$$

Pertanto si deve chiedere che

$$1LSB = Ris_{ingresso} |G|$$

da cui

$$n = \ln_2 \frac{FSR_{ADC}}{Ris_{ingresso} |G|} = 9.1 \rightarrow n_{bit} = 10$$

Con tale numero di bit la risoluzione dell'ADC e' pari a

$$1LSB = \frac{FSR_{ADC}}{2^n} = 3.22mV$$

e il valore di tensione pari ad 1LSB riferito all'ingresso e'

$$1LSB_{in} = \frac{1LSB}{|G|} = 0.64mV$$

ovviamente minore della risoluzione richiesta.

b) tensioni di comando del MOSFET

Calcoliamo la massima escursione del segnale in ingresso al circuito di S&H.

$$V_{out}\big|_{\max} = V_{in,\min} G = -600mV \cdot (-5) = 3V$$

$$V_{out}\big|_{\min} = V_{in,\max} G = 0$$

Durante la fase di *Sampling* chiediamo che l'NMOS sia acceso e dunque che $V_G > (V_{out}|_{max} + V_{T,n} = 4V$, mentre durante la fase di *Hold* chiediamo che l'NMOS sia spento e, dunque, che $V_G < V_{out}|_{min} + V_{T,n} = 1V$.
Poiche in fase di *Hold* vogliamo garantirci 1V di margine, si chiede che V_G sia uguale a 0V.
Calcoliamo ora la tensione di gate che garantisce, in fase di *Sampling* una $R_{ds,on}$ massima di 50 Ω.

$$R_{ds,on} = \frac{1}{2k_n\left(V_{GS} - V_{T,n}\right)}$$

$$\left(V_{GS} - V_{T,n}\right) = \frac{1}{2k_n R_{ds,on}}$$

$$V_{GS} = \frac{1}{2k_n R_{ds,on}} + V_{T,n} = 3V$$

da cui si ricava che la tensione di gate necessaria e':

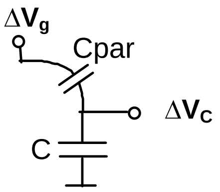
$$V_G = V_{GS} + V_{S,\max} = 3V + 3V = 6V\ .$$

Con tale tensione di comando al *gate* nel caso di segnali nulli in ingresso la tensione di *over-drive* del NMOS risulta pari a 5V, da cui:

$$R_{ds,on} = \frac{1}{2k_n\left(V_{GS} - V_{T,n}\right)} = 20\Omega$$

c) Effetto di C_{par}

La variazione di tensione di comando al *gate* e' pari a $\Delta V_g = 6V$.
Possiamo schematizzare il problema con un partitore capacitivo:



$$\Delta V_C = \frac{C_{par}}{C_{par} + C}\Delta V_g$$

Si chiede che l'errore per iniezione di carica sia minore di 0.2LSB, pari a 0.644mV. Si ricava, quindi, che il massimo valore ammesso per la capacita' parassita e' pari a

$$C_{par} = \frac{\Delta V_C}{\Delta V_g - \Delta V_C} C = 537\,fF$$

c) Minimo valore di $R_{in,diff}$

Per non commettere errori nella conversione la fase di *Hold* deve avere una durata almeno pari al massimo tempo di conversione del convertitore. Trattandosi di un convertitore a gradinata il tempo di conversione massimo e' pari a

$$T_{conv,gradinata,\max} = \frac{2^n}{f_{ck}} = 1.024ms$$

In realta', poiche' i segnali in ingresso all'ADC hanno una dinamica massima pari a 3V, il tempo di conversione massimo sarebbe il tempo necessario perche' il DAC contenuto nell'ADC a gradinata raggiunga (e superi) la tensione di 3V. Perche' cio' avvenga e' necessario un numero di colpi di *clock* pari a

$$n_{colpi\,clock} = \frac{3V}{1LSB_{ADC}} = 932$$

E dunque il tempo di conversione massimo sarebbe

$$T_{conv,gradinata,3V} = \frac{932}{f_{ck}} = 0.932ms$$

Chiamiamo R_{in} la resistenza di ingresso ad anello chiuso del buffer. Tale resistenza, grazie all'effetto della retroazione e' pari a

$$R_{in} = R_{in}^0\left(1 - G_{loop}^*(0)\right) = R_{in,diff}\left(1 + A_0\right)$$

Durante il tempo di *Hold* la capacita' di *Hold* si scarica esponenzialmente con costante di tempo pari a $\tau = R_{in}C$, poiche' supponiamo che la durata del tempo di hold sia notevolmente inferiore alla

τ del circuito, possiamo approssimare l'andamento esponenziale con un andamento lineare. Pertanto:

$$\frac{V_{C,\max}}{\tau} T_{Hold} = \Delta V_C$$

$$\Delta V_C = 0.05 LSB = 0.161 mV$$

da cui

$$\tau = \frac{V_{C,\max} T_{hold}}{\Delta V_C} = 19.08 s$$

(nel caso in cui usassimo effettivamente il tempo di conversione per segnali fino a 3V di dinamica si avrebbe τ=17.4s)

e, dunque,

$$R_{in} = \frac{\tau}{C} = 3.82 G\Omega$$

e

$$R_{in,diff} = \frac{R_{in}}{1 + A_0} = 382 k\Omega$$

(nel caso in cui usassimo effettivamente il tempo di conversione per segnali fino a 3V di dinamica si avrebbe

$$R_{in} = \frac{\tau}{C} = 3.48 G\Omega$$

e

$$R_{in,diff} = \frac{R_{in}}{1 + A_0} = 348 k\Omega$$

)