Fondamenti di Elettronica - Ingegneria Elettronica - a.a. 2008/09
Seconda prova in itinere – 12 febbraio 2009– Traccia di soluzione

Esercizio 1

a) Caratteristiche di trasferimento

Per il principio di sovrapposizione degli effetti (il circuito di Fig. 1a e’ lineare se si trascura la saturazione della tensione di uscita dell’operazionale) la tensione di uscita sara’ la somma dei contributi dovuti a I_{in} e a V_{dd}.

$$V_{out,a,V_{dd}} = \frac{R_b}{R_a + R_b}\left(1 + \frac{R_2}{R_1}\right)V_{dd} = +1V$$

Su segnale, poiche’ l’amplificatore operazionale e’ ideale, la retroazione tende a fissare la tensione del morsetto invertente, che risulta, quindi, un nodo di terra virtuale.

$$V_{out,a,I_{in}} = -I_{in}R_2$$

Pertanto l’espressione completa della tensione di uscita risulta

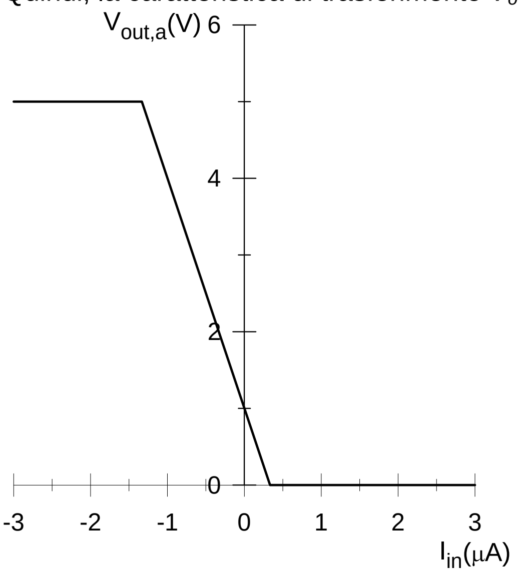
$$V_{out,a} = \frac{R_b}{R_a + R_b}\left(1 + \frac{R_2}{R_1}\right)V_{dd} - I_{in}R_2 = +1V - I_{in}R_2 \ .$$

Essa e’ valida fintanto che la tensione di uscita non satura alle alimentazioni. Calcoliamo i valori di corrente per cui si ha la saturazione alle alimentazioni:

$$V_{out,a} = 5V \Rightarrow I_{in} = -\frac{4}{3}\mu A$$

$$V_{out,a} = 0V \Rightarrow I_{in} = \frac{1}{3}\mu A$$

Quindi, la caratteristica di trasferimento $V_{out,a}$ vs. I_{in} risulta la seguente:



Calcoliamo l’espressione delle soglie di scatto del trigger di Schmitt mostrato in Fig. 1b. La soglia di scatto e’ quel valore di I_{in} tale che $V^+ = V^-$.
Calcoliamo la tensione al morsetto + dell’amplificatore operazionale, ricorrendo al principio di sovrapposizione degli effetti.

$$v^+ = I_{in}R_1 // R_2 + V_{out,b}\frac{R_1}{R_1 + R_2}$$

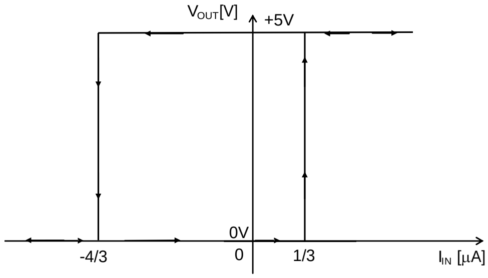
e la tensione al morsetto –

$$v^- = V_{dd}\frac{R_b}{R_b + R_a}$$

Poiche’ la tensione di uscita satura alle tensioni di alimentazione possiamo calcolare le soglie di scatto del Trigger di Schmitt non invertente determinando i valori di I_{in} per cui $V^- = V^+$:

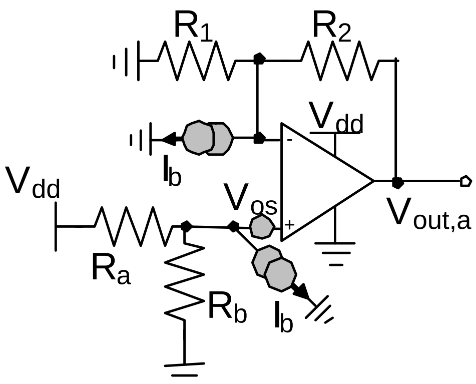
$$I_{TH}^+ = \frac{R_b}{R_a + R_b}V_{dd}\frac{1}{R_1 // R_2} = \frac{1}{3}\mu A$$

$$I_{TH}^{-} = \left(\frac{R_b}{R_a + R_b} - \frac{R_1}{R_1 + R_2} \right) \frac{V_{dd}}{R_1 // R_2} = -\frac{4}{3} \mu A$$



b) Valore in DC di $V_{out,a}$ e traslazione delle soglie di commutazione

Con riferimento al circuito di Fig. 1a, per la presenza di corrente di bias e tensione di offset, il circuito risulta il seguente:



Possiamo applicare il principio di sovrapposizione degli effetti (sempre con le clausole del punto a) e ottenere:

$V_{out,a,V_{dd}} = \frac{R_b}{R_a + R_b} \left(1 + \frac{R_2}{R_1} \right) V_{dd} = +1V$, come gia' calcolato

$$V_{out,a,V_{os}} = \pm V_{os} \left(1 + \frac{R_2}{R_1} \right) = \pm 120mV$$

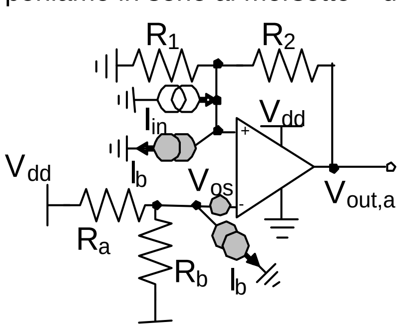
$$V_{out,a,I_b^+} = -(R_a // R_b) I_b^+ \left(1 + \frac{R_2}{R_1} \right) = -6mV$$

$$V_{out,a,I_b^-} = I_b^- R_2 = 180mV$$

Quindi l'intervallo di valori che puo' assumere la tensione di uscita $V_{out,a}$:

$$V_{out,a} = +1V \pm 120mV + 180mV - 6mV = 1.054V \div 1.294V$$

Per quanto riguarda il circuito di Fig. 1b, tenendo conto della tensione di offset (che per comodita' poniamo in serie al morsetto – dell'amplificatore operazionale) e delle correnti di bias avremo:



da cui

$$v^+ = (I_{in} - I_b)(R_1 // R_2) + v_{out,b} \frac{R_1}{R_1 + R_2}$$

e

$$v^- = V_{dd}\frac{R_b}{R_b+R_a} \pm V_{os} - I_b\left(R_a // R_b\right)$$

Quindi, lo scatto della tensione di uscita dell'amplificatore operazionale avviene quando $v^+ = v^-$, da cui ricaviamo per le nuove soglie di scatto

$$I^+_{TH,new} = \underbrace{\frac{R_b}{R_a+R_b}V_{dd}\frac{1}{R_1 // R_2}}_{I^+_{TH}} + I_b \pm \frac{V_{os}}{R_1 // R_2} - I_b\frac{R_a // R_b}{R_1 // R_2}$$

$$I^-_{TH,new} = \underbrace{\left(\frac{R_b}{R_a+R_b} - \frac{R_1}{R_1+R_2}\right)\frac{V_{dd}}{R_1 // R_2}}_{I^-_{TH}} + I_b \pm \frac{V_{os}}{R_1 // R_2} - I_b\frac{R_a // R_b}{R_1 // R_2}$$

Pertanto la massima variazione delle soglie di scatto risultera' pari a

$$\left|\Delta I_{TH}\right| = I_b \pm \frac{V_{os}}{R_1 // R_2} - I_b\frac{R_a // R_b}{R_1 // R_2} = 60nA \pm 40nA - 2nA = +18nA \div +98nA$$

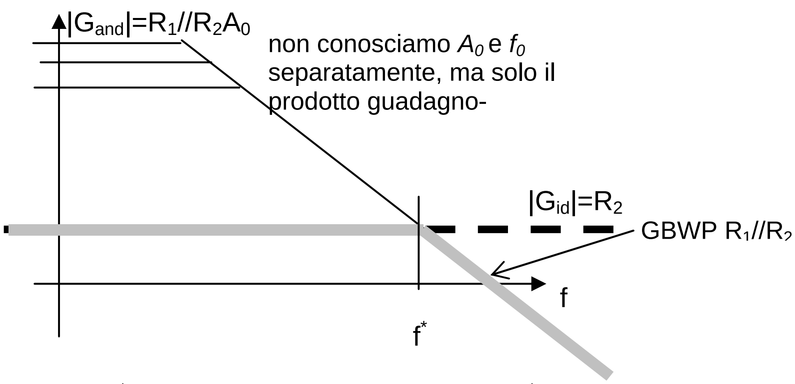
c) Risposta nel tempo

Per calcolare la risposta nel tempo calcoliamo il guadagno ideale (gia' calcolato al punto a) ed il guadagno d'anello, da cui ricaviamo il guadagno d'andata e, per via grafica, determiniamo le singolarita' ad anello chiuso. Nota la risposta in frequenza del circuito reale disegniamo l'andamento nel tempo della tensione di uscita.

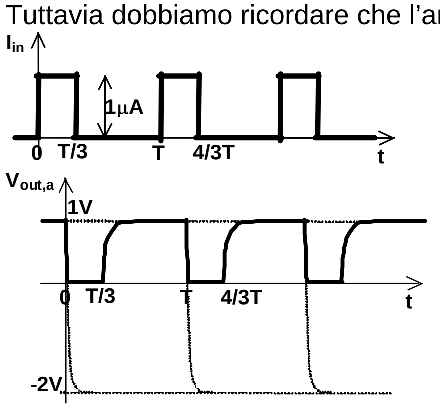
Calcoliamo il guadagno d'anello del circuito, spegnendo i generatori forzanti e tagliando, al solito, l'anello immediatamente a valle del generatore pilotato che modellizza l'amplificatore operazionale. In tal caso non e' rilevante il valore, ricostruito a valle del taglio, di impedenza vista a monte.

$$G_{loop}(s) = -\frac{R_1}{R_1+R_2}\frac{A_0}{(1+s\tau_0)}$$

Calcoliamo, quindi, il guadagno d'andata: $G_{and}(s) = -G_{id}(s)G_{loop}(s) = -\frac{R_2R_1}{R_1+R_2}\frac{A_0}{(1+s\tau_0)}$



dove f^* deve soddisfare la relazione $G_{id}f^* = GBWP\ (R_1//R_2)$, da cui f^* = 2MHz, quindi la costante di tempo del polo ad anello chiuso sara' τ = 80ns, per cui il circuito in T/3 andrebbe a regime. Tuttavia dobbiamo ricordare che l'amplificatore operazionale satura alle tensioni di alimentazione.



Esercizio 2

a) Guadagno differenziale

La tensione in ingresso all'ADC e' data da

$$v_{in\,ADC} = v_d G\left(1+\frac{R_2}{R_1}\right)$$

La risoluzione dell'ADC e' pari a 1 LSB ed e' calcolabile con la seguente relazione:

$$1LSB = \frac{FSR_{ADC}}{2^n} = 610\mu V$$

La risoluzione richiesta in ingresso e' data da:

$$Ris_{ingresso} = \frac{5}{1000} ampiezza_{minima,\,ingresso} = 25\mu V$$

Pertanto si deve chiedere che

$$1LSB = Ris_{ingresso} G\left(1+\frac{R_2}{R_1}\right)$$

da cui

$$G_{\min} = \frac{1LSB}{Ris_{ingresso}\left(1+\frac{R_2}{R_1}\right)} = 2.44$$

Il guadagno *G* massimo e' quello che porta il segnale di ampiezza massima a coprire l'intero FSR dell'ADC. Si ha, pertanto:

$$G_{\max} = \frac{FSR_{ADC}}{v_{d,\max}\left(1+\frac{R_2}{R_1}\right)} = 10$$

Quindi il guadagno *G* deve essere positivo e compreso tra 2.44 e 10.

b) massima durata del tempo di hold

Chiamiamo R_{in} la resistenza di ingresso ad anello chiuso dell'amplificatore operazionale vista al morsetto non invertente. Tale resistenza, grazie all'effetto della retroazione e' pari a

$$R_{in} = R_{in}^0\left(1-G^*_{loop}(0)\right) = \left(R_{id} + R_1 // R_2\right)\left(1+A_0\frac{R_{id} // R_1}{R_{id} // R_1 + R_2}\right) \cong 10G\Omega$$

Durante il tempo di *Hold* la capacita' di *Hold* si scarica esponenzialmente con costante di tempo pari a $\tau = R_{in}C = 10s$, poiche' supponiamo che la durata del tempo di hold sia notevolmente inferiore alla τ del circuito, possiamo approssimare l'andamento esponenziale con un andamento lineare. Pertanto:

$$\frac{V_{C,\max}}{\tau} T_{Hold} = \Delta V_C$$

dove

$$V_{C,\max} = 500mV$$

e

$$\Delta V_C = \frac{1}{\left(1+\frac{R_2}{R_1}\right)}\frac{LSB}{2}$$

da cui

$$T_{hold,\max} = \frac{V_{C,\max}}{\tau}\Delta V_c = 610\mu s$$

c) Frequenza di clock

Nel caso di un ADC a doppia rampa il tempo di conversione e' pari a

$$T_{conv}\big|_{\max,doppia\ rampa} = 2\frac{2^n}{f_{ck}}$$

Per rispettare il teorema del campionamento dobbiamo campionare con una frequenza pari ad almeno il doppio della massima frequenza di segnale. Nel caso di ingresso sinusoidale, pertanto, si dovra' garantire che:

$$f_{campionamento} \geq 2 f_{\sin} = 2kHz$$

Ipotizzando che il tempo di sample sia totalmente trascurabile rispetto al tempo di *hold* che deve, invece, essere almeno pari al tempo di conversione si dovra' chiedere che

$$f_{ck} \geq 2^{n+1} f_{campionamento,\min} = 32.8MHz$$

La frequenza di *clock* deve, quindi, essere almeno pari a 32.8 MHz.

d) CMRR

La tensione di modo comune in uscita dal blocco *G* sara' data da

$$v_{out,G} = G_{cm} v_{cm}$$

indicando con G_{cm} il guadagno di modo comune del blocco *G*.

La tensione in ingresso all'ADC, causata dal segnale di modo comune, risultera' pari a

$$v_{in,ADC} = \left(1 + \frac{R_2}{R_1}\right) G_{cm} v_{cm}$$

Perche' tale tensione sia al piu' pari a *0.5 LSB* occorrera' chiedere che

$$G_{cm} = \frac{\frac{LSB}{2}}{v_{cm}\left(1 + \frac{R_2}{R_1}\right)} = 15.25 \cdot 10^{-6}$$

da cui, ipotizzando di usare un guadaagno differenziale pari al minimo, si dovra' chiedere che

$$CMRR = \left|\frac{G_d}{G_{cm}}\right| = \frac{G_{\min}}{G_{cm}} = 1.6 \cdot 10^5 \rightarrow 104dB$$

f) livelli di quantizzazione

Per definizione il rapporto segnale-rumore massimo ottenibile con un ADC e' dato dalla relazione

$$SNR\big|_{teo,dB} = 10 \log_{10} \frac{\left(\frac{V_{FS}}{2} \frac{1}{\sqrt{2}}\right)^2}{\frac{LSB^2}{12}} = 10 \log_{10}\left(2^{n-1} \cdot 3\right) = 6.02n + 1.76 = 80.02dB$$

Dato che il SNR dell'ADC in question e' inferiore al valore teorico, significa che si ha altro rumore oltre al rumore di quantizzazione. Il numero di bit efficaci e', quindi, pari a

$$n_{eff} = \frac{SNR - 1.76}{6.02} = 12.5$$

Da cui possiamo ricavare il numero di livelli di quantizzazione effettivamente utili per la conversione

$$n_{livelli\ utili} = 2^{n_{eff}} = 5792$$

Quindi, dato il *SNR = 77dB*, il numero di livelli di quantizzazione effettivamente utili per la conversione e' pari a 5792.