

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2012/13

Appello Straordinario – 10 maggio 2013

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)

Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito riportato nella Fig. 1a.

- a) **Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione $V_{out}(t)$ quando in ingresso e' applicato il segnale di Fig. 1b. (non periodico). Si giustifichi la risposta.**

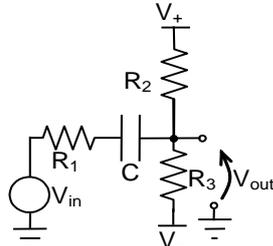


Fig. 1a

$$\begin{aligned} R_1 &= 3k\Omega \\ R_2 &= 3k\Omega \\ R_3 &= 1k\Omega \\ C &= 1nF \\ V_- &= -1V \\ V_+ &= +3V \end{aligned}$$

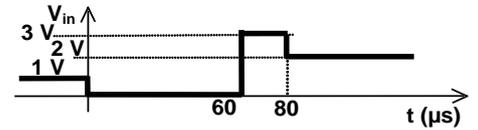


Fig. 1b

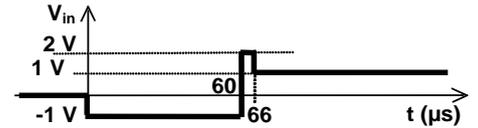


Fig. 1c

- b) Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione $V_{out}(t)$ quando in ingresso e' applicato il segnale di Fig. 1c. (non periodico). Si giustifichi la risposta.

Esercizio 2

Si consideri il circuito a MOSFET riportato nella Fig. 2, in cui v_{in} e' un generatore di tensione di piccolo segnale.

- a) **Dimensionare il valore del fattore di forma $(W/L)_2$ di M2 che garantisca una corrente di polarizzazione di 2mA in M2. Si determinino, quindi, le tensioni a tutti i nodi e le correnti in tutti i rami.**
- b) **Determinare il guadagno di piccolo segnale v_{out}/v_{in} a bassa frequenza (C circuito aperto).**
- c) Disegnare il diagramma di Bode del modulo del trasferimento di piccolo segnale v_{out}/v_{in} , quotandone tutti i punti significativi.
- d) Determinare il massimo valore della resistenza R_d che garantisca il funzionamento in saturazione dei transistori.

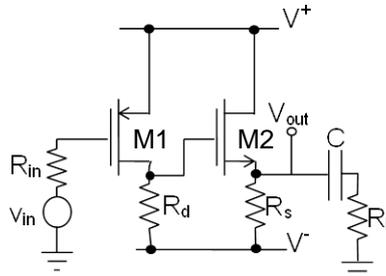


Fig.2

$$\begin{aligned} \frac{1}{2}\mu_n C_{ox} &= 100 \mu A/V^2 \\ |k_p| &= \frac{1}{2}\mu_p C_{ox} (W/L)_p = 100 \mu A/V^2 \\ V_{Tn} &= |V_{Tp}| = 1V \\ R_{in} &= 50\Omega \\ R_s &= 900\Omega \\ C &= 47nF \\ R_d &= 3k\Omega \\ R_L &= 10k\Omega \\ V^+ &= +5V \\ V^- &= -5V \\ r_0 &= \infty \end{aligned}$$

Esercizio 3

Si consideri la catena di acquisizione mostrata in Fig. 3. Si supponga che gli amplificatori operazionali saturino alle tensioni di alimentazione.

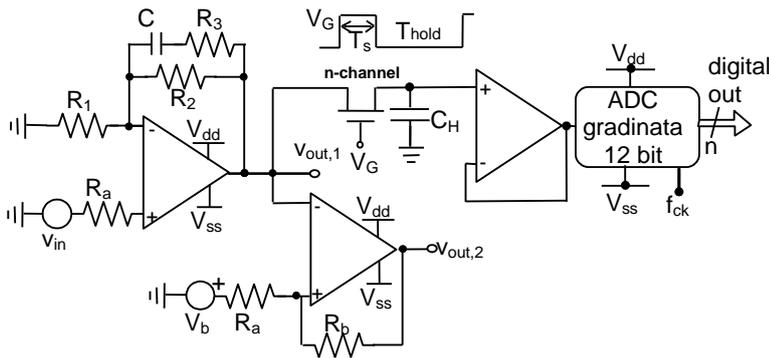


Fig. 3

$$\begin{aligned} C &= 47pF \\ R_1 &= 1k\Omega \\ R_2 &= 19k\Omega \\ R_3 &= 10k\Omega \\ R_a &= 2k\Omega \\ R_b &= 3k\Omega \\ V_{dd} &= +5V \\ V_{ss} &= -5V \\ V_b &= +2V \\ k_n &= \frac{1}{2}\mu_n C_{ox} (W/L)_n = 5 mA/V^2 \\ V_{Tn} &= 2V \end{aligned}$$

- a) **Disegnare l'andamento della caratteristica di trasferimento ingresso-uscita ($v_{out,2}/v_{out,1}$), quotandone tutti i punti significativi e mostrando in dettaglio i calcoli effettuati per determinare l'andamento di tale caratteristica.**
- b) **Tracciare il diagramma di Bode del modulo del trasferimento $V_{out,1}/V_{in}$, quotandone tutti i punti significativi.**
- c) **Si consideri un segnale di ingresso in DC pari a -100mV. Determinare i valori limite della tensione di comando che deve essere applicata all'elettrodo di gate del transistore MOS per garantire una resistenza $R_{ds,off}$ idealmente infinita nella fase di Hold e una resistenza $R_{ds,on}$ non superiore a 8 Ω nella fase di Sample.**
- d) Determinare il minimo valore di capacita' di Hold che garantisca un droop rate inferiore a $1/2LSB/ms$, nelle ipotesi che l'amplificatore operazionale che realizza il buffer di tensione sia caratterizzato da una resistenza di ingresso differenziale $R_{id} = 10 M\Omega$ e da un guadagno ad anello aperto $A_0 = 70dB$.
- e) Determinare il valore minimo della frequenza di clock dell'ADC che garantisca di poter ricostruire la forma di una sinusoide in ingresso con frequenza 10 kHz, se il convertitore e' del tipo a gradinata. (Si assuma un tempo di sample pari a un colpo di clock)