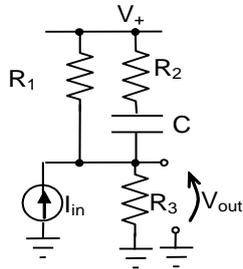


Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ....  
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

**ESERCIZIO 0 - DA RISOLVERE OBBLIGATORIAMENTE IN MANIERA ESATTA**  
 (pena la non correzione dei restanti esercizi)

Si consideri il circuito riportato nella Fig. 1a.

**Determinare la costante di tempo del circuito ed il valore asintotico della tensione di uscita  $V_{out}$ , per  $t$  tendente a  $+\infty$  e a  $-\infty$ , quando in ingresso e' applicato il segnale (non periodico) mostrato in Fig. 1b, se  $T = 50 \mu s$ .**



$R_1 = 10 k\Omega$   
 $R_2 = 5 k\Omega$   
 $R_3 = 20 k\Omega$   
 $C = 300 pF$   
 $V_+ = +6V$

Fig. 1a

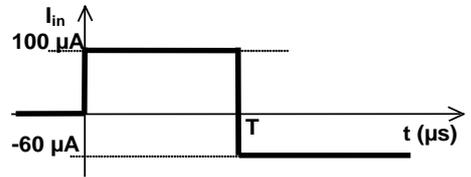


Fig. 1b

**Esercizio 1**

Si consideri nuovamente il circuito riportato nella Fig. 1a.

- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione  $V_{out}(t)$  quando in ingresso e' applicato il segnale di Fig. 1b. (non periodico), se  $T = 50 \mu s$ . Si giustifichi la risposta.
- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione  $V_{out}(t)$  quando in ingresso e' applicato il segnale di Fig. 1b. (non periodico), se  $T = 3.5 \mu s$ . Si giustifichi la risposta.

**Esercizio 2**

Si consideri il circuito a MOSFET riportato nella Fig. 2, in cui  $v_{in}$  e' un generatore di tensione di piccolo segnale.

- Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- Determinare il guadagno di piccolo segnale  $v_{out}/v_{in}$  a bassa frequenza ( $C_1$  e  $C_{out}$  circuiti aperti).**
- Determinare le singularita' introdotte dalle capacita'  $C_1$  e  $C_{out}$  nel trasferimento di piccolo segnale  $v_{out}/v_{in}$ .
- Determinare la massima escursione possibile per la tensione di uscita che garantisca il funzionamento in saturazione dei transistori.

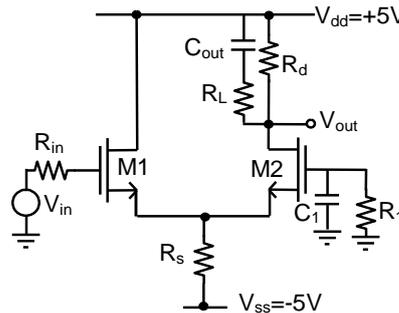


Fig.2

$k_n = 1/2 \mu_n C_{ox} (W/L)_n = 1 \text{ mA/V}^2$   
 $V_{Tn} = 0.7 \text{ V}$   
 $R_{in} = 500 \Omega$   
 $R_1 = 500 \text{ k}\Omega$   
 $R_s = 1.65 \text{ k}\Omega$   
 $C_1 = 470 \text{ nF}$   
 $C_{out} = 10 \text{ nF}$   
 $R_d = 4.5 \text{ k}\Omega$   
 $R_L = 4.5 \text{ k}\Omega$   
 $r_0 = \infty$

**Esercizio 3**

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3, che svolge la funzione logica  $Y = (A+B) \cdot (C+A)$ .

- Disegnare la rete di pull-up e la rete di pull-down, giustificando le scelte effettuate, per ottenere la funzione logica con una porta in tecnologia CMOS in forma minima.**
- Determinare il minimo tempo necessario perche' l'uscita passi da  $V_{dd}$  a  $(V_{dd} - V_T)$ , a seguito di una opportuna transizione dell'ingresso.

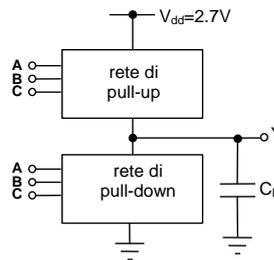


Fig. 3

$k_n = 1/2 \cdot \mu_n C_{ox} (W/L)_n = 100 \mu A/V^2$   
 $|k_p| = 1/2 \cdot \mu_p C_{ox} (W/L)_p = 40 \mu A/V^2$   
 $|V_{Tp}| = V_{Tn} = 0.7V$   
 $C_L = 12 \text{ pF}$

**Esercizio 4**

Si consideri il circuito riportato nella Fig. 4a. I diodi conducono quando sono polarizzati in diretta con una tensione ai loro capi pari a 0.7 V. La tensione  $V_{in}$  e' riportata in Fig. 4b.

**Disegnare l'andamento temporale della tensione di uscita  $V_{out}(t)$ , quotandone tutti i punti significativi e giustificando la risposta.**

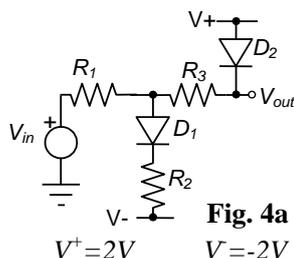


Fig. 4a

$R_1 = 2 \text{ k}\Omega$     $R_2 = 10 \text{ k}\Omega$     $R_3 = 4 \text{ k}\Omega$

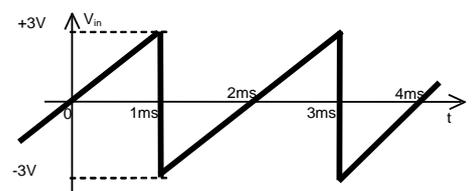


Fig. 4b