

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2017/18

Appello Zero – 9 luglio 2018

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, "Appello Zero", numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome e numero di matricola.
3. Scrivere con grafia leggibile e con la penna.
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto. La durata della prova e' 2 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri la catena di acquisizione mostrata nella Fig. 1, in cui V_{in} e' un generatore di segnali sinusoidali di ampiezza minima 300 mV e frequenza pari a 1.6 kHz . Il convertitore analogico digitale e' del tipo a doppia rampa. Si assuma che l'amplificatore operazionale saturi alle tensioni di alimentazione.

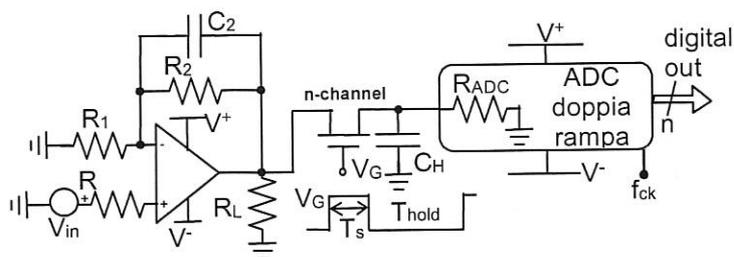


Fig. 1

$$V^+ = -V^- = 4.5\text{ V}$$

$$R_1 = 10\text{ k}\Omega$$

$$R_2 = 90\text{ k}\Omega$$

$$R = 50\ \Omega$$

$$R_L = 120\ \Omega$$

$$C_2 = 4\text{ pF}$$

$$R_{ADC} = 100\text{ M}\Omega$$

$$k_n = \frac{1}{2}\mu_n C_{ox} W/L = 6\text{ mA/V}^2$$

$$V_{Tn} = 0.8\text{ V}$$

$$f_{ck} = 25\text{ MHz}$$

- a. **Determinare la funzione di trasferimento ideale $V_{out}(s)/V_{in}(s)$ e tracciarne il diagramma di Bode del modulo quotandone tutti i punti significativi.**
- b. **Determinare il minimo valore che deve assumere la capacita' di Hold, C_H per consentire la corretta conversione dei segnali in ingresso, con una risoluzione dello 0.2%.**
- c. Determinare il margine di fase del circuito amplificatore, assumendo per l'amplificatore operazionale un prodotto guadagno larghezza di banda $GBWP = 40\text{ MHz}$.

Esercizio 2

Si consideri il circuito amplificatore mostrato in Fig. 2, in cui v_{in} e' un generatore di tensione di piccolo segnale.

- a. **Determinare la polarizzazione del circuito (corrente in tutti i rami e tensione a tutti i nodi), specificando l'intervallo di tensioni che puo' assumere il nodo di V_{out} per garantire il corretto funzionamento del circuito amplificatore.**
- b. **Determinare il trasferimento di piccolo segnale v_{out}/v_{in} , a bassa frequenza, assumendo che il solo transistor M_2 sia caratterizzato da una resistenza di uscita $r_{o2} = 65\text{ k}\Omega$.**
- c. Tracciare il diagramma di Bode della funzione di trasferimento $V_{out}(s)/V_{in}(s)$, assumendo che il solo transistor M_2 sia caratterizzato da una resistenza di uscita $r_{o2} = 65\text{ k}\Omega$.

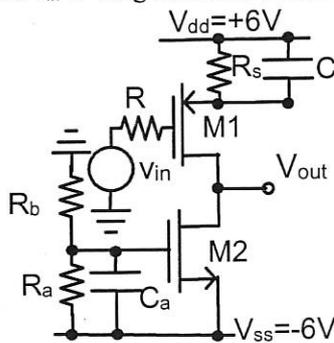


Fig. 2

$$V_{dd} = -V_{ss} = 6\text{ V}$$

$$k_n = \frac{1}{2}\mu_n C_{ox} W/L = 0.5\text{ mA/V}^2$$

$$|k_p| = \frac{1}{2}\mu_p C_{ox} W/L = 0.5\text{ mA/V}^2$$

$$V_{Tn} = |V_{Tp}| = 1\text{ V}$$

$$R = 50\ \Omega$$

$$R_s = 8\text{ k}\Omega$$

$$R_a = 200\text{ k}\Omega$$

$$R_b = 400\text{ k}\Omega$$

$$C_a = 10\ \mu\text{F}$$

$$C = 100\text{ nF}$$

Esercizio 3

Si consideri la porta logica mostrata in Fig. 3. Le variabili di ingresso A e B sono segnali logici che assumono i valori 0 V (livello logico basso) o V_{dd} (livello logico alto).

Determinare la funzione logica svolta dalla porta e determinare i valori analogici della tensione di uscita V_{out} per le diverse combinazioni delle variabili di ingresso. Si facciano le opportune approssimazioni.

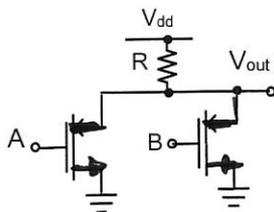


Fig. 3

$$V_{dd} = +6\text{ V}$$

$$k_n = \frac{1}{2}\mu_n C_{ox} W/L = 0.25\text{ mA/V}^2$$

$$V_T = 1\text{ V}$$

$$R = 8\text{ k}\Omega$$

Formule Utili:

MOS in Saturazione:	$I_D = k (V_{GS} - V_T)^2$
MOS in Zona Ohmica:	$I_D = k [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$