

# Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2013/14

## Secondo Appello – 8 settembre 2014

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ....  
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.  
 Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

### Esercizio 1

Si consideri il circuito amplificatore a MOSFET mostrato in Fig. 1a, in cui  $V_a$  e  $V_b$  sono due generatori di tensione che forniscono sia la necessaria polarizzazione che il segnale, il cui andamento e' mostrato in Fig. 1b.

- a. Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b. Determinare il trasferimento di piccolo segnale  $v_{out}/(v_a-v_b)$  a media frequenza (C circuito chiuso), assumendo che tutti i transistori siano caratterizzati da una resistenza di uscita  $r_o = \infty$ .**
- c. Assumendo di disporre di un processo che fornisca resistori con una resistenza per quadro pari a  $0.5k\Omega/\square$ , determinare il numero di quadri necessario per il resistore  $R_0$  che possa sostituire il generatore di corrente  $I_0$ , senza alterare la polarizzazione dello stadio.
- d. Tracciare il diagramma temporale della tensione complessiva di uscita  $V_{out}$  se i segnali in ingresso  $v_a$  e  $v_b$  hanno l'andamento mostrato in Fig. 1b. Si assuma che tutti i transistori siano caratterizzati da una resistenza di uscita  $r_o = \infty$ .

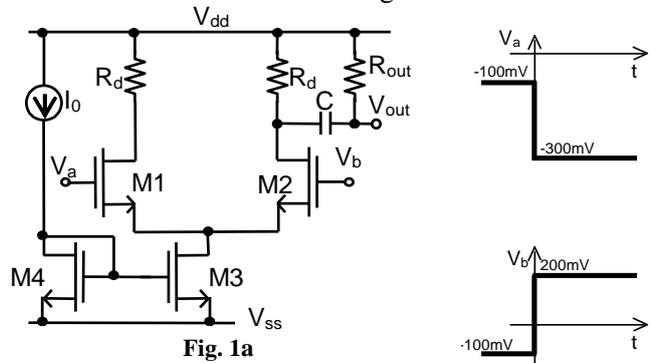


Fig. 1a

Fig. 1b

$$\begin{aligned}
 R_{out} &= 10 \text{ k}\Omega & C &= 100 \text{ pF} \\
 R_d &= 5 \text{ k}\Omega \\
 V_{dd} &= +2.5 \text{ V} & V_{ss} &= -3.7 \text{ V} \\
 I_0 &= 0.5 \text{ mA} & V_{Tn} &= 0.7 \text{ V} \\
 \frac{1}{2}\mu_n C_{ox} &= 0.1 \text{ mA/V}^2 \\
 (W/L)_1 &= (W/L)_2 = (W/L)_4 = 5 \\
 (W/L)_3 &= 10
 \end{aligned}$$

### Esercizio 2

Si consideri la catena di acquisizione mostrata in Fig. 2, in cui l'ADC e' del tipo ad approssimazioni successive con una risoluzione di 10 bits. Si supponga che l'amplificatore operazionale saturi alle tensioni di alimentazione.

- a. Tracciare il diagramma di Bode del modulo della funzione di trasferimento  $V_{out}/V_{in}$ , nelle ipotesi di considerare l'amplificatore operazionale ideale.**
- b. Determinare la minima tensione in continua in ingresso che puo' essere convertita in una parola digitale, garantendo una risoluzione dell'1% del fondo scala.**
- c. Determinare la massima frequenza di un segnale sinusoidale in ingresso con ampiezza massima compatibile con la massima dinamica disponibile, che possa essere convertito commettendo un errore non superiore ad 1LSB.

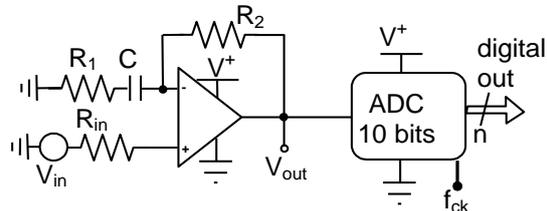


Fig. 2

$$\begin{aligned}
 R_1 &= 1 \text{ k}\Omega & R_2 &= 9 \text{ k}\Omega \\
 C &= 1 \text{ nF} & R_{in} &= 47 \Omega \\
 V^+ &= 5 \text{ V} & f_{ck} &= 8 \text{ MHz}
 \end{aligned}$$

### Esercizio 3

Si consideri il circuito per la conversione digitale-analogica, mostrato in Fig. 3. Si supponga che l'amplificatore operazionale saturi alle tensioni di alimentazione.

- a. Determinare i valori minimi e massimi della tensione analogica di uscita e la risoluzione del DAC.**
- b. Assumendo  $C_x=0F$  e  $R_s=0\Omega$ , se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno larghezza di banda pari a 18 MHz, determinare quale sia il settling time del DAC.
- c. Determinare il massimo prodotto guadagno-larghezza di banda che garantisca la stabilita' del circuito con almeno 45° di margine di fase.

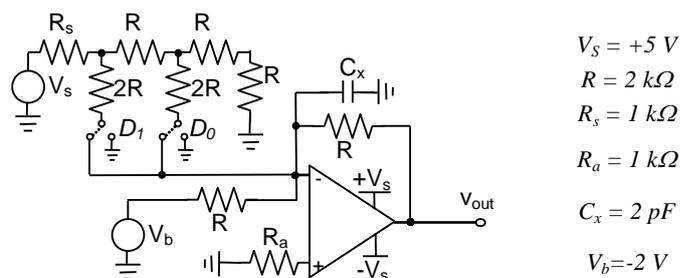


Fig. 3

$$\begin{aligned}
 V_s &= +5 \text{ V} \\
 R &= 2 \text{ k}\Omega \\
 R_s &= 1 \text{ k}\Omega \\
 R_a &= 1 \text{ k}\Omega \\
 C_x &= 2 \text{ pF} \\
 V_b &= -2 \text{ V}
 \end{aligned}$$