

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2010/11

Secondo appello – 8 settembre 2011

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.
 Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito amplificatore mostrato in Fig. 1.

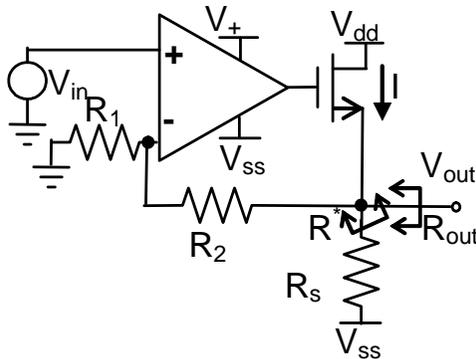


Fig. 1

$$\begin{aligned}
 R_1 &= 2k\Omega \\
 R_2 &= 20k\Omega \\
 V_{T,n} &= 1V \\
 k_n &= \frac{1}{2}\mu_n C_{ox} (W/L)_n = 20mA/V^2 \\
 V_{ss} &= -8V \\
 V_{dd} &= +10V \\
 V_+ &= +12V
 \end{aligned}$$

- a) **Determinare il valore che deve assumere la resistenza R_s per garantire una corrente I , circolante nel transistore MOS, pari a $20mA$, quando v_{in} e' pari a $0V$.**
- b) **Determinare il minimo valore della tensione V_{dd} che garantisca la saturazione del MOSFET, quando v_{in} e' pari a $0V$, sempre assumendo che nel nMOS circolino $20mA$.**
- c) **Determinare l'espressione ed il valore del guadagno ideale v_{out}/v_{in} .**
- d) Determinare l'espressione ed il valore della resistenza di uscita R_{out} , se $A_0 = 100dB$.
- e) Se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno-larghezza di banda $GBWP = 100MHz$, determinare il tempo necessario perche' la tensione di uscita raggiunga il valore a regime, a meno dell'1%, a seguito dell'applicazione di un gradino in ingresso.
- f) In presenza di un disturbo sinusoidale di ampiezza $100mV$, sovrapposto all'alimentazione V_{ss} , determinare l'ampiezza del segnale di uscita v_{out} , se l'amplificatore operazionale e' caratterizzato da un guadagno ad anello aperto $A_0 = 100dB$. (Suggerimento: si cominci a calcolare l'espressione ed il valore della resistenza R indicata in figura e si sfrutti tale risultato).
- g) Determinare la massima ampiezza di un segnale v_{in} , supposto sinusoidale, che possa essere amplificato senza subire distorsioni. Si supponga che l'amplificatore operazionale saturi alle tensioni di alimentazione.

Esercizio 2

Si consideri il circuito mostrato in Fig. 2. Si assuma per il diodo D una tensione di accensione di $0.7V$.

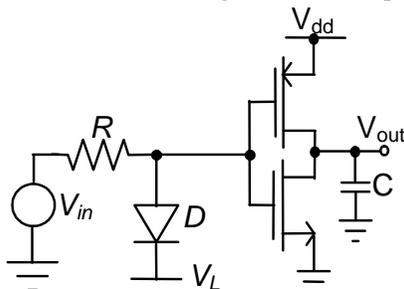


Fig. 2

$$\begin{aligned}
 R &= 1.5k\Omega \\
 C &= 0.5pF \\
 V_{T,n} &= V_{T,p} = 0.8V \\
 k_n &= \frac{1}{2}\mu_n C_{ox} (W/L)_n = 200\mu A/V^2 \\
 k_p &= \frac{1}{2}\mu_p C_{ox} (W/L)_p = 100\mu A/V^2 \\
 V_{dd} &= +3.3V \\
 V_L &= +0.5V
 \end{aligned}$$

- a) **Determinare la soglia logica di commutazione dell'inverter CMOS.**
- b) **Assumendo una transizione di V_{in} da $0V$ a V_{dd} trascurando la presenza del diodo D , determinare il tempo necessario perche' la tensione di uscita V_{out} transisca dal 100% al 40% del suo valore.**
- c) **Determinare la minima ampiezza di un segnale di ingresso V_{in} , supposto un gradino positivo, in grado di accendere il diodo D . Tale segnale e' sufficiente per provocare la commutazione dell'inverter? Giustificare la risposta.**