

# Fondamenti di Elettronica - Ingegneria Elettronica -2005/06

## Appello del 7 settembre 2006

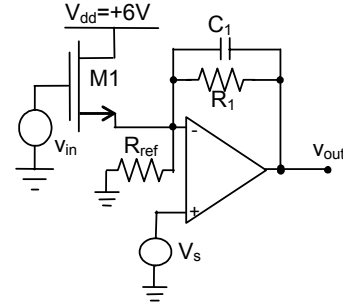
Indicare chiaramente la domanda cui si sta rispondendo. Ad esempio 1a) ....

Risolvere obbligatoriamente i punti in grassetto.

### Esercizio 1

Si consideri il circuito riportato nella Fig. 1.

- Determinare la polarizzazione del circuito (correnti in tutti i rami e tensioni a tutti i nodi in DC).**
- Determinare il trasferimento di piccolo segnale  $v_{out}/v_{in}$  a bassa frequenza ( $C_1$  circuito aperto), nelle ipotesi di amplificatore operazionale ideale.**
- Determinare l'errore statico di guadagno del circuito in oggetto, assumendo che l'amplificatore operazionale sia caratterizzato da un guadagno ad anello aperto pari a  $A_0=85dB$ .**
- Disegnare il diagramma di Bode del modulo del guadagno d'anello e determinare il margine di fase del circuito, nelle ipotesi che l'amplificatore operazionale sia caratterizzato da un guadagno ad anello aperto pari a  $A_0=85dB$  ed un prodotto guadagno-banda  $GBWP=350MHz$ .
- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione di uscita  $V_{out}$  (segnale + polarizzazione) quando in ingresso e' applicato un gradino di tensione negativo di ampiezza  $50mV$ , assumendo l'amplificatore operazionale ideale.

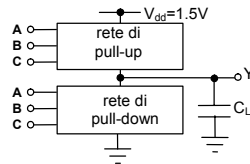


**Fig. 1**  
 $R_1=10k\Omega$      $R_{ref}=200k\Omega$      $C_1=47pF$   
 $V_s=-1V$      $V_T=0.5V$      $k_n=0.2mA/V^2$

### Esercizio 2

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 2, che svolge la funzione logica  $\bar{Y} = [(A+B) \cdot C]$ .

- Disegnare la rete di pull-up e la rete di pull-down.**
- Determinare il valore minimo che deve assumere il fattore di forma dei transistori NMOS e dei transistori PMOS, se si vuole garantire che i tempi di commutazione alto-basso e basso-alto nella condizione piu' gravosa non siano superiori a 5ns.

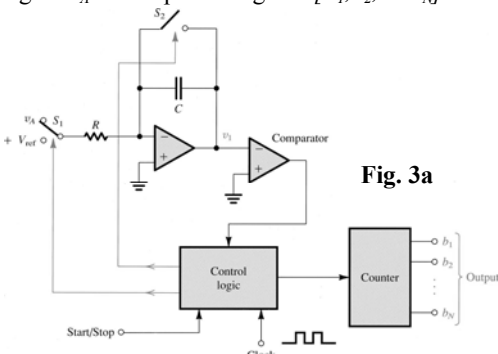


**Fig. 2**

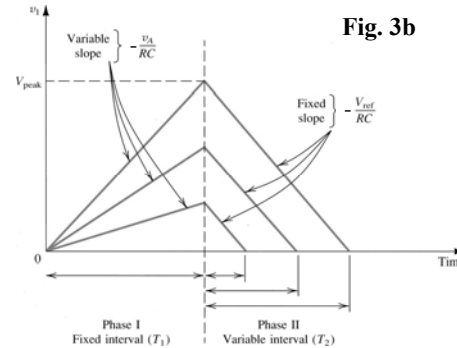
$$\begin{aligned} \frac{1}{2} \cdot \mu_n C_{ox} &= 0.2mA/V^2 \\ \frac{1}{2} \cdot \mu_p C_{ox} &= 0.08mA/V^2 \\ |V_{Tp}| = V_{Tn} &= 0.7V \\ C_L &= 3pF \end{aligned}$$

### Esercizio 3

Si consideri il circuito di conversione A/D a doppia rampa riportato nella Fig. 3a, che effettua la conversione di un segnale analogico  $v_A$  in una parola digitale  $[b_1, b_2, \dots, b_N]$  in cui  $V_{ref} = +5V$ .



**Fig. 3a**



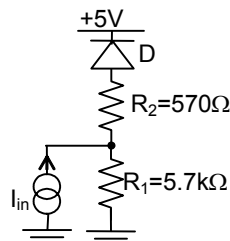
**Fig. 3b**

- Descrivere in non piu' di 10 righe il funzionamento del convertitore (n.b. non si considera il testo eccedente 10 righe).**
- Determinare il conteggio di fondoscala richiesto al contatore perche' il circuito sia in grado di distinguere un segnale  $v_{in}$  pari a  $-2.5mV$ . Determinare, quindi il valore di un LSB e la parola digitale in uscita per una tensione in ingresso di  $-1.2V$ .**
- Se l'invecchiamento del circuito causa una diminuzione di R dell'1% ed un aumento di C del 2% si determini come varia il valore di  $V_{peak}$  mostrato in Fig. 3b. Quale sara' ora la parola digitale in uscita per una tensione in ingresso di  $-1.2V$ .

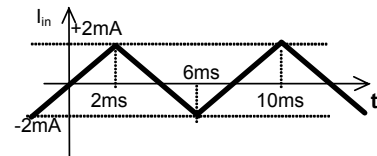
### Esercizio 4

Si faccia riferimento al circuito riportato nella Fig. 4a.

- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della corrente che fluisce nella resistenza  $R_1$ , quando in ingresso e' applicata l'onda triangolare mostrata in Fig. 4b.**
- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della potenza dissipata dal diodo D, assumendo che sia caratterizzato da una tensione di breakdown pari a  $|V_{BD}| = 5V$ .



**Fig. 4a**



**Fig. 4b**