

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ....  
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

**ESERCIZIO 0 - DA RISOLVERE OBBLIGATORIAMENTE IN MANIERA ESATTA**  
 (pena la non correzione dei restanti esercizi)

Si consideri il circuito riportato nella Fig. 1a.

**Determinare la costante di tempo del circuito ed il valore medio della corrente di uscita  $I_{out}$ , quando in ingresso e' applicato il segnale (periodico) mostrato in Fig. 1b, se  $T = 48 ms$ .**

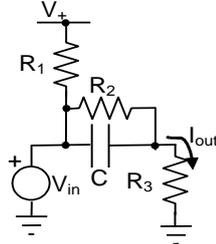


Fig. 1a

$R_1 = 1k\Omega$   
 $R_2 = 3k\Omega$   
 $R_3 = 4k\Omega$   
 $C = 200nF$   
 $V_+ = +3V$

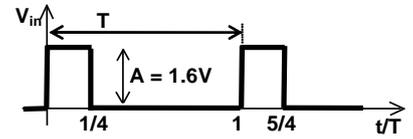


Fig. 1b

**Esercizio 1**

Si consideri nuovamente il circuito riportato nella Fig. 1a.

- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della corrente  $I_{out}(t)$  quando in ingresso e' applicato il segnale di Fig. 1b. (periodico), se  $T = 48 ms$ . Si assuma il circuito a regime e si giustifichi la risposta.
- Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della corrente  $I_{out}(t)$  quando in ingresso e' applicato il segnale di Fig. 1b. (periodico), se  $T = 2.4 ms$ . Si assuma il circuito a regime e si giustifichi la risposta.

**Esercizio 2**

Si consideri il circuito a MOSFET riportato nella Fig. 2, in cui  $i_{in}$  e' un generatore di corrente di piccolo segnale.

- Determinare il valore della resistenza  $R_s$  che garantisca una corrente di  $1mA$  nel transistor. Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- Determinare il trasferimento di piccolo segnale  $v_{out}/i_{in}$  ad alta frequenza (C e  $C_2$  cortocircuitati).**
- Determinare le singolarita' introdotte dalle capacita' C e  $C_2$  nel trasferimento di piccolo segnale  $v_{out}/i_{in}$ .
- Determinare la massima intensita' di corrente di ingresso, supposta sinusoidale alla frequenza di  $5 Hz$ , che garantisca un errore di linearita' non superiore al 4%.

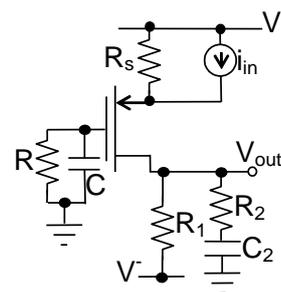


Fig. 2

$V_+ = -V = 4V$   
 $|k_p| = 1/2 \mu_p C_{ox} (W/L)_p = 1 mA/V^2$   
 $V_{Tp} = -1V$   
 $R = 2.5 M\Omega$   
 $R_1 = 4 k\Omega$   
 $C = 220nF$   
 $C_2 = 47nF$   
 $R_2 = 4 k\Omega$   
 $r_0 = \infty$

**Esercizio 3**

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3, che svolge la funzione logica  $Y = \overline{(A+B) \cdot (C+D)} + \overline{A} \cdot \overline{B}$ .

- Disegnare la rete di pull-up e la rete di pull-down, giustificando le scelte effettuate, per ottenere la funzione logica con una porta in tecnologia CMOS in forma minima.**
- Determinare il massimo intervallo di tempo, a seguito di una transizione dell'uscita dal livello logico basso al livello logico alto, in cui i transistori che si accendono operano in zona di saturazione.

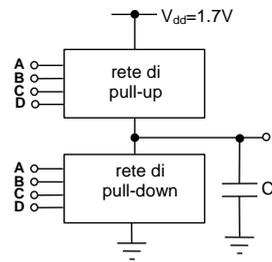


Fig. 3

$k_n = 1/2 \cdot \mu_n C_{ox} (W/L)_n = 200 \mu A/V^2$   
 $|k_p| = 1/2 \cdot \mu_p C_{ox} (W/L)_p = 60 \mu A/V^2$   
 $|V_{Tp}| = V_{Tn} = 0.65V$   
 $C_L = 650 fF$

**Esercizio 4**

Si consideri il circuito riportato nella Fig. 4a. Il diodo conduce quando e' polarizzato in diretta con una tensione ai suoi capi pari a  $0.7V$  e va in breakdown quando la tensione inversa ai suoi capi supera i  $4.7V$ .

**Disegnare la caratteristica di trasferimento  $V_{out}$  vs.  $I_{in}$ , quotandone tutti i punti significativi e giustificando la risposta, assumendo che la corrente  $I_{in}$  varii nell'intervallo  $[-2 mA; 2mA]$ .**

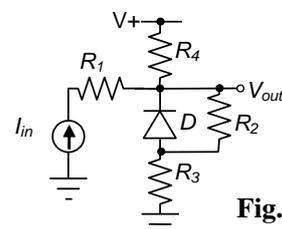


Fig. 4a

$V_+ = 3V$   
 $R_1 = 1 k\Omega$   
 $R_2 = 3 k\Omega$   
 $R_3 = 2 k\Omega$   
 $R_4 = 4 k\Omega$