

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...  
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

**ESERCIZIO 0 - DA RISOLVERE OBBLIGATORIAMENTE**

(pena la non correzione dei restanti esercizi)

Si consideri il circuito riportato nella Fig. 1a.

- a) **Determinare il valore medio della corrente  $I_{out}$  quando in ingresso e' applicato il segnale mostrato in Fig. 1b.**
- b) **Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della tensione  $V_{out}(t)$  a seguito dell'applicazione del segnale rappresentato in Fig. 1b, giustificando la risposta.**

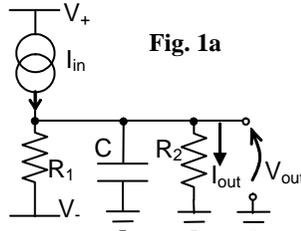


Fig. 1a

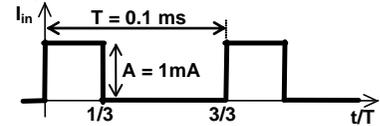


Fig. 1b

$R_1 = 3k\Omega$                        $R_2 = 1k\Omega$   
 $C = 100pF$   
 $V_+ = +5V$                        $V_- = -4V$

**Esercizio 1**

Si consideri il circuito a MOSFET riportato nella Fig. 2.

- a) **Determinare le tensioni a tutti i nodi e le correnti in tutti i rami.**
- b) **Determinare il guadagno di piccolo segnale  $v_{out}/v_{in}$  a bassa frequenza (C circuito aperto).**
- c) Determinare le singularita' introdotte dalla capacita' C nel trasferimento  $v_{out}/v_{in}$ .
- d) Determinare il massimo valore che puo' assumere la resistenza  $R_1$ , considerando il circuito a bassa frequenza (C circuito aperto), perche' il circuito continui a "funzionare correttamente".

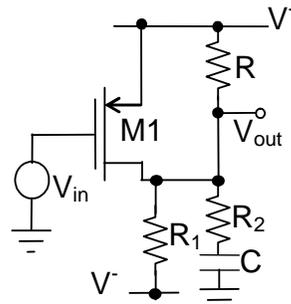


Fig. 2

$\frac{1}{2}\mu_p C_{ox} = 25 \mu A/V^2$   
 $(W/L)_p = 10$   
 $|V_{Tp}| = 1V$   
 $R = 1M\Omega$   
 $R_1 = 1k\Omega$   
 $R_2 = 2k\Omega$   
 $C = 200pF$   
 $V^+ = +5V$   
 $V^- = -5V$

**Esercizio 2**

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3, che svolge la funzione logica  $Y = \overline{A \cdot (B + C + A) \cdot D \cdot E}$ .

- a) **Disegnare la rete di pull-up e la rete di pull-down, giustificando le scelte effettuate, per ottenere la funzione logica con una porta in forma minima.**
- b) Determinare le combinazioni degli ingressi per cui si hanno le transizioni meno gravose nella commutazione dell'uscita LH e HL, e calcolare i tempi di commutazione per tali transizioni.
- c) Si determini la potenza dissipata dalla porta se gli ingressi B e C sono cortocircuitati tra loro e connessi ad un segnale di clock alla frequenza di 1 MHz, mentre l'ingresso A e' mantenuto al livello logico alto e gli ingressi D e E sono mantenuti al livello logico basso.

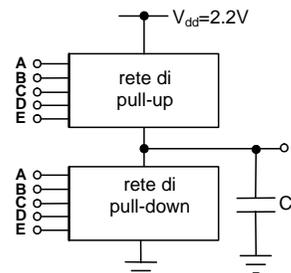


Fig. 3

$\frac{1}{2}\mu_n C_{ox} = 100 \mu A/V^2$   
 $\frac{1}{2}\mu_p C_{ox} = 40 \mu A/V^2$   
 $|V_{Tp}| = V_{Tn} = 0.65V$   
 $(W/L)_n = 3$   
 $(W/L)_p = 5$   
 $C_L = 2.1 pF$

**Esercizio 3**

Si consideri il circuito riportato nella Fig. 4. Il diodo D conduce quando e' polarizzato in diretta con una tensione ai suoi capi pari a 0.7 V. La tensione  $V_{in}$  ha un andamento sinusoidale con frequenza pari a  $f = 5 kHz$  e ampiezza pari a  $A = 5V$ .

- a) **Disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della corrente  $I_{out}(t)$ .**
- b) Se il diodo D e' caratterizzato da una tensione di break-down  $|V_{BD}| = 5V$ , disegnare in un diagramma temporale, quotandone tutti i punti significativi, l'andamento della potenza dissipata dal diodo.

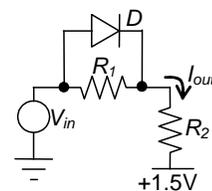


Fig. 4

$R_1 = 1 k\Omega$                        $R_2 = 2k\Omega$