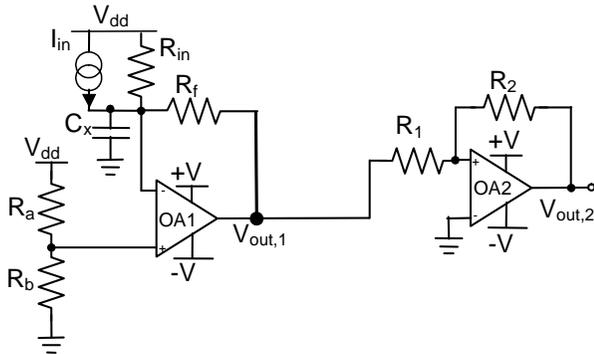


Esercizio 1



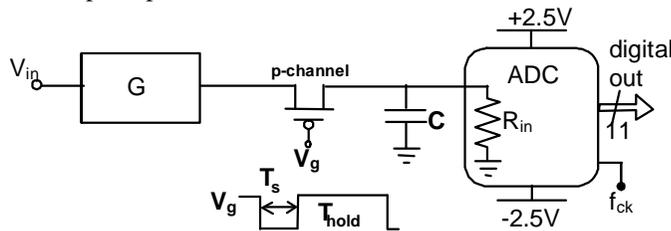
- $I_{in} = I_{sin} \sin(\omega t)$
- $I_{sin} = 2 \mu A$
- $f_{sin} = 500 Hz$
- $V_{dd} = +15V$
- $+V = +5V$
- $-V = -5V$
- $R_{in} = 15 M\Omega$
- $R_f = 2 M\Omega$
- $R_a = 150 k\Omega$
- $R_1 = 10 k\Omega$
- $R_2 = 50 k\Omega$
- $C_x = 0.1 pF$

Si consideri il circuito mostrato in Fig. 1, in cui il generatore di corrente I_{in} eroga una corrente sinusoidale della forma $I_{in} = I_{in0} \sin(\omega t)$.

- a. **Determinare il valore che deve assumere la resistenza R_b perche' il valore della tensione $V_{out,1}$ in DC sia 0V.**
- b. **Determinare il trasferimento $V_{out,1}/I_{in}$ nelle ipotesi di amplificatore operazionale ideale.**
- c. **Tracciare in tre diversi diagrammi temporali l'andamento nel tempo delle tensioni $V_{out,1}$, $V_{out,2}$ e della corrente I_{in} , quotandone tutti i punti significativi. Si supponga che gli amplificatori operazionali saturino alle tensioni di alimentazione.**
- d. Nelle ipotesi che l'amplificatore operazionale OA1 sia caratterizzato da un guadagno ad anello aperto pari a $A_0 = 100 dB$ e da un prodotto guadagno-banda $GBWP = 1.5 MHz$, determinare il margine di fase del circuito con uscita $V_{out,1}$ e commentare sulla sua stabilita'.
- e. Determinare la massima ampiezza della corrente in I_{in} che non causi distorsioni nell'uscita $V_{out,1}$ se l'amplificatore operazionale OA1 e' caratterizzato da uno Slew Rate pari a $0.1 V/\mu s$. Si supponga che gli amplificatori operazionali saturino alle tensioni di alimentazione.
- f. Determinare di quanto variano al massimo le soglie di scatto del trigger di Schmitt se l'amplificatore operazionale OA2 e' caratterizzato da una tensione di offset $V_{os} = 15 mV$ e da una corrente di bias $I_b = 1 \mu A$.

Esercizio 2

Si consideri la catena di acquisizione mostrata in Fig. 2 e caratterizzata da un ADC ad 11 bit. I segnali di ingresso hanno un andamento esponenziale della forma $v_{in}(t) = \Delta V \left[1 - \exp\left(-\frac{t}{\tau}\right) \right]$ in cui l'ampiezza ΔV varia tra $-50 mV$ e $+50 mV$ e la costante di tempo e' pari a $\tau = 400 ns$



- $|V_{Tp}| = 1V$
- $\frac{1}{2} \mu_p C_{ox} = 50 \mu A/V^2$
- $(W/L) = 18$
- $f_{ck} = 10 MHz$

Fig. 2

- a. **Determinare il guadagno minimo G richiesto per avere una risoluzione pari all'1% della massima dinamica di ingresso.**
- b. **Determinare il massimo valore che puo' assumere la capacita' di Hold C per garantire che la costante di tempo di andata a regime della tensione ai capi di tale condensatore nella fase di Sample sia minore o uguale della costante di tempo del segnale esponenziale in ingresso. Si assuma una tensione di overdrive di comando dell'interruttore pMOS pari a $-5V$.**
- c. **Determinare i valori delle tensioni minime di comando di gate V_g che garantiscano una resistenza R_{dson} finita nella fase di sampling e una resistenza R_{dson} virtualmente infinita nella fase di hold.**
- d. Determinare quale e' il tempo di conversione massimo necessario per convertire questi segnali in ingresso se l'ADC e' del tipo a gradinata ed e' pilotato con una frequenza di clock $f_{ck} = 10 MHz$.
- e. Se l'ADC e' caratterizzato da una resistenza di ingresso finita $R_{in} = 500 k\Omega$, determinare la massima durata ammissibile per il tempo di hold perche' l'errore di droop risulti inferiore ad $LSB/4$. Si assuma per la capacita' il valore ottenuto al punto b. e per la dinamica del segnale in ingresso quella massima effettiva.