

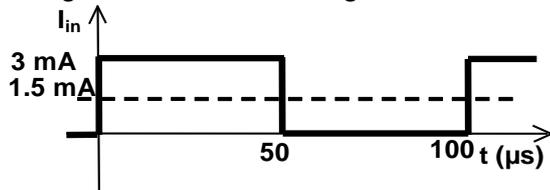
Fondamenti di Elettronica - Ingegneria Elettronica - a.a. 2012/13

Secondo Appello – 4 settembre 2013 – Traccia di soluzione

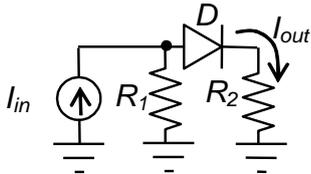
Esercizio 1

a) diagramma temporale della corrente $I_{out}(t)$

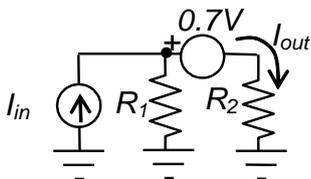
Il segnale di corrente in ingresso ha l'andamento mostrato in figura.



Perché il diodo si accenda occorre che la tensione ai suoi capi sia di almeno 0.7V, secondo la polarità corretta.



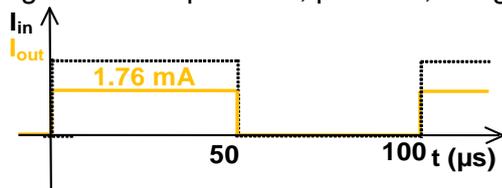
pertanto il diodo D_1 è acceso sulla semionda positiva della corrente di ingresso ed è spento nella semionda in cui la corrente di ingresso è nulla. In tal caso in R_2 non può scorrere corrente. Consideriamo ora la condizione in cui il diodo è acceso e, pertanto, si comporta come un generatore di tensione da 0.7 V.



Il circuito ora è lineare e la corrente di uscita risulta pari alla somma dei due contributi dovuti ai due generatori:

$$I_{out} = I_{in} \frac{R_1}{R_1 + R_2} - \frac{0.7V}{R_1 + R_2} = 1.76mA$$

Il diagramma temporale è, pertanto, il seguente:



b) Andamento temporale della corrente di uscita I_{out} in presenza del condensatore

Ancora sul fronte della semionda positiva della corrente di ingresso il diodo si accende, ma sul fronte non può scorrere corrente in R_2 , poiché il condensatore non può variare istantaneamente la tensione ai suoi capi. La costante di tempo di carica della capacità è

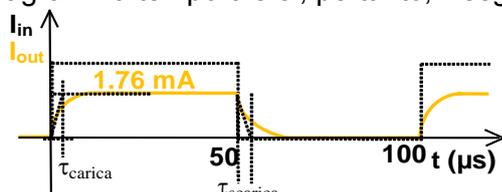
$$\tau = C \cdot (R_1 // R_2) = 67ns$$

per cui la forma d'onda di uscita va a regime entro il semiperiodo. La corrente nella resistenza R_2 cresce esponenzialmente fino a raggiungere il valore di 1.76 mA, calcolato precedentemente.

Quando la corrente di ingresso si annulla, il diodo si spegne, isolando la resistenza R_1 dal resto del circuito, ma il condensatore è carico e si scarica sulla sola resistenza R_2 , pertanto la costante di tempo di scarica differisce da quella di carica ed è pari a

$$\tau = C \cdot R_1 = 100ns$$

Il diagramma temporale è, pertanto, il seguente:



Esercizio 2

a) Andamento temporale della tensione di uscita V_{out}

La costante di tempo del circuito RC in ingresso è pari a

$$\tau = C_{in} \cdot R_{in} = 50ms$$

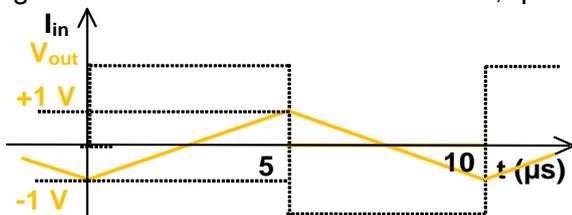
per cui la forma d'onda di uscita non va a regime entro ogni frazione di periodo. Poiché il circuito in ingresso al morsetto più dell'operazione si comporta come filtro passa-basso sulla corrente di ingresso, il valor medio del segnale si conserva e la tensione al morsetto + dell'operazionale sarà un segnale triangolare (approssimazione dell'esponenziale per tempi piccoli rispetto alla costante di tempo del circuito) con pendenza

$$\frac{dv^+(t)}{dt} = \frac{I_{in}}{C_{in}} = 0.02 \frac{V}{\mu s}$$

La tensione al morsetto non invertente dell'operazionale è trasferita in uscita con il guadagno di una classica configurazione non invertente. La resistenza R_3 in serie al morsetto invertente dell'operazionale non pesa, poiché non è percorsa da corrente nel caso di amplificatore operazionale ideale.

$$v_{out}(t) = v^+(t) \left(1 + \frac{R_2}{R_1} \right) = 10v^+(t)$$

Il grafico della tensione di uscita risulta, quindi, il seguente:



b) Slew-Rate

Lo Slew Rate deve essere maggiore della o al più uguale alla massima pendenza del segnale di uscita:

$$SR \geq \left(1 + \frac{R_2}{R_1} \right) \frac{I_{in}}{C_{in}} = 0.2 \frac{V}{\mu s}$$

c) Margine di fase

Per calcolare il margine di fase del circuito occorre calcolare, innanzitutto, il guadagno d'anello del circuito, tenendo conto anche della presenza della resistenza di ingresso finita dell'amplificatore operazionale.

$$G_{loop}(s) = G_{loop}(0) \frac{1 + s\tau_z}{1 + s\tau_p} \frac{1}{1 + s\tau_0}$$

dove

$$G_{loop}(0) = - \frac{R_1 // (R_3 + R_{id} + R_{in})}{R_2 + R_1 // (R_3 + R_{id} + R_{in})} \frac{R_{id}}{R_{id} + R_{in} + R_3} A_0 = - \frac{A_0}{20}$$

La costante di tempo del polo ad anello aperto dell'amplificatore operazionale è tale che

$$GBWP = A_0 f_0 = \frac{A_0}{2\pi\tau_0}$$

ma non conosciamo il valore di τ_0 e A_0 separatamente.

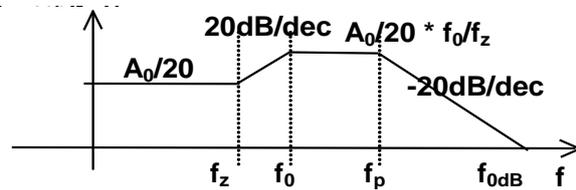
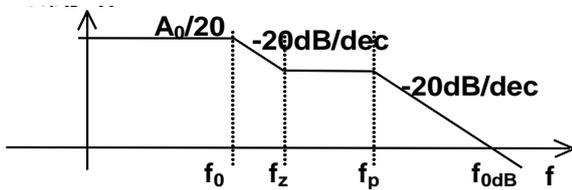
La capacità C_{in} introduce nel guadagno d'anello un polo, la cui costante di tempo è pari al prodotto della capacità per la resistenza che si vede in parallelo ai suoi morsetti ed anche uno zero, quando l'impedenza equivalente, che connette il morsetto non invertente a massa diventa un circuito aperto, provocando l'annullarsi della tensione v_e ai morsetti dell'operazionale e, conseguentemente anche della tensione in uscita dall'anello.

$$\tau_p = C_{in} [R_{in} // (R_{id} + R_3 + R_1 // R_2)] = 25ms$$

$$\tau_z = C_{in} R_{in} = 50ms$$

quindi lo zero interviene a frequenze più basse del polo.

Possono darsi tre casi per il diagramma di Bode del modulo del guadagno d'anello, a seconda della posizione del polo ad anello aperto dell'operazionale e del polo e dello zero introdotti da C_{in} , ma tutti portano al medesimo risultato in termini di frequenza di attraversamento dell'asse zero dB da parte del modulo del guadagno d'anello. Si riportano qui due delle tre possibilità.



da cui ricaviamo per via “geometrica”

$$f_{0dB} = \frac{A_0 f_0}{20} \frac{f_p}{f_z} = \frac{GBWP}{20} \frac{f_p}{f_z} = 5MHz$$

pertanto vediamo subito, anche a occhio, che il margine di fase sarà di 90° , poiché l'ultima singolarità è distante molto più di una decade dalla frequenza di attraversamento dell'asse 0 dB.

d) numero di bit

il numero massimo di bit che il convertitore analogico-digitale può possedere, perché l'errore massimo nella conversione, per effetto della mancanza del circuito di Sample&Hold sia al più pari ad 1 LSB si può ricavare chiedendo che la tensione in ingresso al convertitore non vari “troppo” durante il tempo di conversione, secondo la relazione.

$$1LSB \geq \frac{dv_{inADC}}{dt} T_{conv}$$

in cui il tempo di conversione per un ADC SAR è dato da

$$T_{conv} = \frac{n}{f_{ck}}$$

e 1 LSB è definito come

$$1LSB = \frac{V^+ - V^-}{2^n}$$

da cui ricaviamo

$$n2^n \leq 3000$$

Si tratta di un'equazione trascendente che può essere facilmente risolta “a occhio”, poiché

$$n = 8 \Rightarrow 8 \cdot 256 = 1024$$

$$n = 9 \Rightarrow 9 \cdot 512 = 4608$$

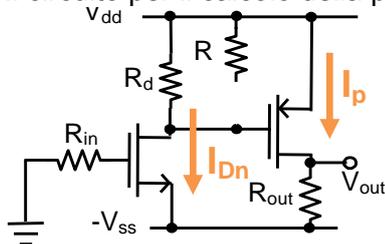
il numero massimo di bit che l'ADC può possedere è 8 bits.

Esercizio 3

a) Polarizzazione

La capacità è un circuito aperto, il generatore di tensione di segnale è spento. Ipotizziamo il MOSFET in zona di saturazione.

Il circuito per il calcolo della polarizzazione è il seguente:



$$V_{GSn} = 2.5V$$

$$I_{Dn} = k_n (V_{GSn} - V_{Tn})^2 = 1mA$$

da cui si ricava $V_{Dn} = V_{dd} - I_{Dn} R_d = 2.5V$, tale da garantire la saturazione dell'nMOS ($V_{GDn} = -2.5V < V_{Tn}$).

Analogamente per il transistor pMOS si ricava:

$$V_{GSp} = V_{Dn} - V_{dd} = -2.5V$$

$$I_p = |k_p| (V_{GSp} - V_{Tp})^2 = 1mA$$

da cui si ricava $V_{out} = V_{Dp} = -V_{ss} + I_p R_{out} = -0.5V$, tale da garantire la saturazione del pMOS ($V_{GDp} = 3V > V_{Tp}$).

Le transconduttanze valgono:

$$g_{mn} = 2k_n(V_{GS} - V_{Tn}) = 1mS = g_{mp}$$

b) Trasferimento $V_{out,2}/V_{in}$ a bassa frequenza

La corrente di piccolo segnale che scorre (da *drain* a *source*) nel transistor nMOS (in configurazione *source* a massa) e':

$$i_{dn} = g_{mn}v_{gsn} = g_{mn}v_{in}$$

La tensione di piccolo segnale al *drain* del nMOS e'

$$v_{dn} = -i_{dn}R_d = g_{mn}R_d v_{in}$$

ed e' anche la tensione di gate di piccolo segnale del pMOS (in configurazione *source* a massa).

La corrente di piccolo segnale che scorre (da *drain* a *source*) nel transistor pMOS (in configurazione *source* a massa) e':

$$i_{dp} = g_{mp}v_{gsp} = -g_{mp}g_{mn}R_d v_{in}$$

La tensione di piccolo segnale al *drain* del pMOS (che e' anche la tensione di uscita) e' pari a:

$$v_{out} = -i_{dp}R_{out} = g_{mp}R_{out}g_{mn}R_d v_{in}$$

Quindi, il trasferimento uscita-ingresso di piccolo segnale a bassa frequenza risulta pari a:

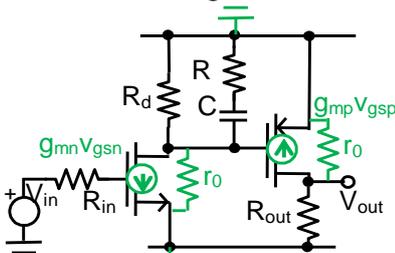
$$\frac{v_{out}}{v_{in}} = g_{mp}R_{out}g_{mn}R_d = 5$$

c) Diagramma di Bode

Per tenere conto del coefficiente di modulazione della lunghezza di canale, possiamo inserire una resistenza r_o nel circuito di piccolo segnale tra *drain* e *source* di ciascun transistor, di valore

$$r_o = \frac{1}{\lambda I_D} = 100k\Omega$$

Il circuito, su segnale, diventa



Con ragionamenti del tutto analoghi a quanto fatto al punto b) e considerando che la resistenza r_o si trova in parallelo alla resistenza R_d in un caso e alla resistenza R_{out} nell'altro caso, otteniamo un trasferimento di piccolo segnale a bassa frequenza pari a

$$G_{LF} = \left. \frac{v_{out}}{v_{in}} \right|_{LF} = g_{mp}(R_{out} // r_o)g_{mn}(R_d // R_0) = 5$$

ed un trasferimento di piccolo segnale ad alta frequenza pari a

$$G_{HF} = \left. \frac{v_{out}}{v_{in}} \right|_{HF} = g_{mp}(R_{out} // r_o)g_{mn}(R_d // r_o // R) = 2.5$$

La capacita' C introduce sia un polo che uno zero nel trasferimento. La costante di tempo del polo e' pari al prodotto della capacita' per la resistenza che si vede in parallelo ai suoi morsetti.

$$\tau_p = C[R + (R_d // r_o)] = 500ns$$

$$f_p = \frac{1}{2\pi\tau_p} = 318.5kHz$$

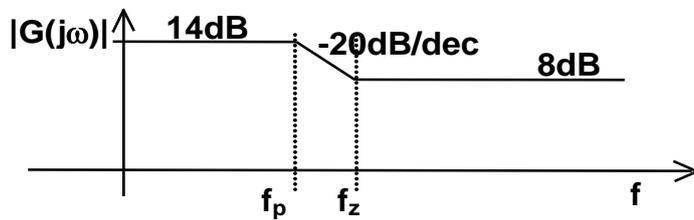
Lo zero si ha quando l'impedenza equivalente, che connette il *drain* a massa su segnale diventa un corto circuito.

$$\tau_z = CR = 250ns$$

$$f_z = \frac{1}{2\pi\tau_z} = 637kHz$$

quindi lo zero interviene a frequenze piu' alte del polo.

Il diagramma di Bode del modulo del trasferimento e', quindi, il seguente:



d) dinamica di uscita

Per quanto riguarda la dinamica di uscita positiva, entrambi i transistori rischiano di diventare ohmici, dobbiamo vedere quale sia quello limitante.

Ponendoci nella condizione semplificativa per cui trascuriamo l'escursione della tensione di *gate* per valutare la massima escursione del nodo di *drain* abbiamo:

$$\text{pMOS: } V_{out,max} = 2.5V - V_{Tp} = 3V \Rightarrow \Delta V_{out}^+ = 2.5V$$

$$\text{nMOS: } V_{Dn,min} = 0 - V_{Tn} = -0.5V \Rightarrow V_{GSp} = 5.5V \Rightarrow I_p = 6.25mA$$

quindi chi limita la dinamica positiva ad una escursione di +2.5V e' il pMOS.

Per la dinamica negativa il rischio e' lo spegnimento dei transistori e la limitazione e' imposta dal pMOS per cui il minimo valore che puo' raggiungere la tensione di uscita e'

$$V_{out,min} = -V_{SS} = -2.5V \Rightarrow \Delta V_{out}^- = -2V$$

pertanto la dinamica negativa e' limitata a -2V di escursione.