

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2013/14

Quarto Appello – 4 febbraio 2015

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)
 Risolvere per primi i punti in grassetto. La durata della prova e' 3 ore.
 Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito amplificatore a MOSFET mostrato in Fig. 1, in cui v_{in} e' un generatore di tensione di piccolo segnale.

- a. **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b. **Determinare il trasferimento di piccolo segnale v_{out}/v_{in} a media frequenza (C_{in} circuito chiuso, C circuito aperto) assumendo che i transistori siano caratterizzati da una resistenza di uscita $r_0 = \infty$.**
- c. Tracciare il diagramma di Bode del trasferimento di piccolo segnale v_{out}/v_{in} assumendo che i transistori siano caratterizzati da una resistenza di uscita $r_0 = 40 \text{ k}\Omega$.
- d. Assumendo C circuito aperto, determinare il massimo guadagno ottenibile con questo stadio, nelle ipotesi che i transistori siano caratterizzati da una resistenza di uscita $r_0 = \infty$, potendo modificare solo il valore della resistenza R (carico del primo stadio).

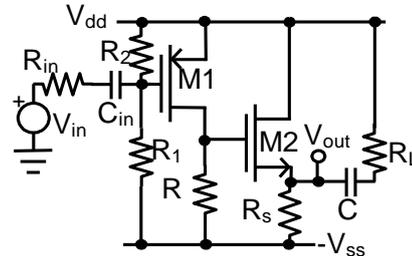


Fig. 1

$$\begin{aligned}
 R_{in} &= 250 \Omega & R_1 &= 800 \text{ k}\Omega & R_2 &= 200 \text{ k}\Omega \\
 C &= 1 \mu\text{F} & C_{in} &= 4.7 \mu\text{F} & R &= 7 \text{ k}\Omega \\
 R_s &= 5 \text{ k}\Omega & R_L &= 5 \text{ k}\Omega \\
 V_{dd} = V_{ss} &= +5 \text{ V} & V_{Tn} = |V_{Tp}| &= 1 \text{ V} \\
 k_n &= \frac{1}{2} \mu_n C_{ox} (W/L)_n = 1 \text{ mA/V}^2 \\
 |k_p| &= \frac{1}{2} \mu_p C_{ox} (W/L)_p = 1 \text{ mA/V}^2
 \end{aligned}$$

Esercizio 2

Si consideri un inverter CMOS caratterizzato da ugual occupazione di area per il transistore nMOS e per il transistore pMOS, realizzato in una tecnologia CMOS con lunghezza di canale minima pari a $0.13 \mu\text{m}$ e con tensione di alimentazione $V_{dd} = 1.2 \text{ V}$, che pilota una capacita' di carico pari a 2 pF . La tecnologia e' caratterizzata da una tensione di soglia pari a $V_{tn} = |V_{tp}| = 0.6 \text{ V}$ e da un prodotto mobilita' per capacita' di ossido pari a $\mu_n C_{ox} = 80 \mu\text{A/V}^2$ per gli nMOS e pari a $\mu_p C_{ox} = 28 \mu\text{A/V}^2$ per i pMOS.

- a. **Disegnare lo schema elettrico del circuito logico e determinare il minimo fattore di forma che garantisca un ritardo di propagazione non superiore a 8 ns .**
- b. Calcolare la potenza dissipata dal circuito logico disegnato al punto a), quando esso opera alla frequenza massima compatibile con il ritardo di propagazione di 8 ns .

Esercizio 3

Si consideri la catena di acquisizione, mostrata in Fig. 2. Si supponga che l'amplificatore operazionale saturi alle tensioni di alimentazione.

- a. **Tracciare il diagramma di Bode del modulo del trasferimento ideale v_{out}/v_{in} , quotandone tutti i punti significativi e mostrando esplicitamente i calcoli effettuati per ottenere tali valori, assumendo l'amplificatore operazionale ideale.**
- b. **Determinare la minima corrente di uscita che l'amplificatore operazionale deve possedere, per garantire un errore massimo di 0.5 LSB in un colpo di clock, se l'ADC e' a gradinata, e' caratterizzato da un numero di bit $n = 12$ ed e' pilotato da un segnale di clock a frequenza $f_{ck} = 10 \text{ MHz}$.**
- c. Nelle ipotesi che l'ADC sia del tipo ad approssimazioni successive, caratterizzato da un numero di bit $n = 12$, determinare la minima frequenza di clock necessaria per monitorare ogni $20 \mu\text{s}$ una tensione in continua applicata in ingresso al circuito. Quale e' la risoluzione ottenibile in ingresso?
- d. Determinare il margine di fase del circuito se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno-larghezza di banda $GBWP^\circ = 20 \text{ MHz}$.

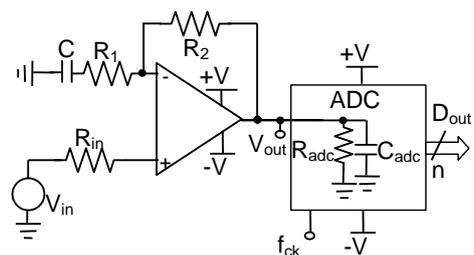


Fig. 2

$$\begin{aligned}
 V &= +6 \text{ V} & R_{in} &= 50 \Omega \\
 R_1 &= 1 \text{ k}\Omega & R_2 &= 15 \text{ k}\Omega \\
 C &= 2.2 \mu\text{F} \\
 R_{adc} &= 1 \text{ k}\Omega & C_{adc} &= 1 \text{ nF}
 \end{aligned}$$