

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2024/25

Primo Appello – 25 luglio 2025

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Primo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perché ritenuti più facili. La durata della prova è 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito riportato nella Fig. 1. L'amplificatore opera a saturazione alle tensioni di alimentazione. i_{in} sia un generatore ideale di corrente di piccolo segnale e V_b sia un generatore di tensione DC.

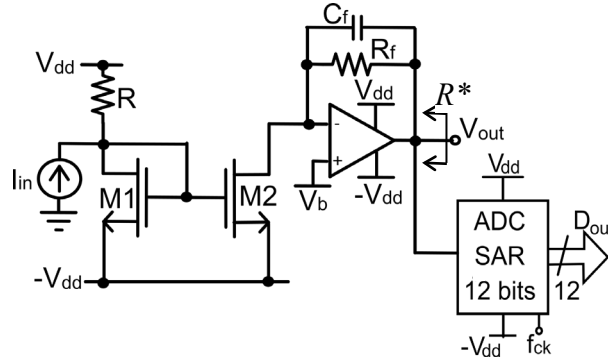


Fig. 1

$$\begin{array}{lllll}
 V_{dd} = +3 V & R = 4 k\Omega & R_f = 2 k\Omega & C_f = 2 pF & V_{Tn} = 1 V \\
 k_n = \frac{1}{2} \mu_n C_{ox} (W/L) = 1 mA/V^2 & & \mu_n = 1200 cm^2/(Vs) & & \mu_p = 450 cm^2/(Vs)
 \end{array}$$

- a) **Calcolare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), assumendo M2 saturo e $V_b = 0 V$.**
- b) **Determinare il minimo valore che può assumere la tensione V_b per mantenere il transistor M2 operante in zona di saturazione.**
- c) **Determinare l'espressione ed il valore del trasferimento di piccolo segnale v_{out}/i_{in} se i transistori sono caratterizzati da una resistenza di uscita di valore finito, $r_o = 70 k\Omega$.**
- d) Nelle ipotesi di disporre di diffusioni di Boro con una dose di $D = 1 \times 10^{13} cm^{-2}$, determinare, il numero di quadri necessario per realizzare la resistenza R.
- e) Determinare il margine di fase dello stadio a transimpedenza, se l'amplificatore opera a saturazione e è caratterizzato da un prodotto guadagno-larghezza di banda $GBWP = 20 MHz$, sempre assumendo che i transistori siano caratterizzati da una resistenza di uscita di valore finito, $r_o = 70 k\Omega$.
- f) Determinare l'espressione ed il valore della resistenza R^* , indicata in Fig. 1, se l'amplificatore opera a saturazione e è caratterizzato da una resistenza di uscita finita, $r_{out} = 30 \Omega$ e da un guadagno ad anello aperto finito, $A_0 = 75 dB$ ed i transistori sono caratterizzati da una resistenza di uscita di valore finito, $r_o = 70 k\Omega$.
- g) Assumendo che il convertitore analogico digitale sia del tipo ad approssimazioni successive a 12 bits, determinare la minima frequenza di clock necessaria per convertire correttamente segnali sinusoidali di frequenza $f = 300 Hz$ e ampiezza compatibile con il Full Scale Range del convertitore, con un errore massimo ammissibile pari a $LSB/2$.

Esercizio 2

Si consideri la rete logica, mostrata nella Fig. 2, che realizza la funzione logica $Y = (A+C) \cdot B + D + (A+B)$.

- a) **Disegnare la intera rete logica in logica CMOS in forma minima, giustificando le scelte effettuate.**
- b) **Determinare il massimo tempo di commutazione della intera rete logica. Si facciano le dovute approssimazioni.**
- c) Se si disponesse di un processo CMOS caratterizzato da uno spessore dell'ossido dimezzato, determinare come cambierebbe il tempo di commutazione della intera rete logica. Le capacità C_p e C_L rimangono invariate.

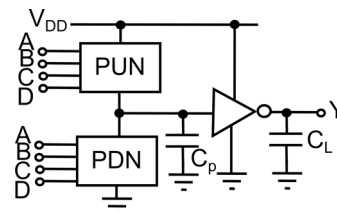


Fig. 2

$$\begin{array}{l}
 V_{dd} = 2.7 V \\
 C_p = 2 pF \\
 C_L = 4 pF \\
 V_{Tn} = |V_{Tp}| = 0.7 V \\
 \frac{1}{2} \mu_n C_{ox} = 70 \mu A/V^2 \\
 \frac{1}{2} \mu_p C_{ox} = 28 \mu A/V^2
 \end{array}$$