

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2024/25

Quarto Appello – 7 febbraio 2026

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Quarto Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche’ ritenuti piu’ facili. La durata della prova e’ 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito amplificatore, mostrato nella Fig. 1.

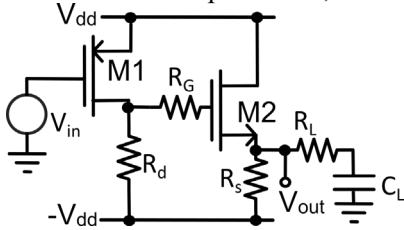


Fig. 1

$$\begin{aligned}
 V_{dd} &= +2.7 \text{ V} \\
 V_{Tn} &= |V_{Tp}| = 0.7 \text{ V} \\
 k_p &= -\frac{1}{2}\mu_p C_{ox}(W/L)_p = -0.5 \text{ mA/V}^2 \\
 k_n &= \frac{1}{2}\mu_n C_{ox}(W/L)_n = 4 \text{ mA/V}^2 \\
 C_L &= 10 \text{ nF} & R_L &= 2 \text{ k}\Omega \\
 R_d &= 1.6 \text{ k}\Omega & R_G &= 100 \text{ k}\Omega
 \end{aligned}$$

- a) **Calcolare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), determinando il valore che deve assumere la resistenza R_s perche’ la corrente nel transistorore $M2$ sia il doppio di quella in $M1$.**
- b) **Determinare l’espressione ed il valore del trasferimento di piccolo segnale v_{out}/v_{in} a bassa frequenza, nelle ipotesi che tutti i transistorori siano caratterizzati da una resistenza di uscita di valore infinito.**
- c) Tracciare il diagramma di Bode del modulo del trasferimento di piccolo segnale v_{out}/v_{in} , nelle ipotesi che tutti i transistorori siano caratterizzati da una resistenza di uscita di valore infinito.

Esercizio 2

Si consideri il circuito logico, mostrato nella Fig. 2, costituito da porte logiche alimentate a 3.3V e caratterizzate da un ritardo di propagazione di 10 ns

- a) **Determinare la funzione logica svolta e disegnare la porta logica in tecnologia CMOS in forma minima che realizza la medesima funzione logica.**
- b) Tracciare in un diagramma temporale l’andamento della tensione di uscita della porta di Fig. 2, degli ingressi e della uscita della prima porta, quando a tutti gli ingressi (A , B e C) e’ applicato il medesimo segnale logico, ad onda quadra, con duty cycle 50% e con frequenza 10 MHz, tenendo conto del ritardo di propagazione delle porte. Determinare, quindi, il *duty-cycle* della tensione di uscita.
- c) Determinare il tempo di commutazione piu’ gravoso della corrispondente porta logica CMOS, disegnata al punto a).

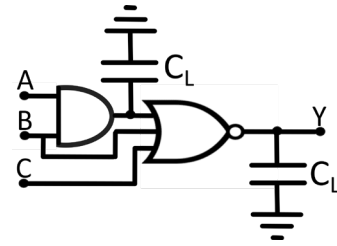


Fig. 2

$$\begin{aligned}
 V^+ &= 3.3 \text{ V} & C_L &= 1.5 \text{ pF} \\
 V_{Tn} &= |V_{Tp}| = 0.7 \text{ V} \\
 k_p &= -\frac{1}{2}\mu_p C_{ox}(W/L)_p = -300 \mu\text{A/V}^2 \\
 k_n &= \frac{1}{2}\mu_n C_{ox}(W/L)_n = 100 \mu\text{A/V}^2
 \end{aligned}$$

Esercizio 3

Si consideri la catena di acquisizione riportata nella Fig. 3. L’amplificatore operazionale satura alle tensioni di alimentazione. v_{in} sia un generatore ideale di tensione di segnale.

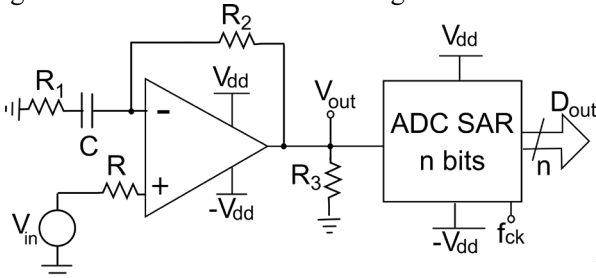


Fig. 3

$$\begin{aligned}
 V_{dd} &= +2.5 \text{ V} \\
 R &= 50 \Omega \\
 R_1 &= 0.5 \text{ k}\Omega \\
 R_2 &= 9 \text{ k}\Omega \\
 R_3 &= 100 \Omega \\
 C &= 2 \text{ nF} \\
 f_{ck} &= 9 \text{ MHz} \\
 n &= 11 \text{ bits}
 \end{aligned}$$

- a) **Determinare il trasferimento v_{out}/v_{in} , assumendo l’amplificatore operazionale ideale, a bassa e ad alta frequenza.**
- b) **Tracciare il diagramma temporale, quotandone tutti i punti significativi, dell’andamento nel tempo della tensione di uscita, quando in ingresso e’ applicato un gradino positivo di ampiezza pari a 100 mV, nelle ipotesi di amplificatore operazionale ideale.**
- c) Determinare la risoluzione percentuale ottenibile, nel caso di una tensione DC di valore 40 mV, applicata in ingresso alla catena di acquisizione.
- d) Determinare il minimo valore necessario per il prodotto guadagno – larghezza di banda, $GBWP$, perche’ vi siano almeno due decenni di guadagno costante a cento banda.