

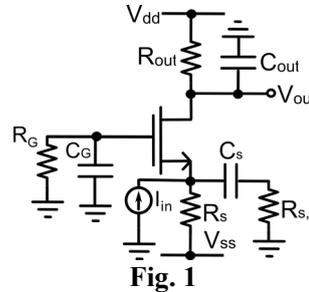
Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2022/23
Secondo Appello– 12 settembre 2023

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Secondo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perché ritenuti più facili. La durata della prova è 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito a MOSFET riportato nella Fig. 1, in cui i_{in} è un generatore di corrente di piccolo segnale.

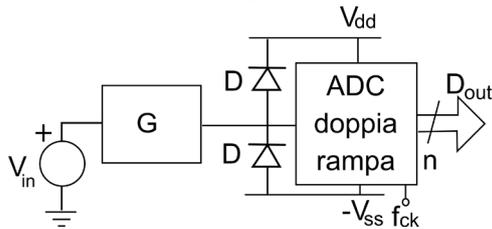
- a) **Determinare il fattore di forma (W/L) necessario per garantire una corrente di polarizzazione pari a 0.5 mA . Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b) **Determinare l'espressione ed il valore del guadagno di piccolo segnale v_{out}/i_{in} a bassa frequenza.**
- c) Tracciare il diagramma di Bode del modulo del trasferimento di piccolo segnale v_{out}/i_{in} , quotandone tutti i punti significativi.



$$\begin{aligned}
 V_{Tn} &= 1\text{ V} \\
 \frac{1}{2}\mu_n C_{ox} &= 100\ \mu\text{A/V}^2 \\
 V_{DD} &= +3.5\text{ V} \\
 V_{SS} &= -2\text{ V} \\
 R_S &= 1\text{ k}\Omega \\
 R_{S1} &= 100\ \Omega \\
 C_S &= 860\text{ pF} \\
 R_{out} &= 7\text{ k}\Omega \\
 C_S &= 1\text{ pF}
 \end{aligned}$$

Esercizio 2

Si consideri la catena di acquisizione mostrata in Fig. 2. Il segnale di ingresso è di tipo sinusoidale: $V_{in} = A \sin(2\pi f_a t)$ con $A = 450\text{ mV}$, $f_a = 30\text{ Hz}$. I diodi D conducono quando sono polarizzati in diretta con una tensione ai loro capi pari a 0.7 V . L'ADC impiegato è del tipo a doppia rampa.



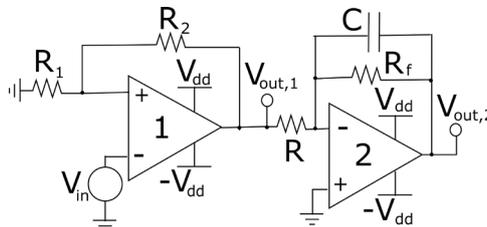
$$\begin{aligned}
 V_{DD} &= +3.3\text{ V} \\
 V_{SS} &= 2.5\text{ V} \\
 f_{ck} &= 30\text{ MHz} \\
 n &= 13\text{ bits}
 \end{aligned}$$

Fig. 2

- a) **Determinare il minimo valore del guadagno del blocco G necessario per convertire i segnali in ingresso con una risoluzione dell'1‰ (uno per mille) dell'ampiezza del segnale in ingresso ed il massimo guadagno del blocco G possibile.**
- b) Determinare la massima frequenza ammessa per il segnale sinusoidale di ingresso ed il valore della miglior risoluzione ottenibile potendo modificare il valore del guadagno del blocco G. Motivare la risposta.

Esercizio 3

Si consideri il circuito basato su amplificatori operazionali, mostrato in Fig. 3. Gli amplificatori operazionali saturano alle tensioni di alimentazione e V_{in} sia un generatore di tensione di segnale sinusoidale con ampiezza 3.5 V e frequenza 10 MHz .



$$R_1 = R_2 = 10\text{ k}\Omega \quad V_{DD} = 5\text{ V} \quad R = 6.25\text{ k}\Omega \quad R_f = 6\text{ k}\Omega \quad C = 1.5\text{ pF}$$

- a) **Disegnare in due diagrammi temporali, temporalmente allineati, il segnale di ingresso $V_{in}(t)$ dato e ed il corrispondente segnale $V_{out,1}(t)$, quotandone tutti i punti significativi ed assumendo gli amplificatori operazionali ideali.**
- b) **Determinare il massimo valore della resistenza R_f che garantisca che il contributo delle correnti di bias, pari a 100 nA , sulla tensione di uscita $V_{out,2}$ sia al più 6 mV .**
- c) Tracciare i diagrammi di Bode del modulo e della fase della funzione di trasferimento $V_{out,2}/V_{out,1}$, assumendo gli amplificatori operazionali ideali.
- d) Se l'amplificatore operazionale 2 è caratterizzato da uno Slew-Rate $SR = 100\text{ V}/\mu\text{s}$, determinare se la forma d'onda di uscita subisca o meno distorsioni e motivare la risposta.
- e) Determinare il margine di fase del blocco amplificatore se il prodotto guadagno-larghezza di banda del secondo amplificatore operazionale è pari a $GBWP = 80\text{ MHz}$.