

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2021/22
2^a prova in itinere – 27 luglio 2022

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “seconda prova in itinere”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perché ritenuti più facili. La durata della prova è 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri la catena di acquisizione mostrata in Fig. 1. Gli amplificatori operazionali saturano alle tensioni di alimentazione. V_{in} sia un generatore di segnali a gradino negativo con ampiezza compresa tra $-100mV$ e $-500mV$. L'ADC sia del tipo a doppia rampa.

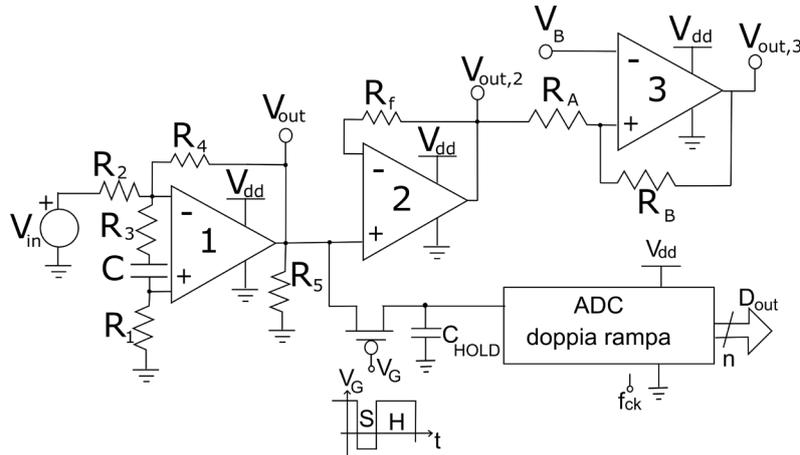


Fig. 1

$$R_1 = 1 \text{ k}\Omega \quad R_2 = 0.5 \text{ k}\Omega \quad R_3 = 10 \text{ k}\Omega \quad R_4 = 2.5 \text{ k}\Omega \quad R_5 = 2 \text{ k}\Omega \quad R_A = 1 \text{ k}\Omega \quad R_B = 4 \text{ k}\Omega \quad R_f = 8 \text{ k}\Omega$$

$$f_{ck} = 5 \text{ MHz} \quad V_{dd} = 6 \text{ V} \quad C = 100 \text{ pF} \quad C_H = 4 \text{ nF} \quad |V_{Tp}| = 1 \text{ V} \quad |k_p| = \frac{1}{2} \mu_p C_{ox} (W/L) = 12 \text{ mA/V}^2$$

- a) **Calcolare l'espressione ed il valore del guadagno V_{out}/V_{in} a bassa frequenza, nelle ipotesi che l'amplificatore operazionale 1 sia caratterizzato da un guadagno ad anello aperto $A_0 = 90dB$.**
- b) **Si determinino le tensioni minime di comando del gate del transistor $pMOS$ richieste per il corretto funzionamento del circuito.**
- c) **Determinare l'ampiezza del ciclo di isteresi e il massimo valore rms del rumore sovrapposto a V_{out} che non provochi eccessive commutazioni spurie.**
- d) **Determinare il valore che deve assumere la tensione V_B perché il valore medio delle soglie di commutazione del trigger di Schmitt sia pari a 2 V.**
- e) **Determinare il numero minimo di bits dell'ADC che garantiscano una risoluzione di almeno 0.1% in ingresso per tutti i segnali considerati.**
- f) **Determinare il minimo valore della corrente di uscita dell'amplificatore operazionale 1 che garantisca il corretto funzionamento della catena completa. Si suppongano, per il resto, tutti gli amplificatori operazionali ideali e si assuma $C = 0 \text{ F}$, cioè sempre circuito aperto.**
- g) **Se l'amplificatore operazionale 1 fosse caratterizzato da un prodotto guadagno-banda $GBWP = 15 \text{ MHz}$, determinare il margine di fase del circuito amplificatore.**
- h) **Determinare il minimo valore che deve assumere la resistenza mostrata dal transistor $MOSFET$ quando spento per non compromettere la risoluzione del sistema, se il convertitore fosse a 13 bits.**
- i) **Determinare l'effetto sulla tensione di uscita $V_{out,2}$, se l'amplificatore operazionale 2 è affetto da correnti di bias uscenti dall'opamp di valor medio $12 \mu A$. Si suppongano, per il resto, tutti gli amplificatori operazionali ideali.**
- j) **Determinare la traslazione della tensione di uscita $V_{out,2}$, se l'amplificatore operazionale 1 è caratterizzato da un $CMRR$ finito pari a 65 dB. Si suppongano, per il resto, tutti gli amplificatori operazionali ideali.**

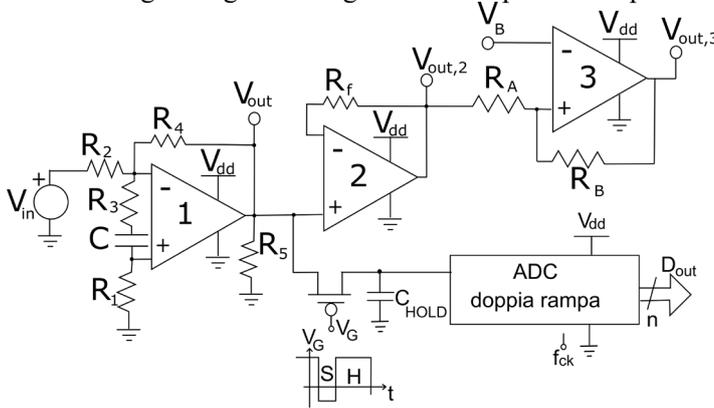
Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2021/22

Primo Appello – 27 luglio 2022

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Primo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perché ritenuti più facili. La durata della prova è 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri la catena di acquisizione di Fig. 1. Gli amplificatori operazionali saturano alle tensioni di alimentazione. V_{in} sia un generatore di segnali a gradino negativo con ampiezza compresa tra $-100mV$ e $-500mV$. L'ADC sia del tipo a doppia rampa.



$$\begin{aligned}
 R_1 &= 1 \text{ k}\Omega & R_2 &= 0.5 \text{ k}\Omega \\
 R_3 &= 10 \text{ k}\Omega & R_4 &= 2.5 \text{ k}\Omega \\
 R_5 &= 2 \text{ k}\Omega & R_f &= 8 \text{ k}\Omega \\
 R_A &= 1 \text{ k}\Omega & R_B &= 4 \text{ k}\Omega \\
 f_{ck} &= 5 \text{ MHz} & V_{dd} &= 6 \text{ V} \\
 C &= 100 \text{ pF} & C_H &= 4 \text{ nF} \\
 |V_{Tp}| &= 1 \text{ V} \\
 |k_p| &= \frac{1}{2} \mu_p C_{ox} (W/L) = 12 \text{ mA/V}^2
 \end{aligned}$$

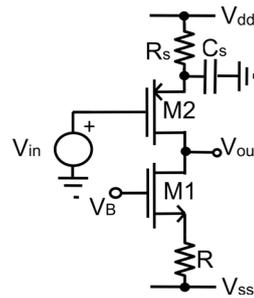
Fig. 1

- a) **Calcolare l'espressione ed il valore del guadagno V_{out}/V_{in} a bassa frequenza, nelle ipotesi che l'amplificatore operazionale 1 sia caratterizzato da un guadagno ad anello aperto $A_0 = 90dB$.**
- b) **Si determinino le tensioni minime di comando del gate del transistore pMOS richieste per il corretto funzionamento del circuito.**
- c) Determinare l'ampiezza del ciclo di isteresi e il massimo valore rms del rumore sovrapposto a V_{out} che non provochi eccessive commutazioni spurie.
- d) Determinare il numero minimo di bits dell'ADC che garantiscano una risoluzione di almeno 0.1% in ingresso per tutti i segnali considerati.
- e) Se l'amplificatore operazionale 1 fosse caratterizzato da un prodotto guadagno-banda $GBWP = 15 \text{ MHz}$, determinare il margine di fase del circuito amplificatore.

Esercizio 2

Si consideri il circuito a MOSFET riportato nella Fig. 2, in cui v_{in} è un generatore di tensione di piccolo segnale e V_B e V_{dd} sono due generatori di tensione DC.

- a) **Determinare il valore che deve assumere la resistenza R_s per garantire una corrente di $1mA$ in DC nei MOSFET. Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), indicando espressamente l'intervallo di tensioni possibili per il nodo di uscita, V_{out} .**
- b) **Determinare l'espressione ed il valore del guadagno di piccolo segnale v_{out}/v_{in} ad alta frequenza, assumendo per M1 una resistenza di uscita $r_0 = 60 \text{ k}\Omega$**
- c) Tracciare il diagramma di Bode del modulo del trasferimento di piccolo segnale v_{out}/v_{in} , quotandone tutti i punti significativi e assumendo per M1 una resistenza di uscita $r_0 = 60 \text{ k}\Omega$.



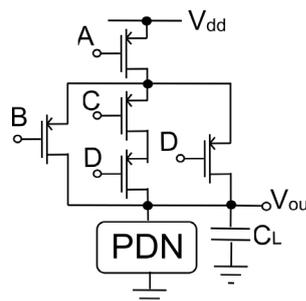
$$\begin{aligned}
 V_{dd} &= -V_{ss} = +6 \text{ V} \\
 V_B &= -2 \text{ V} \\
 V_{Tn} &= |V_{Tp}| = 1 \text{ V} \\
 C &= 470 \text{ nF} \\
 R &= 2 \text{ k}\Omega \\
 k_n &= \frac{1}{2} \mu_n C_{ox} (W/L) = 1 \text{ mA/V}^2 \\
 |k_p| &= \frac{1}{2} \mu_p C_{ox} (W/L) = 1 \text{ mA/V}^2
 \end{aligned}$$

Fig. 2

Esercizio 3

Si consideri la porta logica in tecnologia CMOS mostrata in Fig. 3.

- a) **Determinare la funzione logica svolta dalla porta in forma minima e disegnare la corrispondente porta logica complessa in tecnologia CMOS. Si giustificino dettagliatamente le scelte effettuate.**
- b) Determinare l'intervallo di tempo in cui, a seguito di una commutazione alto-basso dell'ingresso, la tensione di uscita ha andamento lineare.



$$\begin{aligned}
 V^+ &= 2.7 \text{ V} \\
 \frac{1}{2} \mu_n C_{ox} &= 100 \mu\text{A/V}^2 \\
 \frac{1}{2} \mu_p C_{ox} &= 50 \mu\text{A/V}^2 \\
 (W/L)_p &= 4 \\
 (W/L)_n &= 2 \\
 |V_{Tp}| &= V_{Tn} = 0.7 \text{ V} \\
 C_L &= 5 \text{ pF}
 \end{aligned}$$

Fig. 3