

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21

Terzo Appello– 21 gennaio 2022

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona. data, “Terzo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito a transistori riportato nella Fig. 1, in cui il generatore v_{in} e' un generatore di tensione di piccolo segnale.

- a) **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), sapendo che la tensione V_{out} e' pari a $-2V$ in polarizzazione.**
- b) **Determinare l'espressione ed il valore del trasferimento v_{out}/v_{in} a bassa frequenza, nelle ipotesi che il transistore $M1$ sia caratterizzato da una resistenza di uscita $r_o = 45 k\Omega$**
- c) Tracciare il diagramma di Bode del modulo del trasferimento V_{out}/V_{in} , quotandone tutti i punti significativi, nelle ipotesi che il transistore $M1$ sia caratterizzato da una resistenza di uscita $r_o = 45 k\Omega$.

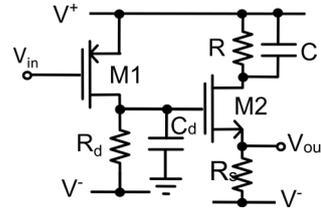


Fig. 1

$$\begin{aligned}
 V_- &= -4 V \\
 V^+ &= +2 V \\
 V_{Tn} &= |V_{Tp}| = 1 V \\
 \frac{1}{2}\mu_n C_{ox} &= 0.1 \text{ mA/V}^2 \\
 \frac{1}{2}\mu_p C_{ox} &= 0.04 \text{ mA/V}^2 \\
 (W/L)_n &= 10 \\
 (W/L)_p &= 25 \\
 R_d &= 4 \text{ k}\Omega \\
 R &= 200 \Omega \\
 R_s &= 2 \text{ k}\Omega \\
 C_d &= 4 \text{ pF} \\
 C &= 220 \text{ pF}
 \end{aligned}$$

Esercizio 2

Si consideri la rete logica, mostrata nella Fig. 2, che realizza la funzione logica $Y = ABC + ACD$. Si assuma che la capacita' di ingresso dell'inverter sia pari a 0.75 pF .

- a) **Disegnare la intera rete logica in logica CMOS in forma minima, giustificando le scelte effettuate.**
- b) Determinare il massimo tempo di commutazione della rete logica. Si facciano le dovute approssimazioni.
- c) Determinare la massima potenza dissipata, se tutti gli ingressi sono cortocircuitati tra loro e pilotati alla frequenza $f_{in} = 40 \text{ MHz}$.

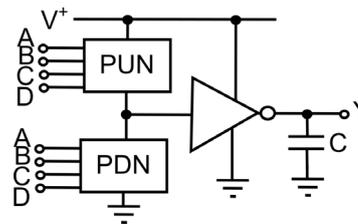


Fig. 2

$$\begin{aligned}
 V^+ &= +3.3 V \\
 C &= 2 \text{ pF} \\
 V_{Tn} &= |V_{Tp}| = 0.6 V \\
 \frac{1}{2}\mu_p C_{ox} &= 48 \mu\text{A/V}^2 \\
 \frac{1}{2}\mu_n C_{ox} &= 120 \mu\text{A/V}^2 \\
 (W/L)_p &= 20 \\
 (W/L)_n &= 10
 \end{aligned}$$

Esercizio 3

Si consideri la catena di acquisizione riportata nella Fig. 3. Gli amplificatori operazionali saturano alle tensioni di alimentazione. I_{in} sia un generatore di corrente di segnale, proporzionale alla temperatura, espressa in K, con una dipendenza di $1 \mu\text{A/K}$. Il convertitore analogico digitale sia del tipo *tracking* con un numero n di *bits* pari a 10 , pilotato con una frequenza di *clock*, $f_{ck} = 100 \text{ kHz}$.

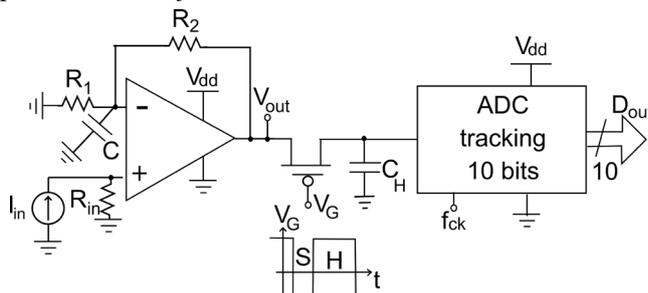


Fig. 3

$$\begin{aligned}
 R_1 &= 2 \text{ k}\Omega \\
 R_2 &= 18 \text{ k}\Omega \\
 R_{in} &= 4 \text{ k}\Omega \\
 V_{dd} &= 15 V \\
 C &= 2 \text{ pF} \\
 C_H &= 2 \text{ nF} \\
 |V_{Tp}| &= 1 V \\
 k_p &= -\frac{1}{2}\mu_p C_{ox} (W/L)_p = -2 \text{ mA/V}^2 \\
 n &= 10 \text{ bits}
 \end{aligned}$$

- a) **Determinare il trasferimento a bassa frequenza V_{out}/I_{in} se l'amplificatore operazionale e' caratterizzato da un guadagno ad anello aperto $A_0 = 46 \text{ dB}$.**
- b) **Indicare, ridisegnando lo schematico del circuito, dove occorre porre una resistenza di opportuno valore per minimizzare l'effetto delle correnti di bias. Determinare il valore di tale resistenza e calcolare l'effetto in uscita delle correnti di bias, supposte pari a $1 \mu\text{A}$ con verso entrante, e dell'offset delle correnti di bias, supposto pari a $1/50$ del valore delle correnti stesse.**
- c) Determinare il margine di fase del blocco amplificatore, assumendo che l'amplificatore operazionale sia caratterizzato da un prodotto guadagno-larghezza di banda, $GBWP = 120 \text{ MHz}$ (A_0 non e' noto separatamente).
- d) Determinare la risoluzione nella misura della temperatura e la massima velocita' di variazione della temperatura per non determinare lo sgancio del convertitore, assumendo l'amplificatore operazionale ideale, in assenza del circuito di *Sample & Hold*.