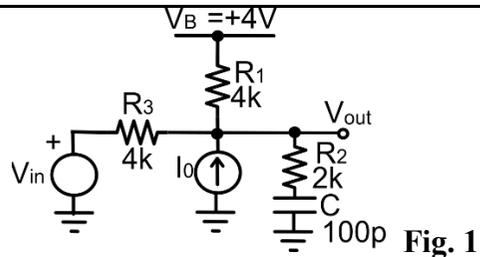


1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, "Prima Prova in Itinere", numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, cod. persona e INSERIRE NEL NOME DEL FILE IL PROPRIO CODICE PERSONA
3. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)... e scrivere con grafia leggibile.
4. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
5. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.
6. numero di telefono da contattare in caso di interruzione della connettivita' di rete 347 2555955 (C. Guazzoni)

Esercizio 0 – RISOLUZIONE OBBLIGATORIA PENA NON CORREZIONE COMPITO costante di tempo del circuito e valore medio di V_{out} se $T = 600 \mu s$



Esercizio 1

- a) diagramma temporale quotato di V_{out} vs. t se $T = 600 \mu s$
- b) diagramma temporale quotato di V_{out} vs. t se $T = 6 \mu s$

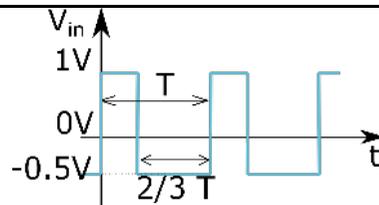


Fig. 1b

$$V_B = +4 V \quad C = 100 pF \quad I_0 = 100 \mu A$$

$$R_1 = 4 k\Omega \quad R_2 = 2 k\Omega \quad R_3 = 4 k\Omega$$

Esercizio 2

- a) **diagramma temporale quotato di V_{out} vs. t**
- b) **massima potenza dissipata dai diodi se $V_{BD} = -8V$**

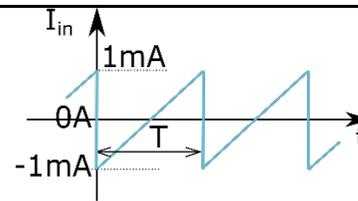


Fig. 2b

$$V_{dd} = 3 V = -V_{ss} \quad T = 1ms$$

$$R_1 = 1 k\Omega \quad R_2 = 2 k\Omega \quad R_3 = 4 k\Omega$$

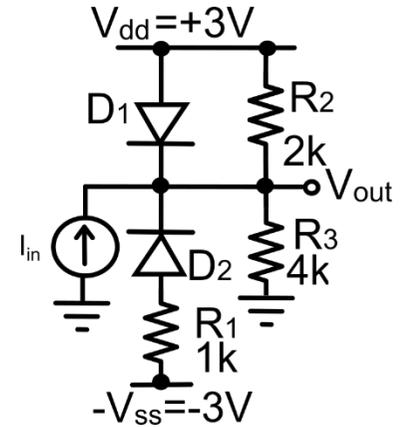


Fig. 2

Esercizio 3

$$Y = \overline{(A + B \cdot C + A \cdot B)} \cdot D$$

- a) **porta logica complessa CMOS in forma minima.**
- b) massima potenza dissipata

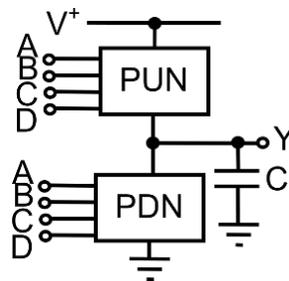


Fig. 3

$$V^+ = 2.7 V \quad C = 2 pF \quad V_{Tn} = |V_{Tp}| = 0.7 V$$

$$|k_p| = k_n = \frac{1}{2} \mu C_{ox} W/L = 0.6 mA/V^2$$

Esercizio 4

- a) **polarizzazione dimensionando R_{s1} perche' $I_D = 1mA$**
- b) **trasferimento v_{out}/i_{in} , a bassa frequenza**
- c) **singularita' introdotte dalla capacita' C in $|v_{out}/i_{in}|$**

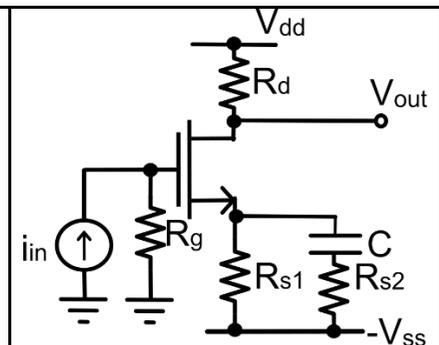


Fig. 4

$$V_{dd} = +4 V = V_{ss} \quad V_{Tn} = 0.5 V \quad k_n = \frac{1}{2} \mu_n C_{ox} (W/L) = 1 mA/V^2$$

$$R_{s2} = 200 \Omega \quad R_d = 4 k\Omega \quad R_g = 100 k\Omega \quad C = 10 nF$$

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21

Appello Straordinario – 21 aprile 2021 - in tempo di pandemia - modalita' a distanza

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, "Appello Straordinario", numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, cod. persona e INSERIRE NEL NOME DEL FILE IL PROPRIO CODICE PERSONA
3. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)... e scrivere con grafia leggibile.
4. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
5. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.
6. numero di telefono da contattare in caso di interruzione della connettivita' di rete 347 2555955 (C. Guazzoni)

Esercizio 1

- a) diagramma temporale quotato di V_{out} vs. t se $T = 600 \mu s$
- b) diagramma temporale quotato di V_{out} vs. t se $T = 6 \mu s$

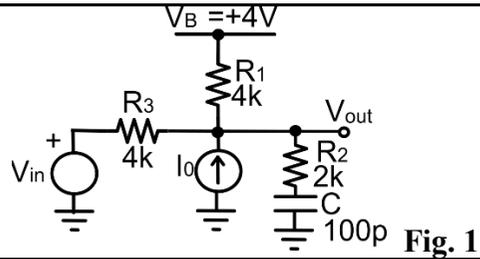


Fig. 1

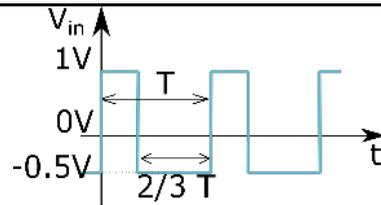


Fig. 1b

$$V_B = +4 V \quad C = 100 pF \quad I_0 = 100 \mu A$$

$$R_1 = 4 k\Omega \quad R_2 = 2 k\Omega \quad R_3 = 4 k\Omega$$

Esercizio 2

$$Y = \overline{(A + B \cdot C + A \cdot B)} \cdot D$$

- a) porta logica complessa CMOS in forma minima.
- b) massima potenza dissipata

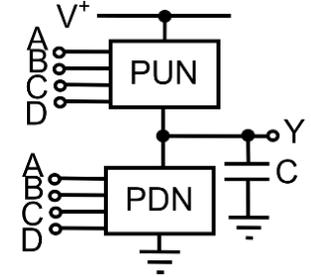


Fig. 2

$$V^+ = 2.7 V \quad C = 2 pF \quad V_{Tn} = |V_{Tp}| = 0.7 V$$

$$|k_p| = k_n = \frac{1}{2} \mu C_{ox} W/L = 0.6 mA/V^2$$

Esercizio 3

- a) polarizzazione dimensionando R_{s1} perche' $I_D = 1mA$
- b) trasferimento v_{out}/i_{in} , a bassa frequenza
- c) diagramma di Bode del modulo di $|v_{out}/i_{in}|$

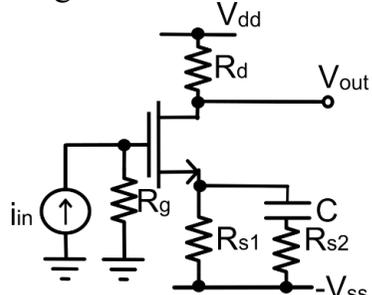


Fig. 3

$$V_{dd} = +4 V = V_{ss} \quad V_{Tn} = 0.5 V$$

$$R_{s2} = 200 \Omega \quad R_d = 4 k\Omega$$

$$R_g = 100 k\Omega \quad C = 10 nF$$

$$k_n = \frac{1}{2} \mu_n C_{ox} (W/L) = 1 mA/V^2$$

Esercizio 4

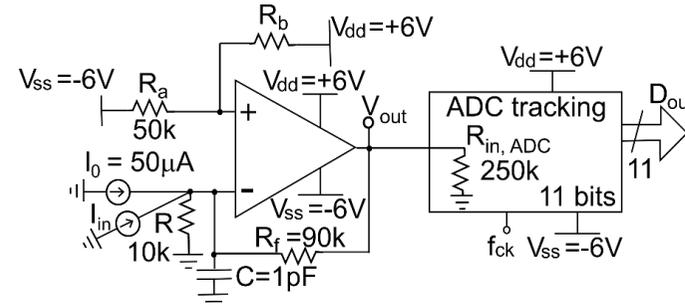


Fig. 4

$$V_{dd} = +6 V = -V_{ss} \quad I_0 = 50 \mu A \quad f_{ck} = 20 MHz \quad R_{in,ADC} = 250 k\Omega$$

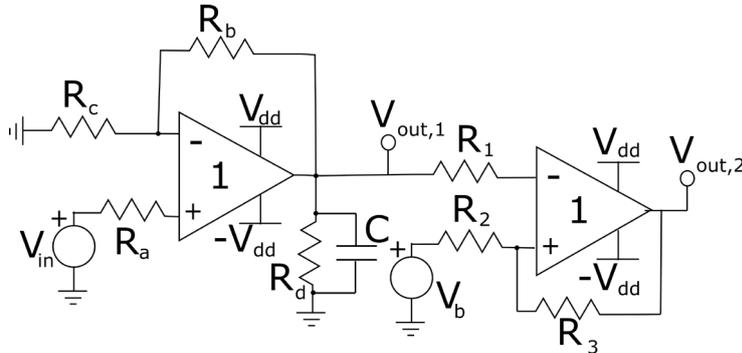
$$R = 10 k\Omega \quad R_f = 90 k\Omega \quad C = 1 pF \quad R_a = 50 k\Omega$$

- a) espressione trasferimento ideale $V_{out}(s)/I_{in}(s)$ e R_B per avere $V_{out} = 0V$ se $I_{in} = 0A$
- b) supposta I_{in} sinusoidale di massima ampiezza, massima frequenza che non causi lo sgancio.
- c) margine di fase del circuito amplificatore se $GBWP = 10 MHz$

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “seconda prova in itinere”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perché ritenuti più facili. La durata della prova è 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito riportato nella Fig. 1. Gli amplificatori operazionali saturano alle tensioni di alimentazione. V_b sia un generatore di tensione DC e V_{in} un generatore di segnale.



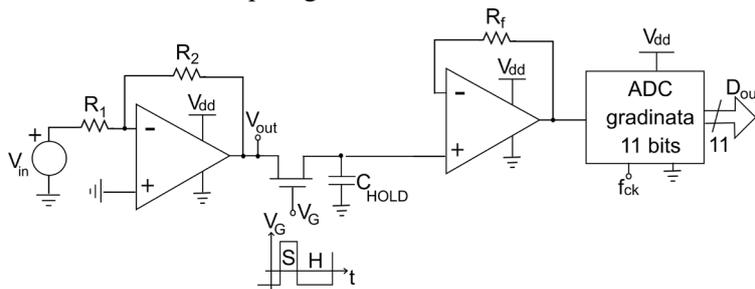
$$\begin{aligned}
 R_a &= 50 \Omega \\
 R_b &= 14 \text{ k}\Omega \\
 R_c &= 0.5 \text{ k}\Omega \\
 R_d &= 2 \text{ k}\Omega \\
 R_1 &= 50 \Omega \\
 R_2 &= 0.2 \text{ k}\Omega \\
 R_3 &= 12 \text{ k}\Omega \\
 V_b &= +1 \text{ V} \\
 V_{dd} &= 6 \text{ V} \\
 C &= 200 \text{ pF}
 \end{aligned}$$

Fig. 1

- a) **Determinare l'espressione ed il valore del guadagno reale $V_{out,1}/V_{in}$ a bassa frequenza se l'amplificatore operazionale 1 è caratterizzato da un guadagno ad anello aperto $A_{0,1} = 70 \text{ dB}$. Tracciare, quindi, il diagramma di Bode del modulo del trasferimento ideale $V_{out,1}/V_{in}$.**
- b) **Determinare l'espressione ed il valore delle soglie di scatto del Trigger di Schmitt ed il massimo valore rms del rumore sovrapposto al segnale in ingresso, V_{in} , che non causi eccessive commutazioni spurie.**
- c) Determinare la minima corrente di uscita che deve possedere l'amplificatore operazionale 1, perché con un ingresso a gradino e segnali di massima dinamica, la tensione di uscita raggiunga la metà del suo valore entro 10 ns.
- d) Determinare il margine di fase del blocco amplificante se l'amplificatore operazionale 1 è caratterizzato da un prodotto guadagno-larghezza di banda, $GBWP = 90 \text{ MHz}$ e da una resistenza di uscita $r_{o,1} = 20 \Omega$.
- e) Determinare il massimo valore ammesso per le correnti di bias del secondo operazionale perché le soglie si spostino al massimo dell'1% del loro valore medio.

Esercizio 2

Si consideri la catena di acquisizione mostrata in Fig. 2. Gli amplificatori operazionali saturano alle tensioni di alimentazione. L'ADC sia del tipo a gradinata con $n = 11 \text{ bits}$.



$$\begin{aligned}
 V_{Tn} &= +1 \text{ V} \\
 k_n &= 12 \text{ mA/V}^2 \\
 R_f &= 100 \text{ k}\Omega \\
 R_2 &= 8 \text{ k}\Omega \\
 V_{dd} &= 5 \text{ V} \\
 f_{ck} &= 10 \text{ MHz} \\
 n &= 11 \text{ bits} \\
 C_{HOLD} &= 1 \text{ nF}
 \end{aligned}$$

Fig. 2

- a) **Determinare il massimo valore della resistenza R_f che garantisca di ottenere una risoluzione in ingresso migliore di $500 \mu\text{V}$.**
- b) **Determinare le tensioni di comando del gate del nMOS che garantiscano una resistenza $R_{ds,on}$ minore di 20Ω in fase di Sample e nMOS spento con 3 V di margine in fase di Hold.**
- c) **Assumendo di dover acquisire segnali sinusoidali, determinarne la massima frequenza. Si consideri il minimo tempo di sample, pari a un colpo di clock.**
- d) Assumendo $R_f = 1 \text{ k}\Omega$, disegnare la forma d'onda all'uscita V_{out} in risposta ad un segnale di ingresso a gradino di ampiezza 400 mV , se l'amplificatore operazionale 1 è caratterizzato da un prodotto Guadagno-Larghezza di Banda $GBWP_1 = 30 \text{ MHz}$.
- e) Determinare il minimo valore di A_0 che garantisca un droop rate minore di $10 \mu\text{V}/\mu\text{s}$, assumendo che l'amplificatore operazionale 2 sia caratterizzato da una resistenza di ingresso $R_{diff,2} = 100 \text{ M}\Omega$.

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21

Appello Zero – 26 giugno 2021

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Appello Zero”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito amplificatore a transistori riportato nella Fig. 1, in cui il generatore i_{in} e' un generatore di corrente di piccolo segnale e V_G un generatore di tensione DC.

- a) **Determinare il valore che deve assumere la resistenza R_{s2} perche' la corrente di polarizzazione sia pari a $1mA$. Determinare, quindi, la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b) **Determinare l'espressione ed il valore del trasferimento v_{out}/i_{in} ad alta frequenza.**
- c) Tracciare il diagramma di Bode del modulo del trasferimento v_{out}/i_{in} , quotandone tutti i punti significativi.

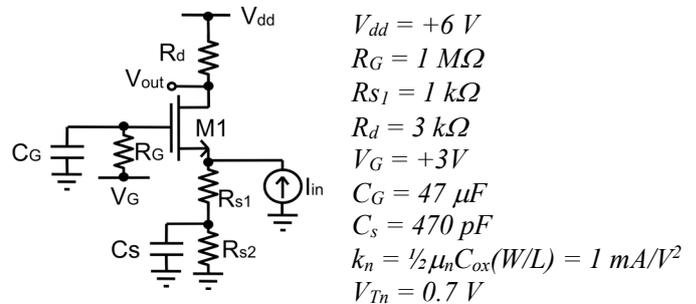


Fig. 1

Esercizio 3

Si consideri il circuito riportato nella Fig. 2. Gli amplificatori operazionali saturano alle tensioni di alimentazione. V_b sia un generatore di tensione DC e V_{in} un generatore di segnale.

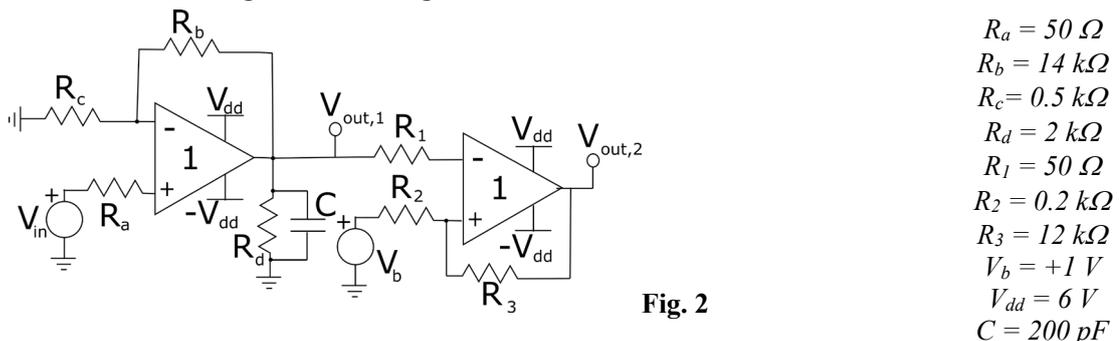


Fig. 2

- a) **Determinare l'espressione ed il valore del guadagno reale $V_{out,1}/V_{in}$ a bassa frequenza se l'amplificatore operazionale 1 e' caratterizzato da un guadagno ad anello aperto $A_{0,1} = 70 dB$. Tracciare, quindi, il diagramma di Bode del modulo del trasferimento ideale $V_{out,1}/V_{in}$.**
- b) **Determinare l'espressione ed il valore delle soglie di scatto del Trigger di Schmitt ed il massimo valore rms del rumore sovrapposto al segnale in ingresso, V_{in} , che non causi eccessive commutazioni spurie.**
- c) Determinare il margine di fase del blocco amplificante se l'amplificatore operazionale 1 e' caratterizzato da un prodotto guadagno-larghezza di banda, $GBWP = 90 MHz$ e da una resistenza di uscita $r_{0,1} = 20 \Omega$.

Esercizio 3

Si consideri la catena di acquisizione mostrata in Fig. 3. Gli amplificatori operazionali saturano alle tensioni di alimentazione. L'ADC sia del tipo a gradinata con $n = 11 bits$.

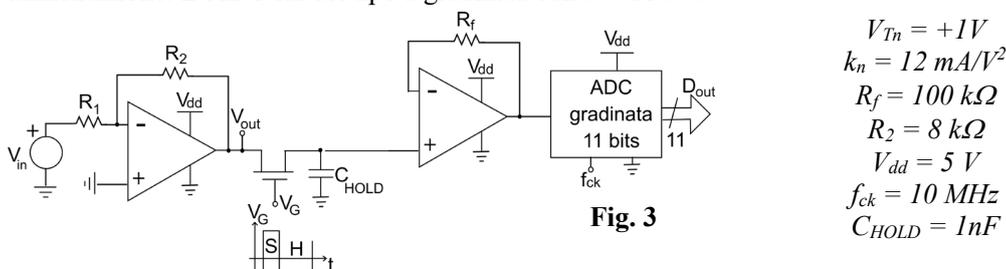


Fig. 3

- a) **Determinare il massimo valore della resistenza R_1 che garantisca di ottenere una risoluzione in ingresso migliore di $500 \mu V$.**
- b) Determinare le tensioni di comando del gate del nMOS che garantiscano una resistenza $R_{ds,on}$ minore di 20Ω in fase di Sample e nMOS spento con $3 V$ di margine in fase di Hold.
- c) Assumendo $R_1 = 1k\Omega$, disegnare la forma d'onda all'uscita V_{out} in risposta ad un segnale di ingresso a gradino di ampiezza $400 mV$, se l'amplificatore operazionale 1 e' caratterizzato da un prodotto Guadagno-Larghezza di Banda $GBWP_1 = 30 MHz$.
- d) Determinare il minimo valore di A_0 che garantisca un droop rate minore di $10 \mu V/\mu s$, assumendo che l'amplificatore operazionale 2 sia caratterizzato da una resistenza di ingresso $R_{diff,2} = 100M\Omega$.

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21

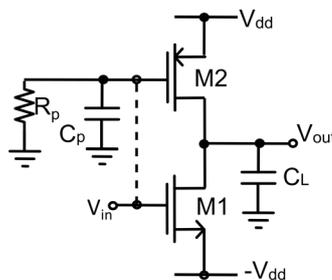
Secondo Appello– 11 settembre 2021

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona. data, “Secondo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito a transistori riportato nella Fig. 1, in cui il generatore v_{in} e' un generatore di tensione di piccolo segnale, a meno di diversa specificazione. Si trascuri la linea tratteggiata tranne che nel punto d).

- a) **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), indicando l'intervallo di tensioni possibili per il nodo di uscita V_{out} .**
- b) **Determinare l'espressione ed il valore del trasferimento v_{out}/v_{in} a bassa frequenza, nelle ipotesi che entrambi i transistori siano caratterizzati da una resistenza di uscita $r_0 = 70\text{ k}\Omega$.**
- c) Tracciare il diagramma di Bode del modulo del trasferimento V_{out}/V_{in} , quotandone tutti i punti significativi, nelle ipotesi che entrambi i transistori siano caratterizzati da una resistenza di uscita $r_0 = 70\text{ k}\Omega$.
- d) Nelle ipotesi di cortocircuitare i *gate* dei due transistori, con un collegamento come da linea tratteggiata in figura 1, se V_{in} effettua una transizione istantanea da $-V_{dd}$ a V_{dd} , determinare il tempo necessario perche' la tensione di uscita raggiunga il valore di $+1.4\text{ V}$.



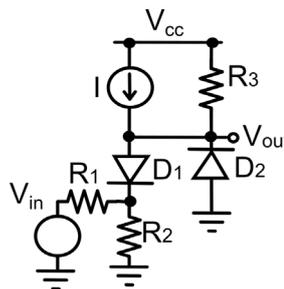
$V_{dd} = +2.4\text{ V}$
 $V_{Tn} = |V_{Tp}| = 1\text{ V}$
 $\frac{1}{2}\mu_n C_{ox} = 0.49\text{ mA/V}^2$
 $\frac{1}{2}\mu_p C_{ox} = 0.196\text{ mA/V}^2$
 $(W/L)_n = 4$
 $(W/L)_p = 10$
 $R_p = 100\text{ k}\Omega$
 $C_p = 470\text{ nF}$
 $C_L = 22\text{ pF}$

Fig. 1

Esercizio 2

Si consideri il circuito contenente due diodi, mostrato nella Fig. 2. I diodi siano caratterizzati da una tensione di accensione pari a 0.7 V . Il solo diodo D_2 presenti una tensione di breakdown $|V_{BD}| = 8\text{ V}$. I sia un generatore di corrente DC che eroga una corrente pari a 2 mA .

- a) **Tracciare la caratteristica di trasferimento statica V_{out} vs. V_{in} , indicando chiaramente i punti di scatto e le pendenze dei tratti e giustificando la risposta, se V_{in} varia nell'intervallo $[-10\text{ V}, +10\text{ V}]$.**
- b) Determinare la massima potenza dissipata dal diodo D_2 .

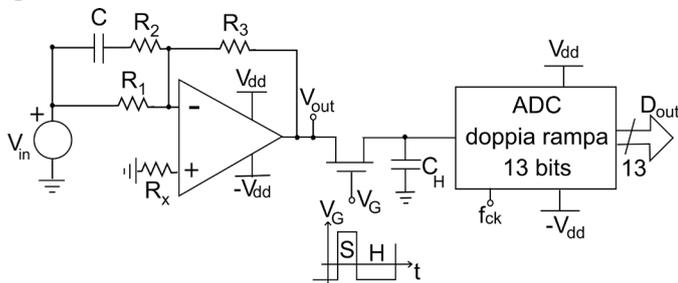


$V_{cc} = +5\text{ V}$
 $R_1 = 1\text{ k}\Omega$
 $R_2 = 2\text{ k}\Omega$
 $R_3 = 2\text{ k}\Omega$

Fig. 2

Esercizio 3

Si consideri la catena di acquisizione riportata nella Fig. 3. Gli amplificatori operazionali saturano alle tensioni di alimentazione. V_{in} sia un generatore di segnale. Il convertitore analogico digitale sia del tipo a doppia rampa con un numero n di bits pari a 13.



$R_1 = 2\text{ k}\Omega$
 $R_2 = 0.2\text{ k}\Omega$
 $R_3 = 20\text{ k}\Omega$
 $V_{dd} = 6\text{ V}$
 $C_H = 22\text{ nF}$
 $V_{Tn} = 1\text{ V}$
 $k_n = \frac{1}{2}\mu_n C_{ox}(W/L)_n = 14\text{ mA/V}^2$
 $n = 13\text{ bits}$

Fig. 3

- a) **Determinare il trasferimento a bassa frequenza V_{out}/V_{in} se l'amplificatore operazionale e' caratterizzato da un guadagno ad anello aperto $A_0 = 58\text{ dB}$.**
- b) **Disegnare, quotandone tutti i punti significativi, l'andamento nel tempo della tensione di uscita $v_{out}(t)$ del blocco amplificatore, assumendo l'amplificatore operazionale ideale, in risposta a un segnale a gradino positivo di ampiezza pari a 40 mV .**
- c) Determinare il minimo valore della frequenza di clock dell'ADC per garantire che l'errore dovuto alla scarica della capacita', nelle ipotesi che il transistorore che realizza l'interruttore del circuito di *Sample & Hold* presenti una resistenza nella fase di *off* pari a $R_{ds,off} = 75\text{ M}\Omega$ sia minore di $\frac{1}{2}\text{ LSB}$. Si assuma il minimo tempo di *Hold* compatibile con l'ADC a doppia rampa che segue.
- d) Determinare il margine di fase del blocco amplificatore, se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno/larghezza di banda $GBWP$ pari a 60 MHz (A_0 non e' noto separatamente).

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21

Terzo Appello– 21 gennaio 2022

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona. data, “Terzo Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito a transistori riportato nella Fig. 1, in cui il generatore v_{in} e' un generatore di tensione di piccolo segnale.

- a) **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami), sapendo che la tensione V_{out} e' pari a $-2V$ in polarizzazione.**
- b) **Determinare l'espressione ed il valore del trasferimento v_{out}/v_{in} a bassa frequenza, nelle ipotesi che il transistore $M1$ sia caratterizzato da una resistenza di uscita $r_o = 45 k\Omega$**
- c) Tracciare il diagramma di Bode del modulo del trasferimento V_{out}/V_{in} , quotandone tutti i punti significativi, nelle ipotesi che il transistore $M1$ sia caratterizzato da una resistenza di uscita $r_o = 45 k\Omega$.

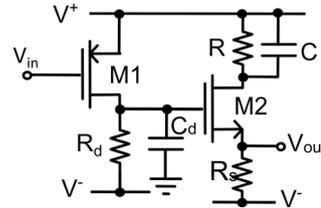


Fig. 1

$$\begin{aligned}
 V_- &= -4 V \\
 V^+ &= +2 V \\
 V_{Tn} &= |V_{Tp}| = 1 V \\
 \frac{1}{2}\mu_n C_{ox} &= 0.1 \text{ mA/V}^2 \\
 \frac{1}{2}\mu_p C_{ox} &= 0.04 \text{ mA/V}^2 \\
 (W/L)_n &= 10 \\
 (W/L)_p &= 25 \\
 R_d &= 4 \text{ k}\Omega \\
 R &= 200 \Omega \\
 R_s &= 2 \text{ k}\Omega \\
 C_d &= 4 \text{ pF} \\
 C &= 220 \text{ pF}
 \end{aligned}$$

Esercizio 2

Si consideri la rete logica, mostrata nella Fig. 2, che realizza la funzione logica $Y = ABC + ACD$. Si assuma che la capacita' di ingresso dell'inverter sia pari a 0.75 pF .

- a) **Disegnare la intera rete logica in logica CMOS in forma minima, giustificando le scelte effettuate.**
- b) Determinare il massimo tempo di commutazione della rete logica. Si facciano le dovute approssimazioni.
- c) Determinare la massima potenza dissipata, se tutti gli ingressi sono cortocircuitati tra loro e pilotati alla frequenza $f_{in} = 40 \text{ MHz}$.

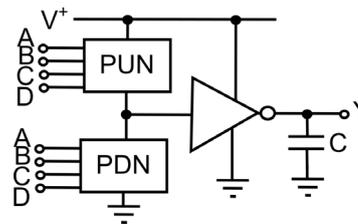


Fig. 2

$$\begin{aligned}
 V^+ &= +3.3 V \\
 C &= 2 \text{ pF} \\
 V_{Tn} &= |V_{Tp}| = 0.6 V \\
 \frac{1}{2}\mu_p C_{ox} &= 48 \mu\text{A/V}^2 \\
 \frac{1}{2}\mu_n C_{ox} &= 120 \mu\text{A/V}^2 \\
 (W/L)_p &= 20 \\
 (W/L)_n &= 10
 \end{aligned}$$

Esercizio 3

Si consideri la catena di acquisizione riportata nella Fig. 3. Gli amplificatori operazionali saturano alle tensioni di alimentazione. I_{in} sia un generatore di corrente di segnale, proporzionale alla temperatura, espressa in K, con una dipendenza di $1 \mu\text{A/K}$. Il convertitore analogico digitale sia del tipo *tracking* con un numero n di *bits* pari a 10 , pilotato con una frequenza di *clock*, $f_{ck} = 100 \text{ kHz}$.

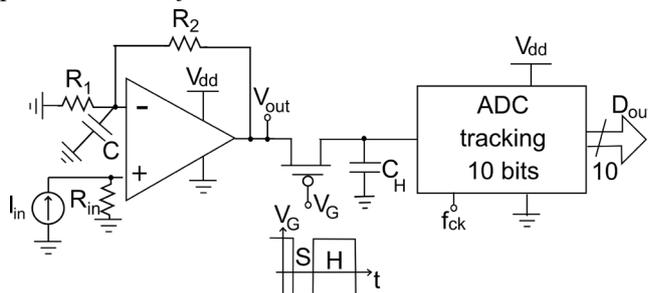


Fig. 3

$$\begin{aligned}
 R_1 &= 2 \text{ k}\Omega \\
 R_2 &= 18 \text{ k}\Omega \\
 R_{in} &= 4 \text{ k}\Omega \\
 V_{dd} &= 15 V \\
 C &= 2 \text{ pF} \\
 C_H &= 2 \text{ nF} \\
 |V_{Tp}| &= 1 V \\
 k_p &= -\frac{1}{2}\mu_p C_{ox} (W/L)_p = -2 \text{ mA/V}^2 \\
 n &= 10 \text{ bits}
 \end{aligned}$$

- a) **Determinare il trasferimento a bassa frequenza V_{out}/I_{in} se l'amplificatore operazionale e' caratterizzato da un guadagno ad anello aperto $A_0 = 46 \text{ dB}$.**
- b) **Indicare, ridisegnando lo schematico del circuito, dove occorre porre una resistenza di opportuno valore per minimizzare l'effetto delle correnti di bias. Determinare il valore di tale resistenza e calcolare l'effetto in uscita delle correnti di bias, supposte pari a $1 \mu\text{A}$ con verso entrante, e dell'offset delle correnti di bias, supposto pari a $1/50$ del valore delle correnti stesse.**
- c) Determinare il margine di fase del blocco amplificatore, assumendo che l'amplificatore operazionale sia caratterizzato da un prodotto guadagno-larghezza di banda, $GBWP = 120 \text{ MHz}$ (A_0 non e' noto separatamente).
- d) Determinare la risoluzione nella misura della temperatura e la massima velocita' di variazione della temperatura per non determinare lo sgancio del convertitore, assumendo l'amplificatore operazionale ideale, in assenza del circuito di *Sample & Hold*.

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2020/21
Quarto Appello– 14 febbraio 2022

1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona, data, “Quarto Appello”, numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile e con la penna
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.

Esercizio 1

Si consideri il circuito amplificatore differenziale a transistori riportato nella Fig. 1, in cui i generatori v_1 e v_2 sono generatori di tensione di piccolo segnale, mentre I_0 e' un generatore di corrente DC del valore di 1mA .

- a) **Determinare la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami).**
- b) **Determinare l'espressione ed il valore del trasferimento differenziale $(v_{out,a} - v_{out,b})/(v_a - v_b)$ a bassa frequenza.**
- c) Determinare l'espressione ed il valore del trasferimento di modo comune a bassa frequenza $(v_{out,a} + v_{out,b})/(v_a + v_b)$.
- d) Tracciare il diagramma di Bode del modulo del trasferimento differenziale $(v_{out,a} - v_{out,b})/(v_a - v_b)$.
- e) Disegnare, impiegando transistori $n\text{MOS}$, caratterizzati dai medesimi parametri di processo, il generatore di coda, individuando, in particolare la tensione di Early richiesta.

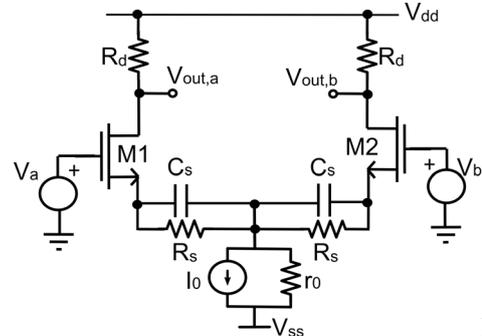


Fig. 1

$V_{dd} = -V_{SS} = +5\text{ V}$ $R_d = 9\text{ k}\Omega$ $R_s = 1\text{ k}\Omega$ $C_s = 150\text{ pF}$
 $r_o = 200\text{ k}\Omega$ $k_n = \frac{1}{2}\mu_n C_{ox}(W/L) = 0.5\text{ mA/V}^2$ $V_{Tn} = 1\text{ V}$

Esercizio 2

Si consideri il circuito contenente un diodo, mostrato nella Fig. 2. Il diodo sia caratterizzato da una tensione di accensione pari a 0.7V e da una tensione di breakdown $|V_{BD}| = 8\text{V}$.

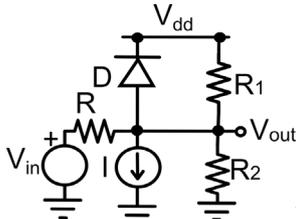


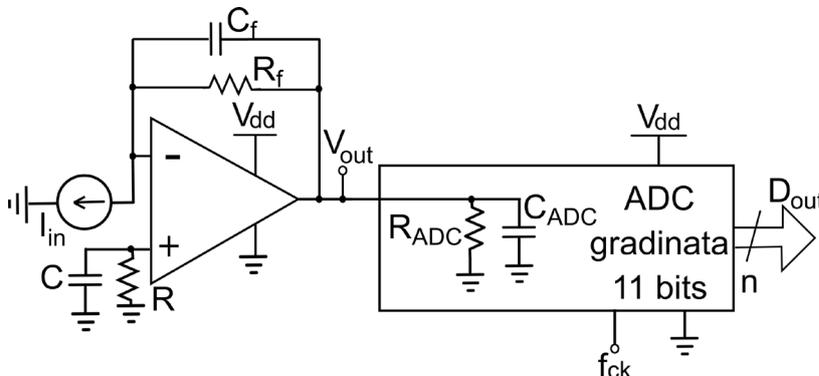
Fig. 2

$I = 0.1\text{ mA}$
 $V_{dd} = +6\text{ V}$
 $R = 3\text{ k}\Omega$
 $R_1 = 6\text{ k}\Omega$
 $R_2 = 2\text{ k}\Omega$

- a) **Disegnare, quotandone tutti i punti significativi, l'andamento della tensione di uscita in risposta ad un segnale di ingresso V_{in} sinusoidale di ampiezza 6 V e frequenza 100 Hz .**

Esercizio 3

Si consideri la catena di acquisizione riportata nella Fig. 3. L'amplificatore operazionale satura alle tensioni di alimentazione, I_{in} sia un generatore di corrente di segnale. Il convertitore analogico digitale sia del tipo a gradinata con un numero n di bits pari a 11.



$V_{dd} = 5\text{ V}$
 $C_f = 1\text{ pF}$
 $R_f = 10\text{ k}\Omega$
 $R = 10\text{ k}\Omega$
 $C = 250\text{ nF}$
 $f_{ck} = 40\text{ MHz}$
 $n = 11\text{ bits}$
 $R_{ADC} = 50\text{ }\Omega$
 $C_{ADC} = 90\text{ pF}$

Fig. 3

- a) **Determinare l'espressione ed il valore del trasferimento V_{out}/I_{in} a bassa frequenza nelle ipotesi di amplificatore operazionale ideale e la risoluzione ottenibile nella misura della corrente di ingresso.**
- b) **Nelle ipotesi che il segnale di ingresso sia un gradino positivo di ampiezza $50\text{ }\mu\text{A}$, determinare il minimo *slew-rate* che l'amplificatore operazionale, per tutto il resto supposto ideale, debba possedere.**
- c) Determinare la massima frequenza di un segnale in ingresso sinusoidale di massima dinamica e con opportuno valore medio che possa essere correttamente convertito.
- d) Determinare il margine di fase dello stadio amplificatore, se l'amplificatore operazionale e' caratterizzato da un prodotto guadagno-larghezza di banda pari a 10 MHz (A_0 e f_0 non sono noti separatamente).