

Fondamenti di Elettronica - Ingegneria Elettronica – a.a. 2019/20
Quarto Appello – 18 gennaio 2021 - in tempo di pandemia - modalita' a distanza

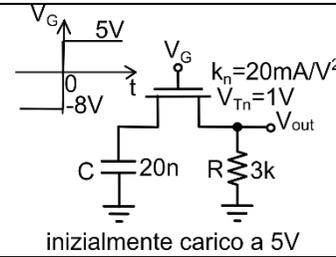
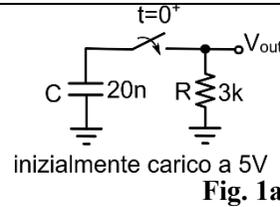
1. Riportare sulla prima pagina del foglio protocollo nome, cognome, numero di matricola, cod. persona. data, "Quarto Appello", numero totale di fogli consegnati.
2. Numerare tutti i fogli e riportare su ciascuno almeno nome, cognome, numero di matricola, cod. persona.
3. Scrivere con grafia leggibile
4. Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a)...
5. Risolvere per primi i punti in grassetto, perche' ritenuti piu' facili. La durata della prova e' 2.5 ore.
6. Non sono ammessi libri o appunti o altro materiale, eccetto la calcolatrice.



https://forms.office.com/Pages/ResponsePage.aspx?id=K3EXCvNtXUKAjjCd8ope6v9xbudVuNhBrEoYk_qrB0xUQIRLSDM0WIFBQtdaOEpZREZSRVRTTEVRRi4u

Esercizio 1

- a) **diagramma quotato di $V_{out}(t)$ Fig. 1a, condensatore inizialmente carico a 5V**
- b) **diagramma quotato di $V_{out}(t)$ Fig. 1b condensatore inizialmente carico a 5V, V_G commuta a $t = 0^+$**



$$V_G = 5V$$

$$k_n = \frac{1}{2} \mu C_{ox} (W/L) = 20 \text{ mA/V}^2$$

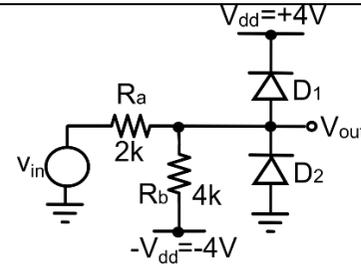
$$V_{Tn} = 1V$$

$$R = 3 \text{ k}\Omega$$

$$C = 20 \text{ nF (inizialmente carico a 5V)}$$

Esercizio 2

- a) **caratteristica di trasferimento V_{out} vs. V_{in} con $V_{in} \in [-8V, 8V]$**
- b) **massima potenza dissipata dai diodi se $V_{BD} = -6V$**



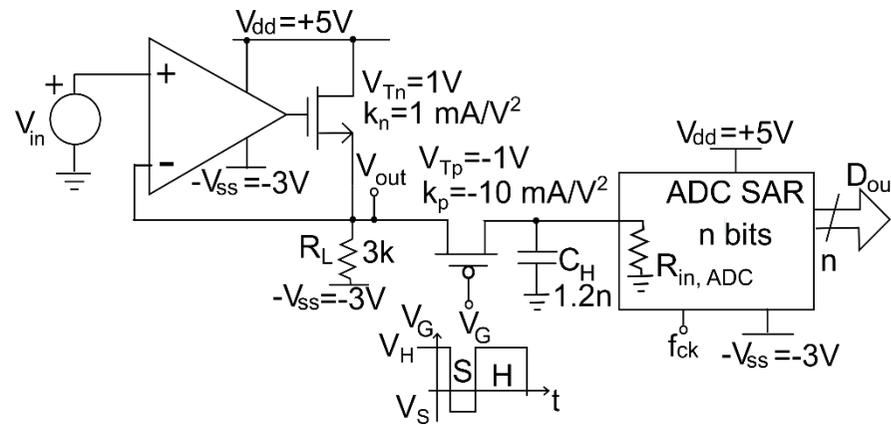
$$V_{DD} = 4V$$

$$R_a = 2 \text{ k}\Omega$$

$$R_b = 4 \text{ k}\Omega$$

Esercizio 3

- a) **guadagno ideale V_{out}/V_{in} nelle ipotesi di nMOS saturo**
- b) **assumendo $v_{in} = 0V$, polarizzazione dell'nMOS**
- c) **se $v_{in} = 1V \sin(\omega t)$, con $f = 10\text{Hz}$, minimo numero di bits per garantire risoluzione in ingresso pari a $1/1000$.**
- d) **diagramma di Bode del modulo del guadagno d'anello con $A(s) = 10^5 / (1 + s\tau_0)$ e $GBWP = 200\text{MHz}$.**
- e) **minimo valore della R_{in} dell'ADC se $n = 12\text{bits}$ e ADC SAR**
- f) **tensioni di comando V_G del pMOS in fase di Sample e in fase di Hold.**



$$V_{dd} = +5V$$

$$-V_{ss} = -3V$$

$$k_n = \frac{1}{2} \mu_n C_{ox} (W/L) = 1 \text{ mA/V}^2$$

$$V_{Tn} = 1V$$

$$R_L = 3 \text{ k}\Omega$$

$$|k_p| = \frac{1}{2} \mu_p C_{ox} (W/L) = 10 \text{ mA/V}^2$$

$$V_{Tp} = -1V$$

$$C_H = 1.2 \text{ nF}$$

$$f_{ck} = 10 \text{ MHz}$$